

**SISTEMA DE CONVERSÃO A/D E D/A LINEAR DE 12 BITS,  
PARA CONVERSÃO DE VOZ E ÁUDIO**

Ricardo Luiz do Nascimento  
DDH/EMBRATEL  
21011 - Rio de Janeiro-RJ

Carlos Felipe de Brito Jaccoud  
DDH/EMBRATEL  
21011 - Rio de Janeiro-RJ

RESUMO

Este trabalho descreve um sistema de conversão Analógico/Digital, Digital/Analógico linear de 12 bits para sinais de voz e áudio. O sistema foi implementado numa placa de expansão para microcomputadores da linha PC, utilizando a própria memória do microcomputador para o armazenamento, em tempo real, das amostras digitalizadas, permitindo também a geração de bases de dado, do sinal digitalizado, na memória de massa do microcomputador. Além disso, o sistema também permite recuperar o sinal na sua forma analógica, para utilização em testes subjetivos de desempenho de codificadores digitais.

Na avaliação de desempenho do sistema foi utilizado um teste de escuta simplificado, a partir da digitalização de uma frase masculina com 12, 8 e 4 bits/amostra.

**I. INTRODUÇÃO**

Com a finalidade de se estudar o desempenho de sistemas de codificação digital do sinal de voz, alguns centros de pesquisas e universidades vêm realizando simulações de algoritmos em computador, tomando, como base de dados, arquivos de voz na língua inglesa, digitalizados em laboratórios no exterior. A avaliação de desempenho destes algoritmos é realizada através de figuras de mérito objetivas, baseadas na razão sinal/ruído de quantização.

Tendo em vista a necessidade de se adequar estas simulações às características da língua portuguesa e a possibilidade de ampliação dos estudos relativos ao desempenho de algoritmos de codificação, vem sendo desenvolvidos no país<sup>1</sup> alguns sistemas que permitem a geração de bases de dados na língua portuguesa e possibilitam, inclusive, a realização de testes de desempenho subjetivo destes algoritmos.

Visando uma maior automatização do processo para geração dessa bases de dados, desenvolveu-se no Departamento de Desenvolvimento de Recursos Humanos da Embratel, um sistema de Conversão Analógico/Digital e Digital/Analógico, controlado a microprocessador, para sinais de baixa frequência (voz e áudio), capaz de gerar arquivos do sinal analógico digitalizado com 12 bits por amostra. O hardware foi implementado numa placa de expansão para microcomputadores de 16 bits compatíveis com a linha PC.

Neste sistema, o sinal de entrada é digitalizado e armazenado sob a forma de arquivo, de modo a ser

utilizado como base de dados na simulação, em computadores de grande porte, do desempenho de codificadores digitais. O arquivo de saída, gerado pelo processamento, é transferido para o microcomputador e encaminhado para o conversor Digital/Analógico, para reconstrução do sinal que poderá ser utilizado na avaliação subjetiva de desempenho dos algoritmos simulados.

Através destes testes subjetivos<sup>2</sup> é feita a otimização do algoritmo, de modo a justificar sua implementação em processadores digitais de sinais (DSP's), que permitirão sua execução em tempo real<sup>3</sup>.

**II. DESCRIÇÃO DO SISTEMA**

II.1 - Hardware

O Hardware foi implementado em duas placas distintas: a placa de filtros, contendo os amplificadores e os filtros, e a placa de conversão, contendo o circuito amostrador, lógica de controle, temporização para geração da frequência de amostragem e os conversores A/D e D/A. A placa de conversão é conectada no interior do microcomputador, num dos "slots" de expansão, recebendo o sinal analógico proveniente da placa de filtros, externa ao microcomputador, através de um terminal RCA localizado na parte traseira do microcomputador. Esta implementação permite que o sistema possa operar com sinais de voz e áudio, bastando para isto,

trocar a placa de filtros.

A figura 1 apresenta o diagrama em blocos do sistema. O sinal de entrada é processado por um filtro passa-faixa, sendo então discretizado pelo circuito amostrador e digitalizado através de um conversor Analógico/Digital linear de 12 bits<sup>4</sup>. Ao terminar a conversão de cada amostra, o conversor envia um sinal que é utilizado pela lógica de controle para gerar dois ciclos de DMA de escrita, permitindo, assim, transferir cada amostra convertida para a memória do microcomputador, em 2 bytes consecutivos. O primeiro byte contém os 8 bits mais significativos da amostra e o segundo contém, no seu "nibble" mais significativo, os 4 bits restantes e no "nibble" menos significativo, 4 bits em zero.

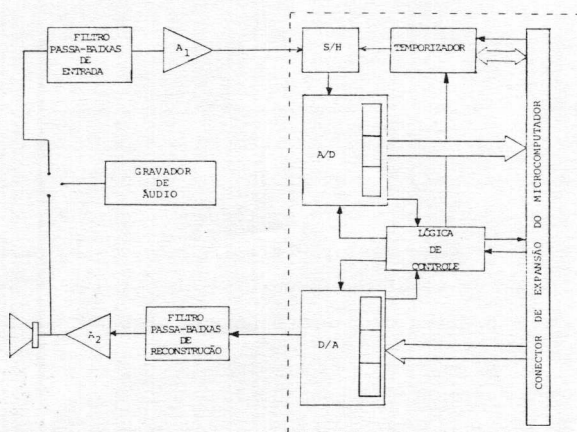


Figura 1 - Diagrama em blocos do sistema de conversão A/D, D/A linear de 12 bits para microcomputadores da linha PC.

Terminada a conversão, o software de controle se encarrega de gravar o arquivo na memória de massa do microcomputador.

No sentido recepção (conversão Digital/Analógica), os dados são transferidos da memória do microcomputador para o conversor Digital/Analógico, através de 2 ciclos de DMA de leitura gerados pela lógica de controle e sincronizados com a frequência de amostragem. Em seguida, o sinal é processado pelo filtro passa-faixa de reconstrução e amplificado, de modo a poder ser ouvido, se assim for desejado.

A transferência dos dados entre os conversores e o microcomputador foi inicialmente implementada por

interrupção. Entretanto, o tempo de latência para atendimento às rotinas era da ordem de 25µs, ocasionando a perda de dados para as frequências de amostragem superiores a 8 KHz. Optou-se, assim, pela transferência por DMA, utilizando o canal 1 do controlador 8257 que está disponível no "slot" de expansão do microcomputador<sup>5</sup>.

O armazenamento temporário das amostras é feito num "buffer" definido na área de expansão de RAM do microcomputador, a partir do endereço 20000H. Para a definição do comprimento máximo do "buffer", desenvolveu-se uma rotina que verifica a quantidade de memória disponível para o armazenamento e, em função da taxa de amostragem, define o tempo máximo de conversão permitido.

A taxa de amostragem ( $f_a$ ) é obtida através da programação do temporizador 8253, que divide a frequência de operação do microcomputador ( $f_{op}$ ) por um valor

$$n = f_{op} / f_a \quad (1)$$

onde  $n$  é o conteúdo do registrador de 16 bits a ser inicializado na programação do temporizador.

Por exemplo, para  $f_{op}$  igual a 4MHz, a taxa de amostragem mínima é da ordem de 61 Hz. Da mesma forma, o limite superior ocorreria com  $n = 1$ , ou seja,  $f_a = f_{op}$ . Entretanto, como o conversor utilizado possui um tempo máximo de conversão<sup>4</sup> de 35µs e além disso, como são necessários dois ciclos de DMA para o armazenamento das amostras (a duração de cada ciclo de DMA é da ordem de seis períodos do clock de operação do microcomputador), o limite superior para a frequência de amostragem é

$$\text{Max}(f_a) = 1 / (0.000035 + 12 / f_{op}) \quad (2)$$

ou seja,

para  $f_{op}$  igual a 4MHz, a taxa de amostragem máxima é da ordem de 26 KHz.

Na placa de filtros estão implementados os amplificadores, o filtro passa-faixa de entrada e o filtro de reconstrução do sinal analógico, ambos com a mesma resposta em frequência.

Os amplificadores utilizados no sistema possuem ganho variável para que o sinal de entrada ocupe toda a faixa dinâmica do conversor, definida entre mais ou menos 10 volts.

Para sinal de voz, utilizou-se o filtro passa-faixa (300 a 3400 Hz), do equipamento PCM utilizado em telefonia comercial, recomendado pelo CCITT.

Para o áudio, foi desenvolvido um filtro passa-baixa com resposta em frequência de acordo com a recomendação COM XVIII-R 26(C)-E do CCITT, para sinal de áudio em 7KHz.

## II.2 Software

O software de controle do sistema é composto de um programa principal chamado CONVPC, escrito em FORTRAN, que faz chamadas a várias rotinas em "Assembly" durante a operação do sistema.

O programa principal é responsável pela geração de telas auto-explicativas, que permitem ao operador definir o tipo de conversão a ser realizado, o nome do arquivo a ser criado ou lido, a frequência de amostragem e o tempo de conversão, além de telas informativas que indicam ao operador o que está ocorrendo no sistema.

Para garantir a transferência de dados em tempo real e possibilitar a programação de periféricos que fazem parte do sistema, o programa principal faz uso das seguintes rotinas em "Assembly":

- TIMER → É responsável pela programação do gerador de frequência de amostragem (temporizador 8253), a partir do parâmetro de entrada (n) que é calculado, no programa principal, de acordo com a expressão (1).
- CAPMEN → Testa a capacidade de memória disponível no sistema para o armazenamento temporário das amostras digitalizadas, passando para o programa principal um parâmetro que irá indicar, função da frequência de amostragem, o tempo máximo de conversão a ser utilizado no sistema.
- LECAR → Permite a leitura de caracteres do teclado que são usados pelo programa principal nas tomadas de decisão.
- LESAMP → Permite a leitura das amostras armazenadas temporariamente no buffer.
- CONVAD → Programa o controlador de DMA para armazenar as amostras convertidas num buffer com endereço inicial 20000H e com comprimento, definido pelo operador, proporcional ao tempo de conversão.
- CONVDA → Programa o controlador de DMA para transferir as amostras do buffer para o conversor Digital/Analógico.

LEASC → Transfere, para o programa principal, as amostras armazenadas no buffer, como inteiros de dois bytes.

ESCBIN → Recebe, do programa principal, um número inteiro de dois bytes e os armazena, no buffer, no formato original das amostras convertidas.

CURSOR → Posiciona o cursor em pontos determinados da tela, facilitando a geração de mensagens enviadas pelo programa principal.

PREDMA → Programa o controlador de DMA no modo automático, para que o sistema realize a conversão A/D e D/A continuamente.

CONFIX → Programa o controlador de DMA no modo não automático, para que o sistema realize a conversão A/D e D/A em tempo real, embora por um período de tempo fixo.

OFFDMA → Reseta o canal 1 do controlador DMA.

APAG1 → Apaga a tela do microcomputador.

## III. DESEMPENHO DO SISTEMA DE CONVERSÃO A/D, D/A.

Para avaliar o desempenho do sistema desenvolvido, foi realizado um teste de escuta simplificado<sup>6</sup> tomando, como voz original, uma frase masculina com duração aproximada de 10 segundos. Os demais estímulos utilizados neste teste de preferência binária foram: frase digitalizada em 12, 8 e 4 bits e a mesma frase processada num sistema de codificação por transformada adaptativa (ATC)<sup>7</sup>, para operação a 16 kbits/s.

ESTÍMULO	PREFERÊNCIA (%)				
	1º	2º	3º	4º	5º
VOZ ORIGINAL	88	12	-	-	-
VOZ DIGITALIZADA EM 12 BITS	6	29	41	24	-
VOZ DIGITALIZADA EM 8 BITS	6	24	18	47	-
CODIFICADOR ATC 16 KBIT/s	-	29	41	30	-
VOZ DIGITALIZADA EM 4 BITS	-	-	-	-	100

Tabela 1 - Resultado do teste de preferência binária para avaliação do sistema de conversão A/D, D/A.

O resultado da comparação entre estes estímulos, quando tomados dois a dois e avaliados por 17 ouvintes é apresentado na tabela 1.

Como era de se esperar, com exceção do codificador ATC, a preferência pelos estímulos foi diretamente proporcional ao número de bits utilizados em sua geração. O alto desempenho do codificador ATC deveu-se às condições ambientais em que foram realizados os testes, não permitindo que a distorção provocada por este sistema e audível em ambiente apropriado, pudesse ser percebida.

#### IV. CONCLUSÃO

Neste trabalho foi apresentado um sistema de conversão Analógico/Digital, Digital/Analógico de 12 bits para sinais de voz e áudio. Além disso, foi mostrado que o sistema pode ser utilizado de forma eficiente na avaliação subjetiva do desempenho de codificadores digitais de sinal de voz.

A implementação destes codificadores em tempo real será avaliada posteriormente, tão logo se conclua o projeto, ora em desenvolvimento, de uma interface para inclusão do processador digital de sinais, TMS 32020, na placa de conversão do sistema.

#### V. REFERÊNCIAS

- (1) Violaro, F.: "Sistemas de Análise e Processamento Digital de Voz", Anais do 5º Simpósio Brasileiro de Telecomunicações, Campinas - SP, Setembro 1987, pp. 195-198.
- (2) Daumer, W.R.: "Subjective Evaluation of Several Efficient Speech Coders", IEEE Trans. on Communications, April 1982, pp. 662-665.
- (3) Crochiere, R.E., Cox, R.V., and Johnston, J.D.: "Real Time Speech Coding", IEEE Trans. on Communications, April 1982, pp. 621-634.
- (4) Analog Devices: "Data-Acquisition Databook 1982", Volume 1: Integrated Circuits, pp. 10.63 10.70 and 11.39 - 11.46.
- (5) Eggebrecht, L.C.: "Interfacing to the IBM Personal Computer", Howard W. Sams & Co, 1983.
- (6) Jayant, N.S., and Noll, P.: "Digital Coding of Waveforms-Principles and Applications to Speech and Video", Prentice-Hall, 1984.
- (7) Alcaim, A., De Marca, R.B. e Jaccoud, C. F. B.: "Distribuição dos Recursos Binários em Codificadores de Voz no Domínio da Frequência", Anais do 5º Simpósio Brasileiro de Telecomunicações, Campinas - SP, Setembro 1987, pp. 199-203.