

# TAXÍMETRO DIGITAL

MARIA DE FÁTIMA QUEIROZ VIEIRA

Tese de Mestrado apresentada à Coordenação  
Setorial de Pós-Graduação e Pesquisa da  
Pró-Reitoria para Assuntos do Interior da  
Universidade Federal da Paraíba, em cumpr  
mento às exigências para obtenção do Grau  
de Mestre em Ciências (M.Sc)

CAMPINA GRANDE - PB.

JANEIRO DE 1979



V658t Vieira, Maria de Fátima Queiroz.  
Taxímetro digital / Maria de Fátima Queiroz Vieira. -  
Campina Grande, 1979.  
111 f.

Dissertação (Mestrado em Ciências) - Universidade  
Federal da Paraíba, Centro de Ciências e Tecnologia, 1979.  
"Orientação : Prof. Carlos Alberto da Rocha".  
Referências.

1. Microcomputador. 2. Taxímetro Digital. 3. Taxímetro  
Mecânico. 4. Dissertação - Ciências. I. Rocha, Carlos  
Alberto da. II. Universidade Federal da Paraíba - Campina  
Grande (PB). III. Título

CDU 004.38(043)

COORDENAÇÃO SETORIAL DE PÓS-GRADUAÇÃO

PARECER FINAL DO JULGAMENTO DA DISSERTAÇÃO DA MESTRANDA


MARIA DE FÁTIMA QUEIROZ VIEIRA


*Aprovada sem modificações.*


TÍTULO: "TAXÍMETRO DIGITAL"

COMISSÃO EXAMINADORA

CONCEITO

  
CARLOS ALBERTO DA ROCHA - ENG.º DE ELETRÔNICA  
- Presidente -

  
IVAN ROCHA NETO - Ph.D.  
-Examinador Interno-

  
MÁRCIA DE BARROS CORREIA - M.Sc.  
-Examinador Externo-

  
MÁRIA DE FÁTIMA C. FRAGOSO - Enga. Eletricista  
-Examinador Interno-

Campina Grande, 15 de Janeiro de 1979.

## AGRADECIMENTOS

Agradeço a todos aqueles que em mim acreditaram, incentivaram e colaboraram na elaboração deste trabalho: professores e funcionários da oficina e laboratório do Departamento de Engenharia Elétrica; colegas, amigos e familiares. Em especial agradeço a Dr. Rudolph Seviora, Dr. Ivan Rocha Neto, professores Carlos Alberto da Rocha e Maria de Fátima Camelo. Finalmente agradeço a meus pais que tornaram possível o cumprimento de mais este estágio de minha formação.



## RESUMO

Em conseqüência da progressiva substituição de instrumentos mecânicos por similares eletrônicos, e com os microprocessadores tornando-se cada vez mais bem aceitos como blocos básicos de sistemas eletrônicos "inteligentes", surgiu a idéia de construir um taxímetro que utilizasse esta tecnologia.

Este instrumento, desfrutando da programabilidade do microprocessador, teve as funções expandidas em relação às do seu similar mecânico. Assim, lhe foram acrescentadas, às já conhecidas, as seguintes características: novos sistemas de troca e verificação das tarifas; e mostrador numérico luminoso, com ponto decimal programado.

O presente trabalho trata dos projetos de "hardware" e "software" que integrados compõem o taxímetro. Neste são encontrados: a descrição das características do instrumento, a estrutura básica de um microcomputador a descrição dos circuitos e programas, as ferramentas e o processo de testes adotados durante o desenvolvimento do sistema.

## ABSTRACT

As a result of the continuous replacement of mechanical instruments by electronic ones, and with the growing usage of microprocessors as building blocks of intelligent electronic system, it has been decided to build a taximeter using this technology.

Taking advantage of the microprocessors programability this instrument had its functions expanded with respect to its mechanical counterpart. Therefore the following functions have been added: new systems of rates changing and checking, and numeric lighted display with programed decimal point.

The software and hardware projects which combined together make up the taximeter are presented. The description of the instrument characteristics, the basic structure about microcomputers, the tools and tests processes adapted during the development of the system are also presented.

# ÍNDICE

	PÁG.
CAPÍTULO I - INTRODUÇÃO.....	1
CAPÍTULO II - TAXÍMETRO.....	4
2.1 - Taxímetro Mecânico.....	4
2.2 - Taxímetro Digital.....	7
CAPÍTULO III - SISTEMA BÁSICO DE MICROCOMPUTADOR UTILIZANDO O PROCESSADOR MCS 6502.....	14
3.1 - Microcomputadores.....	15
3.2 - Blocos Constituintes.....	16
3.3 - Operação do Sistema.....	21
3.4 - Critérios de Seleção.....	24
CAPÍTULO IV - "HARDWARE".....	27
4.1 - Componentes do Sistema.....	28
4.2 - Configuração do Sistema.....	31
4.3 - Endereçamento das Pastilhas.....	31
CAPÍTULO V - "SOFTWARE".....	35
5.1 - Descrição do "Software".....	36
5.2 - Mapa de Memória.....	44

CAPÍTULO VI - DESENVOLVIMENTO E TESTE DO SISTEMA.....	90
6.1 - Sistemas de Apoio a Desenvolvimento.....	90
6.2 - O Sistema KIM-1 (Keyboard Input/Output Monitor).....	92
6.3 - Testes.....	94
 CAPÍTULO VII - CONCLUSÕES.....	 99
7.1 - Sugestões.....	100



## ÍNDICE DE FIGURAS

	PÁG.
Fig. II.1 - Taxímetro Digital.....	9
Fig. II.2 - Aferidor.....	9
Fig. IV.1 - Diagrama de Blocos do Sistema.....	32
Fig. V.1 - Esquema da RI.....	36
Fig. V.2 - Esquema da MP.....	38
Fig. V.3 - Esquema da RAI.....	40
Figs. V.4A -	47
B, C, D - Tabela de Endereços Especiais	
Fig. V.5 - Fluxo Operacional.....	51
Fig. V.6 - Fluxograma RI.....	52
Fig. V.7 - Fluxograma SCT.....	55
Fig. V.8 - Fluxograma SDEMPR e SDEMPI.....	57
Fig. V.9 - Fluxograma SMULT.....	58
Fig. V.10 - Fluxograma SADIC.....	59
Fig. V.11 - Fluxograma SEMP.....	60
Fig. V.12 - Fluxograma MP.....	61
Fig. V.13 - Fluxograma SDESLOC.....	64
Fig. V.14 - Fluxograma STXDISP.....	65
Fig. V.15 - Fluxograma SCHTX.....	66
Fig. V.16 - Fluxograma SATRASO.....	67



Fig. V.17	- Fluxograma STOTD.....	68
Fig. V.18	- Fluxograma SAFER.....	69
Fig. V.19	- Fluxograma SAJTAX.....	71
Fig. V.20	- Fluxograma RAI.....	73
Fig. V.21	- Fluxograma RDISP.....	74
Fig. V.22	- Fluxograma ACHAVE.....	76
Fig. V.23	- Fluxograma AREG.....	77
Fig. V.24	- Fluxograma IBOPBON.....	78
Fig. V.25	- Fluxograma DBOPBON.....	79
Fig. V.26	- Fluxograma CP.....	80
Fig. V.27	- Fluxograma SBA.....	82
Fig. V.28	- Fluxograma SPB.....	83
Fig. V.29	- Fluxograma SATP.....	84
Fig. V.30	- Fluxograma SBD.....	85
Fig. V.31	- Fluxograma SATOTD.....	86
Fig. V.32	- Configuração do Registrador de Estado.....	87
Fig. V.33	- Configuração dos Registradores EP e EV.....	89
Fig. VI.1	- Configuração da PIA (Teste 1).....	97
Fig. VI.2	- Configuração da PIA (Teste 2).....	97
Fig. VI.3	- Configuração da PIA (Taxímetro).....	97

## LISTA DE SÍMBOLOS E ABREVIACÕES

- A - Acumulador
- ACHAVE - Rotina de atualização do estado das chaves
- ALU - Unidade aritmética e lógica
- AP - Apontador da pilha
- AREG - Rotina de atualização dos registradores
- BAJF - Bit nos registradores EP e EV correspondente ao estado da chave de ajuste fino
- BAJG - Bit nos registradores EP e EV correspondente ao estado da chave de ajuste grosso
- BB1 - Bit nos registradores EP e EV correspondente ao estado da chave bandeira 1
- BB2 - Bit nos registradores EP e EV correspondente ao estado da chave bandeira 2
- BCHTX - Bit nos registradores EP e EV correspondente ao estado de verificação das taxas
- BIFAFE - Bit nos registradores EP e EV correspondente ao estado da chave indicadora do início e fim de aferição

- BON - Borda negativa (mudança de um sinal do nível "1" para o nível "0")
- BOP - Borda positiva (mudança de um sinal do nível "0" para o nível "1")
- BPD - Bit nos registradores EP e EV correspondente a chegada de pulsos de distância
- BTOTD - Bit nos registradores EP e EV correspondente ao estado da chave totalizadora
- C - Carry
- CAJF - Registrador do estado da chave de ajuste fino
- CAJG - Registrador do estado da chave de ajuste grosso
- CB1 - Registrador do estado da chave bandeira 1
- CB2 - Registrador do estado da chave bandeira 2
- CCHTX - Registrador do estado da chave de verificação das taxas
- CI - Circuito integrado
- CIA - Contador de interrupções alto (MSB)
- CIB - Contador de interrupções baixo (LSB)
- CIFAFE - Registrador do estado da chave indicadora do início e fim de aferição
- CONT - Registrador Temporário
- CP - Rotina carro parado
- CPD - Registrador do estado dos pulsos de distância
- CR - Circunferência da roda (pneu)

CTA - Contador de tempo alto (MSB)

CTB - Contador de tempo baixo (LSB)

DBOPBON - Rotina de desvio nas bordas positivas e negativas

DISP - Locações de memória que armazenam as informações que vão ser expostas no mostrador (display)

EP - Registrador estado presente

EPROM - Erasable Programmable Read-Only Memory

E/S - Entrada e Saída

EV - Registrador estado velho

FT - Fator de correção do tempo

IBOPBON - Rotina de identificação das bordas positivas e negativas

I<sup>2</sup>L - Integrated Injection Logic

IDA - Indicador de dígito aceso

INPM - Instituto Nacional de Pesos e Medidas

IRQ - Interrupt request

KIM-1 - Microcomputador fabricado por MOS Technology Inc.

MDS - Memória de dados simulada

MIC - Ministério da Indústria e Comércio

MO - Registrador do multiplicador

MOS - Metal - Oxide Semiconductor

MP - Rotina Malha Principal

MR - Registrador do multiplicador

PBD - Preço da bandeirada na memória de dados

PBR - Preço da bandeirada na memória de rascunho

PIA - Peripheral interface array

PPD - Preço da passagem na memória de dados

PPR - Preço da passagem na memória de rascunho

PPDB1 - Preço do pulso de distância com bandeira 1

PPDB2 - Preço do pulso de distância com bandeira 2

PROM - Programmable Read-Only Memory

PTB1 - Preço de tempo com bandeira 1

PTB2 - Preço de tempo com bandeira 2

RAI - Rotina de atendimento à interrupção

RAM - Read/Write Random Access Memory

RDA - Registrador de dados da PIA (parte A)

RDB - Registrador de dados da PIA (parte B)

RDDA - Registrador de direção de dados da PIA (parte A)

Rddb - Registrador de direção de dados da PIA (parte B)

RDISP - Rotina de saída para o "display"

RE - Registrador de Estado

REG - Registrador Temporário

REG1 - Registrador Temporário

RES - Registrador do resultado

RI - Rotina de inicialização

ROM - Read-Only Memory



RR - Registrador Temporário

SADIC - Sub-rotina de adição

SAFER - Sub-rotina de aferição

SAJTX - Sub-rotina de ajuste das taxas

SATODT - Sub-rotina de atualização do totalizador

SATO - Sub-rotina que acrescenta as taxas ao preço da pas  
sagem

SATRASO - Sub-rotina que gera atraso

SBA - Sub-rotina bandeira ativada

SBD - Sub-rotina bandeira desativada

SCHTX - Sub-rotina de verificação das taxas

SCT - Sub-rotina de cálculo das taxas

SDEMPI - Sub-rotina de desempacotamento de inteiros

SDEMPR - Sub-rotina de desempacotamento de reais

SDESLOC - Sub-rotina de deslocamento

SEMP - Sub-rotina de empacotamento

SMULT - Sub-rotina de multiplicação

SPB - Sub-rotina preço da "bandeirada"

STOTD - Subrotina totalizadora

STXDISO - Sub-rotina taxas para "display"

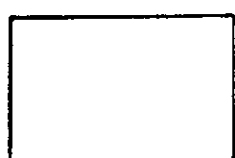
TAA - Tempo de atraso alto (MSB)

TAB - Tempo de atraso baixo

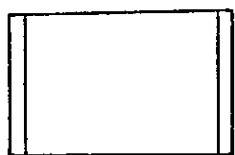
TDB1 - Taxa de distância com bandeira 1

TDB2 - Taxa de distância com bandeira 2  
TEMP - Registrador Temporário  
TEMP1 - Registrador Temporário  
TOTDD - Totalizador na memória de dados  
TOTDR - Totalizador na memória de rascunho  
TTL - Transistor - Transistor Logic  
TTB1 - Taxa de tempo com bandeira 1  
TTB2 - Taxa de tempo com bandeira 2  
X - Registrador indexador X  
Y - Registrador indexador Y

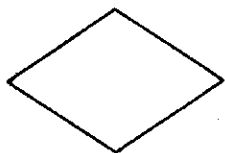
## LISTA DE SÍMBOLOS USADOS NOS FLUXOGRAMAS



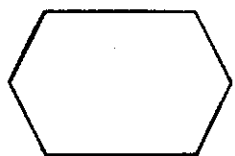
*Processamento* - mudança de valor, forma ou localização de informação



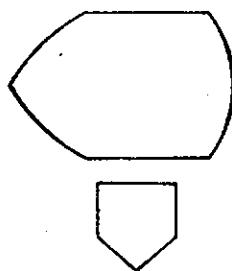
*Processamento Prê-Definido* - chamado de uma sub-rotina



*Decisão* - teste da condição de uma variável

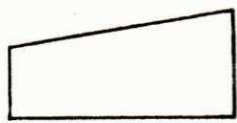


*Preparação* - inicialização dos registradores para entrada numa sub-rotina



*Display* - saída através de indicadores (on-line)

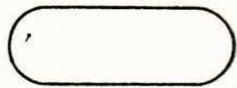
*Conector de página* - entrada ou saída de uma página



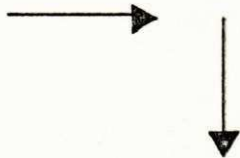
*Entrada Manual* - entrada de informação através de chaves "push-button", circuitos "on-line"



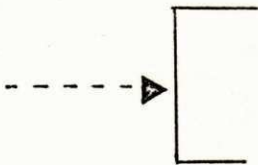
*Conector* - entrada ou saída em um ponto do fluxograma



*Terminal* - ponto terminal no fluxograma; saída de uma sub-rotina



*Linhas de fluxo* - mostram a seqüência das operações e a direção do fluxo de dados



*Comentário* - esclarecimento adicional

## NOTAÇÃO ADOTADA NOS FLUXOGRAMAS

|§| - Locação de endereço §

§

|§| - Conteúdo da locação de endereço §

§(n)

|§(n)| - Conteúdo da locação de endereço (§ + n)



## CAPÍTULO I

### INTRODUÇÃO

A evolução tecnológica e conseqüente obsolescência de técnicas levam a uma constante substituição de instrumentos por similares mais perfeitos e sofisticados.

Instrumentos mecânicos vão sendo substituídos por similares elétricos, estes por eletrônicos, os quais evoluíram das válvulas aos circuitos integrados. Surge agora a geração dos instrumentos "inteligentes", isto é, instrumentos eletrônicos que acrescentam "poder de decisão" às suas funções usuais.

Devido ao rápido declínio dos preços os microprocessadores vêm se afirmando como componentes básicos dos instrumentos desta última geração, pois lhes assegura maior número de funções e flexibilidade; em alguns casos já por um custo comparável.

Esta flexibilidade deve-se ao fato das suas funções serem definidas por programação: através do "software" de controle. Assim as modificações no comportamento do sistema são, na sua quase totalidade, introduzidas na programação, em contraste com os sistemas eletrônicos "convencionais" que têm seu comportamento controlado por um conjunto de circuítos lógicos ("hardware").

Os taxímetros em uso, são na sua maioria, completamente mecânicos, pouco confiáveis e de difícil, lenta e dispendiosa aferição.

O presente trabalho descreve o projeto de um taxímetro eletrônico que utilizando microprocessador, acrescenta às funções já conhecidas um novo sistema de aferição: mais rápido, simples e com o custo minimizado não só para o Instituto Nacional de Pesos e Medidas - INPM (manutenção do esquema de fiscalização e apoio), mas também para o proprietário do instrumento (não será necessária a troca de peças). Do ponto de vista do usuário do táxi, este se libertará das "tabelas" utilizadas enquanto é aguardada a aferição dos instrumentos, (a cada liberação de novas tarifas).

Foi escolhida a tecnologia do microprocessador devido ao declínio de seus preços e à sua flexibilidade. Estas características acompanham o instrumento através das fases de: produção, manutenção até futuras modificações que o estarão sempre atualizando. As mudanças se concentrarão na programação, sem exigir grandes alterações do "hardware".

O segundo capítulo descreve as características do instrumento, assim como as de seu similar mecânico. O terceiro capítulo trata da teoria básica de microprocessadores. No quarto capítulo é apresentado o projeto de "hardware". O quinto capítulo apresenta o "software" de controle. O sexto capítulo trata do desenvolvimento e teste do sistema no microcomputador KIM-1. O sétimo capítulo traz as conclusões do trabalho e sugestões para uma futura expansão do sistema. No apêndice encontram-se informações sobre componentes do sistema, bem como o detalhamento do "hardware" de alguns de seus blocos constituintes.

UNIVERSIDADE FEDERAL DA PARAÍBA  
Pró-Reitoria Para Assuntos do Interior  
Coordenação Geral de Pós-Graduação  
Rua João Vitor 832 - Tel. (33) 321 7223-R 355  
58 001 - Campina Grande - Paraíba

## CAPÍTULO II

### TAXÍMETRO

"... Taxímetro é o instrumento que, instalado em veículo se destina a indicar em unidades, a importância devida pela sua utilização, em função da distância percorrida (a partir de uma velocidade mínima determinada) ou de tempo escoado (abaixo dessa velocidade ou com o veículo parado)..." (Portaria nº 04, MIC-INPM, 1968).

#### 2.1 - Taxímetro Mecânico

Instrumento construído com mecanismos de comando; engrenagens, alavancas e sistema de relojoaria.

"... O comando do indicador baseado na distância funciona em progressão com a marcha adiante do veículo. O comando horário é realizado por um sistema

de relojoaria colocado em movimento pela alavanca de comando do instrumento... O relógio deve funcionar no mínimo por duas horas..." (Ibidem).

Há modelos equipados com totalizadores, que indicam no mostrador a importância arrecadada durante sua utilização.

Os instrumentos devem ser adaptados, através de redutores às características do veículo onde são instalados, levando em consideração a respectiva circunferência do pneu.

"... Os taxímetros devem ser suscetíveis às seguintes precisões:

a) registro na distância percorrida (comando quilométrico):

- distância inicial  $\pm$  3% da distância inicial percorrida;
- distâncias seguintes  $\pm$  2% das distâncias percorridas.

b) registro baseado em tempos (comando horário):  
 $\pm$  3% do tempo escoado..." (Ibidem).

---

### 2.1.1 - Características

"... Quando em funcionamento este instrumento indica no mostrador sucessivamente as importâncias:



- a) a inicial, relativa ao início de sua utilização;
- b) a inicial, acrescida da correspondência à distância percorrida e/ou aos períodos de espera em funcionamento..." (Ibidem).

Esta importância inicial é conhecida como "bandeirada"; as importâncias seguintes correspondentes às distâncias percorridas e tempos de espera são classificados em dois grupos, isto é, cada uma delas pode assumir dois valores distintos que são selecionados pelo motorista através de alavancas denominadas: bandeira 1 e bandeira 2\*. A seleção obedecerã a critérios como: dia da semana, horário de utilização e natureza do percurso (se cruza fronteiras políticas: municipal e estadual). Estes critérios são definidos dentro do território nacional pelo Conselho Interministerial de Preços - CIP, que é também o órgão oficial que autoriza o aumento das tarifas. A posterior liberação deste aumento e supervisão da utilização do instrumento são de responsabilidade da prefeitura da cidade onde o veículo é matriculado.

### 2.1.2 - Aferição

O processo de aferição consiste na troca das tarifas através da substituição de peças mecânicas denominadas redutores (uma para o comando horário e outra para o quilomé

---

(\*) - Embora já existam taxímetros com mais de duas bandeiras.

trico) que adaptam o taxímetro a nova contagem. Após a execução deste processo, faz-se necessário o deslocamento do veículo em um percurso de 1,5 Km, sob a inspeção de um funcionário credenciado pelo INPM.

O mesmo deslocamento é exigido: na constatação de infrações (violação do lacre); conserto do instrumento; e após a sua instalação no veículo.

## 2.2 - Taxímetro Digital

Instrumento eletrônico digital, que pertence à geração dos instrumentos "inteligentes", pois tem seu comportamento controlado através da programação de um microprocessador. Assim, lhe foram atribuídas além das funções de seu similar mecânico novas funções que serão descritas adiante.

Este sistema eliminou a utilização de peças mecânicas, excetuando-se o acoplamento do circuito que capta as informações da distância percorrida ao cabo do velocímetro, o qual gira com a velocidade angular dos pneus. Logo, sua precisão é a de um microcomputador e o seu desgaste por utilização, relativamente ao mecânico, desprezível.

### 2.2.1 - Características

Os resultados de sua contagem são expostos em um mostrador composto de três dígitos luminosos, com o ponto decimal programado. Assim pode representar com a precisão de três algarismos significativos os números de 0.00 a 999.

A distância percorrida é registrada a cada giro do pneu com a devida adaptação à circunferência da roda do carro onde o instrumento se encontra instalado<sup>(1)</sup>. Esta adaptação consiste na colocação, no ato da aferição, da informação numérica correspondente ao diâmetro da roda, que será um fator considerado nos cálculos do preço da passagem.

Considera-se o carro em movimento a partir da velocidade de 0,280 Km/h. Até então, se uma das bandeiras está acionada, é feita a contagem do tempo em um relógio eletrônico.

### 2.2.2 - Elementos Construtivos

O acionamento de suas funções é feito através de chaves de contato, que se encontram dispostas num painel frontal (Fig. II.1). A seguir são descritas as funções de cada uma delas.

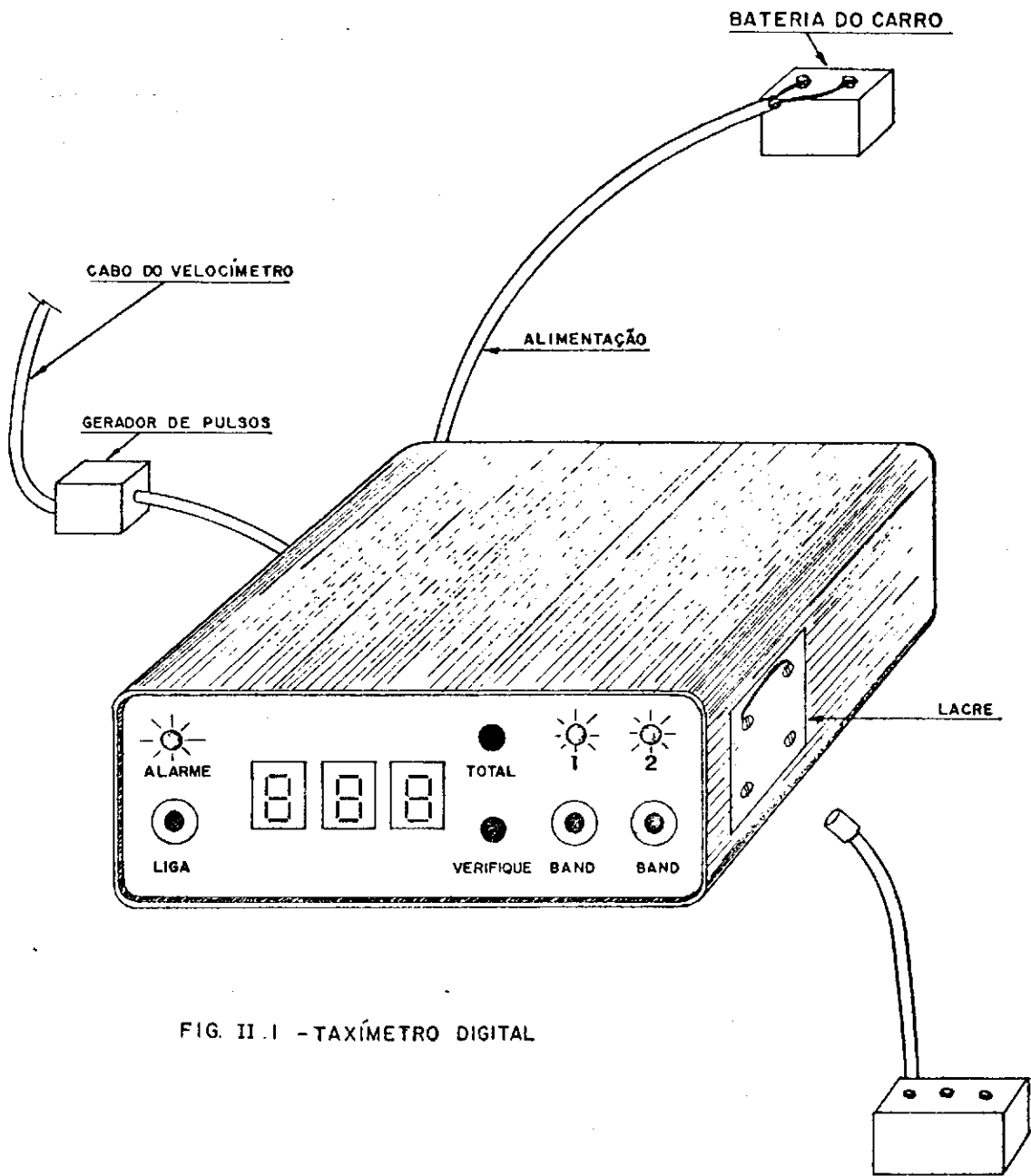


FIG. II.1 - TAXÍMETRO DIGITAL

Fig. II.2 AFERIDOR

- a) CHAVE LIGA-DESLIGA - quando acionada alimenta o sistema, habilitando-o a funcionar. Provoca o início da execução da programação e acende o mostrador com os dígitos: 0.00.
- b) CHAVE DA BANDEIRA 1 - quando acionada indica ao instrumento que deve ser iniciada a contagem com as taxas (tarifas) correspondentes: PB (preço da bandeirada); TDB1 (taxa de distância com bandeira 1); TTB1 (taxa de tempo com bandeira 1) <sup>(2)</sup>.
- c) CHAVE DA BANDEIRA 2 - quando acionada, indica ao instrumento que deve ser iniciada a contagem com as taxas (tarifas) correspondentes: PB (preço da bandeirada); TDB2 (taxa de distância com bandeira 2); TTB2 (taxa de tempo com bandeira 2) <sup>(2)</sup>.
- d) CHAVE TOTALIZADORA - faz surgir no mostrador, em unidades monetárias, o conteúdo do totalizador, que é zerado quando atinge o valor Cr\$ 999,00\*. Considerando-se a inflação, a autonomia do percurso torna-se deficitária, fazendo-se necessário o aumento de sua capacidade. (Isto é sugerido no sétimo capítulo).

---

(\*) A função do totalizador é registrar cumulativamente os valores arrecadados durante o período em que o instrumento (taxímetro) estiver ligado. Tem por objetivo auxiliar o controle financeiro do táxi.



e) CHAVE DE VERIFICAÇÃO DAS TAXAS - acionada pelo passageiro, ocasiona uma interrupção na exposição do preço da passagem no mostrador e faz aparecer, uma a uma (a intervalos de trinta segundos), todas as taxas que estão sendo utilizadas no cálculo do preço da passagem. A sequência obedecida é: PB, TDB1, TDB2, TTB1, TTB2 e CR. Em seguida retorna ao mostrador o preço da passagem (atualizado).

Deste modo é feita a verificação das taxas pelo passageiro, a constatação de infrações e o exame do INPM, (após a aferição ou instalação do instrumento, no veículo).

### 2.2.3 - Aferição

O processo de aferição requer, apenas, a troca do valor das taxas na memória do sistema, sem que para isto seja necessária a substituição de qualquer peça no instrumento.

Mediante o rompimento do lacre oficial, é acoplado ao instrumento, através de um cabo, um conjunto de três chaves denominado AFERIDOR (Fig. II.2). Com o acionamento da chave CIFAFE (início e fim de aferição) indica-se ao instrumento o início do processo. Em resposta é colocada no mostrador a primeira taxa a ser corrigida. O instrumento aguarda as correções que são feitas através do acionamento das chaves de ajuste grosso e ajuste fino, isto é, chaves que provocam o incremento mais rápido ou mais lento do valor da taxa sob correção.



Se é decorrido um certo intervalo de tempo da exposição da taxa, sem que sejam acionadas as chaves de ajuste, passa a ser exposta a taxa seguinte e assim, sucessivamente, até a última taxa. Modificações também são permitidas no valor de CR - circunferência da roda.

#### 2.2.4 - Alimentação do Sistema

A fonte principal é a bateria do veículo onde o instrumento encontra-se instalado. Existe, no entanto, um processo contra falhas que consiste em salvar o valor das taxas que se encontram na memória de dados, com a alimentação alternativa de uma bateria recarregável e informar da deficiência da fonte principal, através do acionamento de uma lâmpada indicadora no painel do instrumento (Item IV.4.1).

Devido ao consumo do sistema (aproximadamente 2 ampêres) esta fonte auxiliar não tem condições de manter o sistema todo em funcionamento e sua autonomia é de uma hora, prazo em que devem ser tomadas as providências cabíveis sob pena de perder as informações sobre as taxas, e se fazer necessária nova aferição.

## NOTAS

- (1) - No registro da distância percorrida, também é conside  
rado o deslocamento em marcha à ré.
  
- (2) - Existe a possibilidade de troca das chaves "bandeira 1"  
e "bandeira 2" durante o processo de cálculo do preço  
da passagem; implicando na consideração das novas ta  
xas nos cálculos seguintes. Neste caso, não será rea  
crescido ao preço da passagem o valor (PB), correspon  
dente ao acionamento da nova "bandeira".

## CAPÍTULO III

### SISTEMA BÁSICO DE MICROCOMPUTADOR UTILIZANDO O PROCESSADOR MCS 6502

Os computadores podem ser classificados em três categorias: grande porte, médio porte (minicomputadores) e microcomputadores.

Esta classificação baseia-se em critérios tais como: capacidade de cálculo, velocidade de processamento e tecnologia de fabricação, entre outros.

Embora projetados para as mais diversas aplicações, os computadores digitais possuem em comum alguns blocos básicos, relacionados a seguir. Unidade aritmética e lógica; unidade de controle; memória e unidades de entrada e saída que consistem de registradores e interface para comunicação com os dispositivos periféricos.

Este capítulo se propõe a apresentar a estrutura básica de um microcomputador com base no microprocessador

MSC 6502, utilizado no sistema "taxímetro digital". Aqui também são ressaltados os critérios de seleção adotados na escolha de um microprocessador.

### 3.1 - Microcomputadores

Os microcomputadores surgiram em 1970, graças ao desenvolvimento das técnicas de integração em larga escala - LSI. Seus blocos básicos são encontrados na forma de pastilhas de Circuito Integrado - CI, fabricados com material semicondutor em diferentes tecnologias<sup>(1)</sup>.

O número de pastilhas necessárias à construção de um microcomputador varia de acordo com a tecnologia empregada e com o fabricante. Já se dispõe no mercado, de todos os seus blocos constituintes condensados numa única pastilha.

Quase tão poderoso quanto seus predecessores: o computador de grande porte (surgido em 1950) e o minicomputador (surgido em 1960), tem se mostrado fortemente competitivo por ser mais compacto e de mais baixo custo. Estas características possibilitaram o surgimento de sistemas de "processamento dedicado", que só executam o programa específico da aplicação para a qual foram projetados.

As aplicações dos microcomputadores podem ser caracterizadas em dois grupos maiores:

- Substituição da lógica digital convencional. Aqui, programa-se o microcomputador para executar a

função desejada, em substituição ao projeto de circuitos lógicos. Ao trocar o controle em "hardware" por um controle em "software", ganha-se flexibilidade e uma considerável redução no custo do sistema.

- Substituição de computadores de propósito geral, que são sub-utilizados na execução de tarefas específicas, elevando o custo e as dimensões do sistema.

### 3.2 - Blocos Constituintes

Ao analisar estes blocos enfatizaremos as características do processador 6502 utilizado neste trabalho.

#### 3.2.1 - Microprocessador

Microprocessador é o núcleo do microcomputador. Consiste da unidade aritmética e lógica - ALU, registradores e unidade de controle.

A ALU é responsável pela execução das operações aritméticas e lógicas. O conjunto de instruções executadas através desta unidade varia em número e tipo de acordo com o processador. O processador MCS 6502 executa 56 instruções básicas.

A unidade de controle é o dispositivo administrativo e sincronizador do sistema. Com os sinais gerados no clock, sincroniza as operações, seguindo a seqüência das instruções do programa. No MSC 6502 sua atuação se faz através dos sinais: RESET, SYNC, READ/WRITE, ...

O conjunto de registradores varia de acordo com a arquitetura do processador. Entre os registradores do 6502, aqueles manipulados pelo programador, são descritos a seguir:

*Acumulador* - Componente da unidade aritmética, assim denominado por armazenar um dos operandos durante uma operação e armazenar o resultado quando esta operação é finalizada.

*Apontador do programa* - Registra a posição do processador dentro do programa em execução. Seu conteúdo é automaticamente incrementado no início da execução de cada instrução, de modo a conter o endereço da posição de memória que contém a próxima instrução a ser executada. Seu conteúdo pode também ser alterado como resultado da execução da própria instrução (no caso de instruções de desvio).

*Indexador* - Registrador utilizado em um modo especial de endereçamento: endereçamento indexado. O MCS 6502, possui dois indexadores: X e Y, que tanto podem ser usados para o endereçamento indexado, quanto para outras funções. Dentre as 56 instruções citadas, algumas são dedicadas ao uso destes registradores.



*Registrador de estado* - Registrador utilizado na monitoração das operações. Consiste de um conjunto de flip-flops, cujos estados indicam através de testes no conteúdo do acumulador. Se o resultado da operação foi: nulo, negativo, positivo; se houve "carry"; se houve overflow. Há ainda um bit dedicado à indicação da ocorrência de quebra no processamento - pedido de interrupção mascarável e break, e um bit para indicação do modo decimal de operação.

*Apontador da pilha* - Registrador utilizado no endereçamento de uma porção especial de memória, denominada PILHA.

A comunicação do processador 6502 com os demais blocos do sistema se faz através de três vias:

*Via de controle* - Conjunto de linhas paralelas que transmitem os sinais da unidade de controle para os demais blocos do sistema.

*Via de dados* - Linhas paralelas que possibilitam a transferência bidirecional de dados a serem manipulados ou resultantes de processamento; assim como a transferência de instruções.

No MCS 6502, não há distinção no tratamento dos dados e instruções.

*Via de endereços* - Linhas paralelas, unidirecionais que levam informações do processador para o sistema. Esta via é composta de 16 linhas no processador 6502, habilitando-o a endereçar até 65.535 locações de memória.

### 3.2.2 - Portas de E/S

Dispositivo através do qual é canalizada a entrada e saída de dados entre o sistema e os periféricos (vídeo, impressora, sensores, canais de dados, chaves, mostradores luminosos, ...)

Uma porta consiste de um registrador onde os dados são carregados ou lidos, e de um decodificador de endereços que deteta quando o processador a solicita. Quando endereçada, o conteúdo da via de dados é colocado no seu registrador (porta de saída); ou o conteúdo do seu registrador é transferido para a via de dados (porta de entrada).

### 3.2.3 - Memória

A memória é um conjunto ordenado de locações, organizadas seqüencialmente, onde cada locação possui um endereço e, no MCS 6502, é utilizada para armazenar 8 bits de informação.

Em geral, nos sistemas que utilizam este processador, a memória é organizada em blocos de endereços que servem a áreas específicas:

- 1 - Programa
- 2 - Dados
- 3 - Rascunho
- 4 - Pilha
- 5 - Registradores das portas de E/S

*Memória de Programa* – região reservada ao armazenamento de programas. Grande parte das aplicações de microprocessadores é em sistemas dedicados onde os programas são específicos e raramente modificados. Nestes casos utilizam-se memórias não voláteis de acesso apenas a leitura. Estas podem ser gravadas pelo fabricante: ROM – Read Only Memory (quando em grande quantidade) ou pelo projetista: EPROM, PROM.

Nos sistemas em desenvolvimento se faz necessário um armazenamento mais flexível, com memórias que possibilitem freqüentes modificações. Estas memórias do tipo ler, escrever – RAM, são voláteis e exigem o armazenamento auxiliar: em fita papel, fita magnética, disco, floppy-disc, etc...

*Memória de Dados* – utilizada no armazenamento temporário de dados. O processador 6502 possui um tipo de endereçamento – endereçamento de "página zero". Este endereçamento é restrito aos primeiros 256 bytes da memória, onde o byte mais significativo de endereço é zero. A memória de dados é geralmente alocada nesta região, por ser mais freqüentemente endereçada e resultar numa economia de bytes de instrução.

*Memória de Rascunho* – utilizada para o armazenamento de dados resultantes de operações curtas e freqüentes. Como memória de dados é do tipo RAM, e por ser bastante utilizada é alocada na "página zero".

*Pilha* – região da memória, cujo acesso é do tipo "LIFO" – o último a entrar é o primeiro a sair.

A cada dado armazenado ou retirado desta memória, é alterado o conteúdo de um registrador denominado Apontador

da Pilha. Este registrador contém sempre o endereço do topo da pilha; ou seja, da próxima posição disponível.

Esta região é utilizada quando há desvios para sub-rotinas ou pedidos de interrupção.

No MCS 6502, a pilha pode ser alocada em qualquer trecho da memória.

### 3.3 - Operação do Sistema

A operação de um microcomputador é ditada por programação. Estes programas consistem numa seqüência de palavras binárias armazenadas na memória. No MCS 6502, estas palavras podem representar tanto dados quanto instruções.

As instruções podem ser representadas por mnemônicos que constituem a linguagem "assembly" do processador. Para serem processadas, devem ser codificadas em linguagem de máquina. Para o processador MCS 6502, a codificação em linguagem de máquina é representada em hexadecimal.

Cada instrução de um programa, requisita um conjunto de operações do processador. A execução destas operações ou passos é seqüencial e denominada ciclo da instrução.

No processador 6502 há três ciclos básicos, descritos a seguir.

- 1 - Busca da instrução
- 2 - Atualização do apontador de programa
- 3 - Execução da instrução

Nele, o primeiro byte da instrução - código da operação, fornece as informações sobre a operação e sobre o número total de bytes da instrução. O seu conjunto de instruções pode ser classificado quanto a função, em:

*Instruções aritméticas e lógicas* - definem o processamento sobre os dados (operandos).

*Instruções de mover dados* - referem-se à comunicação de dados entre a memória e acumuladores. Especificam a localização de origem e a de destino.

*Instruções de controle* - relacionam-se com a tomada de decisões, pelo processador. Subdividem-se em:

a) Instruções de teste - testam dados, modificando o conteúdo do Registrador de estado.

b) Instruções de desvio - testam as condições resultantes de uma operação no Registrador de estado, modificando a seguir o conteúdo do Apontador de programa e desviando o programa de sua seqüência anterior.

c) Instruções com o Registrador de estado - modificam o conteúdo deste registrador.

d) Instruções com os Indexadores e Apontador da pilha - modificam o conteúdo destes registradores.

*Instruções de entrada/saída* - possibilitam a comunicação do processador com os dispositivos periféricos.

Para o MCS 6502 estas instruções inexistem, pois este processador trata os registradores dos dispositivos periféricos do mesmo modo que outras locações de memória.

Para executar as instruções, os operandos devem ser endereçados. Os modos de endereçamento utilizados por este processador são: acumulador, imediato, absoluto, página zero, página zero indexado, indexado, implícito, relativo, indexado imediato e indireto indexado e o indireto absoluto.

A seqüência de execução de um programa é definida através do conteúdo do apontador de programa.

Quando um processo particular é repetido dentro de um programa pode ser escrito na forma de sub-rotina. Sempre que se fizer necessário, haverá um desvio, na seqüência de operações do programa, em direção à sub-rotina. Este desvio consistirá na modificação do conteúdo do apontador de programa. Ao finalizar, o seu conteúdo deverá ser restaurado.

No MCS 6502 usa-se a pilha para guardar este valor do Apontador de programa, assim como o conteúdo do acumulador e indexadores. Para os três últimos, as primeiras instruções da sub-rotina devem colocá-los na pilha e as últimas devem restaurá-los.

Durante sua operação o microprocessador ignora o conteúdo das portas de E/S, a menos que seja programado para utilizá-las. No entanto, a coleta de dados torna-se imprati cável quando estes crescem em número e velocidade.

O processador 6502, oferece a possibilidade de interrupção do programa em execução para coleta de dados. Isto se dá através de um comando colocado na via de controle, de nominado "pedido de interrupção". Este comando é enviado pelo dispositivo periférico. Na sua presença, concluída a ins



trução que estava sob execução o fluxo é desviado para um programa específico de atendimento à interrupção. Findo este programa, o fluxo é novamente desviado para o ponto onde havia sido interrompido.

O serviço de interrupção é tal que, são automaticamente lançados na pilha, os conteúdos do Apontador de programa e do Registrador de estado; a partir deste ponto é iniciada a execução do programa de interrupção.

As interrupções podem ser mascaráveis e não mascaráveis. No primeiro caso o atendimento à interrupção pode ser atrasado dependendo do estado do bit indicador de interrupção. Nas interrupções não mascaráveis o atendimento é imediato, incondicional.

Em algumas aplicações, este processador gera as interrupções a intervalos fixos, usando um contador ou "clock" externo. Quando a interrupção (mascarável) ocorre, os dados são colocados e/ou retirados das portas de E/S, e o processador retorna ao programa que estava sendo executado.

### 3.4 - Critérios de Seleção

A escolha de um microprocessador, dentre as inúmeras possibilidades, torna-se mais simples e objetiva se considerarmos alguns critérios seletivos.

Considerando a rápida evolução da tecnologia nesta área, a escolha deve ser tal que o processador se adeque às

necessidades imediatas do sistema, mas que ofereça um potencial para o futuro.

Recomenda-se que a decisão recaia inicialmente sobre o tamanho da palavra e o conjunto de instruções que se farão necessárias. A seguir consideram-se a velocidade de processamento e a capacidade de E/S.

Satisfeitos estes critérios, a seleção final é baseada na potência necessária; tecnologia; pastilhas de apoio e preço.

Um fator que também deve ser considerado é a popularidade do processador, que implica num maior número de fabricantes a produzi-lo (outras fontes): e numa documentação mais vasta (livros, manuais, artigos,...). Estes fatores resultam na garantia da longevidade do processador no mercado, através de sua substituição por dispositivos atualizados, mas compatíveis. Assim, pode-se otimizar o sistema no futuro, mantendo a compatibilidade com o "hardware" e o "software" já desenvolvidos.

Estes foram os critérios adotados na seleção do microprocessador MCS 6502, em que se baseia o sistema "taximetro digital".

## NOTAS

- (1) - Os microprocessadores bipolares (Transistor - transistor logic - TTL) são rápidos (atraso na propagação da ordem de nanosegundos), mas possuem baixa densidade de empacotamento. Aqueles fabricados com a tecnologia MOS (Metal-oxide semi-conductor) têm alta densidade de empacotamento, mas um considerável atraso de propagação por gate, da ordem de nanosegundos. Os microprocessadores da família  $I^2L$  (Integrated-injection logic) combinam a densidade de empacotamento da família MOS com a velocidade da família TTL.

## CAPÍTULO IV

### "HARDWARE"

A escolha dos blocos constituintes de um sistema de microcomputador se baseia, principalmente, na escolha do microprocessador cujo fabricante ofereça um conjunto de pastilhas que com ele são compatíveis.

No sistema taxímetro os fatores determinísticos da escolha foram: o número de linhas de E/S disponíveis; a existência do modo de operação decimal; o custo e uma popularidade do processador que lhe garantisse sua manutenção no mercado; a existência de documentação suficiente e de ferramentas de treinamento e apoio ao desenvolvimento do sistema.

#### 4.1 - Componentes do Sistema

Foi escolhido o microprocessador MCS 6502, fabricado por MOS Technology (fonte principal), oferecido também pela Synertek e Rockwel.

Este processador utiliza palavras de 8 bits e utiliza 16 linhas de endereçamento.

Possui: um acumulador, um registrador de estado, dois indexadores, todos de oito bits.

Utiliza interrupções mascaráveis e não mascaráveis.

Dispõe de uma pilha de comprimento variável.

É fabricado com a tecnologia NMOS, e é alimentado com + 5 V.

Seu conjunto de instruções, apresentado no apêndice A, consta de 56 instruções e 13 modos de endereçamento.

Consta no apêndice B, a configuração de seus pinos.

O dispositivo de interface é o MCS 6530-005 (Peripheral Interface Array-PIA), oferecido pelo mesmo fabricante. Consiste de uma memória RAM, 64x8; duas portas bidirecionais de dados (8 bits, cada) e um "Timer" programável para gerar interrupções. A direção dos dados nas linhas é programável através do conteúdo de dois registradores de direção de dados: RDDA e RDDB. A sua descrição dos pinos, consta no apêndice.

A memória de dados é uma RAM de tecnologia CMOS (fabricada por National Semiconductor), de modo que no caso de



falha de potência na fonte principal, as informações pudessem ser mantidas por uma fonte auxiliar (bateria recarregável). Esta é uma memória organizada em 64 palavras de quatro bits: NS 74C910.

A memória de programas a ser utilizada no protótipo é do tipo EPROM 2708 fabricada por INTEL. Sua organização é de 1024 palavras de oito bits.

Na escolha de todos os componentes deste sistema, houve sempre o cuidado com a faixa de temperatura a que o dispositivo poderia ser submetido, uma vez que as temperaturas registradas dentro de um automóvel atingem valores consideráveis.

Também fazem parte do sistema os seguintes blocos:

- circuito de "reset"
- circuito gerador dos pulsos de distância
- dispositivos de entrada (chaves) e saída ("displays")
- circuito de alimentação

O circuito de "reset" é o responsável pela detecção da potência ativa e inicialização do sistema. Nele foi utilizado o "timer" MC 1455, fabricado pela Motorola. Este circuito gera o sinal de controle - "reset", para todo o sistema.

O circuito gerador dos pulsos de distância consiste de um acoplador ótico - H13B1 (fabricado pela General Electric) que é interrompido por um meio disco acoplado ao cabo do velocímetro, o qual gira com a velocidade angular dos



pneus. Os sinais provenientes deste circuito são introduzidos no sistema através de uma das linhas da PIA.

A base de tempo determina a frequência dos sinais de clock do sistema.

Os dispositivos de E/S do sistema, são as chaves do instrumento: bandeira 1, bandeira 2, totalizadora, verificação das taxas, pedido de aferição, ajuste grosso, ajuste fino e os três mostradores luminosos ("displays"), os quais são conectados às linhas da PIA.

Os "displays" são multiplexados no tempo, através de "software"; e a depuração do estado das chaves também é feita através da programação.

A leitura do estado das chaves e a atualização do conteúdo dos "displays" são feitas periodicamente (a cada 2 ms) através de um pedido de interrupção mascarável, gerado no "timer" que, neste sistema, é parte da PIA.

A alimentação do sistema é feita através da bateria do veículo onde o instrumento acha-se instalado. Como esta é de 13,8 V faz-se necessário um regulador de tensão, pois o sistema utiliza + 5V. Assim foi acoplado à bateria do carro (+13,8 V) o regulador LM 123 fabricado pela Motorola que assegura na sua saída (+5V, 3A), que alimentará o sistema excetuando a memória de dados. Esta memória será alimentada pela bateria do veículo através do regulador de tensão MC 78L05C que fornece na sua saída (+5V, 100mA); em caso de falhas entra em ação uma bateria auxiliar de NiCd através deste mesmo regulador.

Constam ainda deste circuito: o sistema de alarme, indicando através de uma lâmpada no painel do instrumento que houve falha na bateria principal e o sistema de recarga da bateria auxiliar.

#### 4.2 - Configuração do Sistema

A Fig. IV.1 é um diagrama de blocos do sistema.

#### 4.3 - Endereçamento das Pastilhas

O endereçamento das memórias é flexível, no entanto o endereçamento da PIA, já vem com determinações do fabricante.

De acordo com as equações fornecidas pelo fabricante e alocando a memória de dados na página zero, temos a seguinte distribuição:

- Memória de dados (74C910); 64 palavras de quatro bits, alocadas nos endereços (0000-003F)

Equação de seleção:  $\overline{A15}.\overline{A7}$

- Memória RAM constante da PIA (MCS 6530-005); 64 palavras de 8 bits, alocadas nos endereços (0080-00BF)

Equação de seleção:  $\overline{A15}.\overline{A8}.\overline{A7}.\overline{A6}$

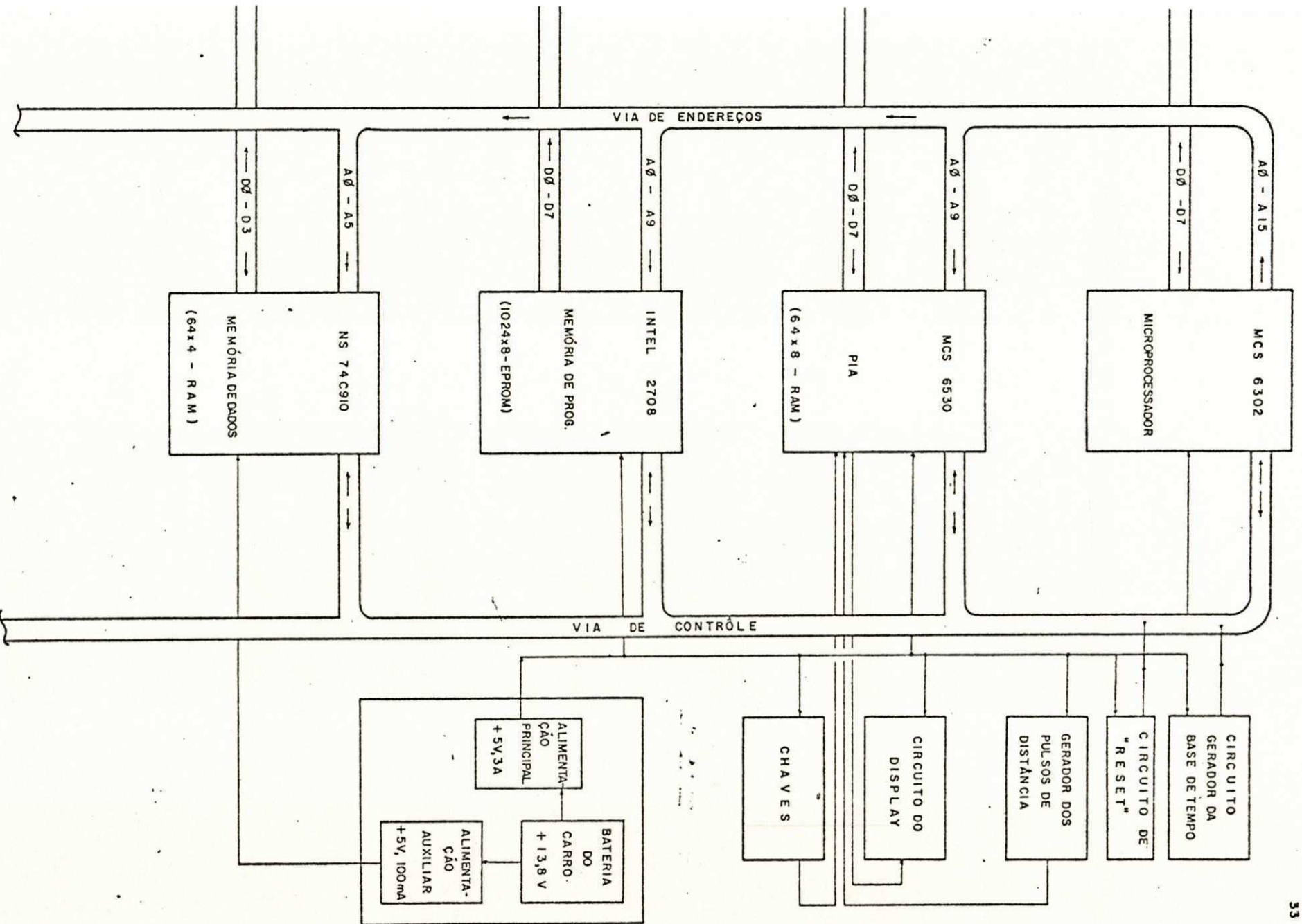


FIG. IV.1 - DIAGRAMA DE BLOCOS DO SISTEMA

- Memória de programa EPROM (2708); 1024 palavras de 8 bits, alocadas nos endereços (8000-83FF)  
Equação de seleção: A15
- Registradores de E/S da PIA: registrador de dados da parte A - RDA, registrador de direção de dados da parte A - RDDA; registrador de dados da parte B-RDB; registrador de direção de dados da parte B - RDDB.

Todos estes registradores são palavras de 8 bits.

Registrador	Endereço
RDA	02C0
RDDA	02C1
RDB	02C2
Rddb	02C3

A equação de seleção dos registradores de E/S é:

$$\overline{A15}.A9.\overline{A8}.A7.A6$$

O registrador "Timer" contido na PIA armazena uma palavra de oito bits, e tem a seguinte equação de seleção:

$$\overline{A15}.A8.A7.\overline{A6} \text{ (0180 - 7FBF)}$$

que lhe dá as possibilidades de endereçamento descritas a seguir. Sua escolha definirá o número de intervalos de tempo a ser contado.

END.

0184 ÷ 1 T (período de clock)  
0185 ÷ 8 T  
0186 ÷ 64 T A3=0, Interrupções desativadas  
0187 ÷ 1024 T  
018C ÷ 1 T  
018D ÷ 8 T  
A3=1, Interrupções ativadas  
\*018E ÷ 64 T  
018F ÷ 1024 T

---

(\*) Endereçamento do "Timer" utilizado pelo sistema.

## CAPÍTULO V

### "SOFTWARE"

A programação do taxímetro foi desenvolvida na linguagem "assembly" do microprocessador MCS 6502. (o seu conjunto de instruções encontra-se no apêndice A). A montagem em linguagem de máquina foi feita manualmente; e nas fases de depuração e testes foi utilizado o microcomputador KIM-1 (Capítulo IV).

Neste sistema, as interrupções foram usadas para que o microprocessador pudesse registrar o estado dos dispositivos de entrada e saída (chaves, displays e circuito gerador de pulsos de distância).

A escolha do intervalo de 2 ms entre as interrupções foi feita baseada na estimativa da frequência máxima de chegada dos pulsos de distância, garantindo assim sua detecção.

O "software" do taxímetro pode ser dividido em três blocos, como mostra o Fluxo Operacional (Fig. V.5).

Quando o sistema é ligado, é executada a Rotina de Inicialização para em seguida entrar na Malha Principal. Esta será interrompida a cada 2 ms por um pedido de interrupção, gerado no Timer. Este pedido provoca um desvio para a Rotina de Atendimento à Interrupção, que após ser executada devolve o comando à Malha Principal no ponto onde foi interrompida.

## 5.1 - Descrição do "Software"

### 5.1.1 - Rotina de Inicialização (RI)

Executada sempre que o sistema é ligado. É a responsável pela inicialização dos registradores: APO, RDDA, RDDB e TIMER (Item 5.2.1). Limpa a memória de rascunho e converte as unidades das taxas:

preço/Km → preço/giro do pneu  
preço/hora → preço/2 ms

que serão utilizadas no cálculo do preço da passagem (Fig. V.6).

Na Fig. V.1 vemos o esquema que relaciona as sub-rotinas de apoio à Rotina de Inicialização. As setas horizontais indicam a ordem de chamada das sub-rotinas, enquanto que



as setas verticais indicam um processamento seqüencial, no sentido das setas.

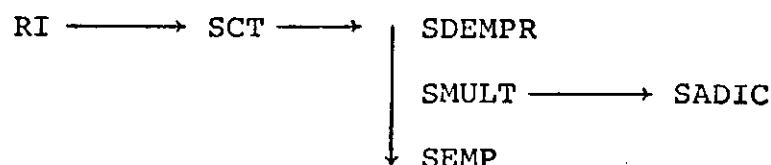


Fig. V.1

A seguir encontra-se a descrição de cada uma das sub-rotinas:

- SCT - *Sub-rotina de Cálculo das Taxas* - Converte as unidades das taxas que se encontram armazenadas na memória de dados, na forma de preço por quilômetro e por hora para preço por pulso de distância e por 2 ms. (Fig. V.7).
- SDEMPR - *Sub-rotina de Desempacotamento de Reais* - Transfere a informação correspondente a números reais armazenados em palavras de quatro bits para palavras de oito bits; inclusive a informação sobre a posição do ponto decimal. Usada para transferir os dados da "memória de dados" para a memória de rascunho. (Fig. V.8).
- SMULT - *Sub-rotina de Multiplicação* - Multiplica números reais através de adição e ajusta o ponto decimal do resultado. Usada nos cálculos das taxas. (Fig. V.9).

- SADIC - *Sub-rotina de Adição* - Adiciona dois números reais e ajusta o ponto decimal do resultado. Usada nos cálculos das taxas. (Fig. V.10).
- SEMP - *Sub-rotina de Empacotamento* - Transfere a informação correspondente a números reais armazenados em palavras de oito bits para palaavras de quatro bits. Usada para transferir os resultados da "memória de rascunho" para a "memória de dados". (Fig. V.11).

#### 5.1.2 - Malha Principal (MP)

Rotina que será executada em malha fechada, sendo interrompida a cada 2 ms quando é executada a Rotina de Atendimento à interrupção.

Atualiza o valor do preço da passagem no mostrador, constata se há pedido de verificação das taxas utilizadas no cálculo do preço da passagem; se há pedido de exposição do total arrecadado e finalmente se há pedido de aferição. (Fig. V.1q).

Na Fig. V.2, vemos o esquema que relaciona as sub-rotinas de apoio à Malha Principal. As setas horizontais indicam a ordem de chamada das sub-rotinas; as setas verticais indicam um processamento seqüencial e as setas oblíquas, um processamento condicional.

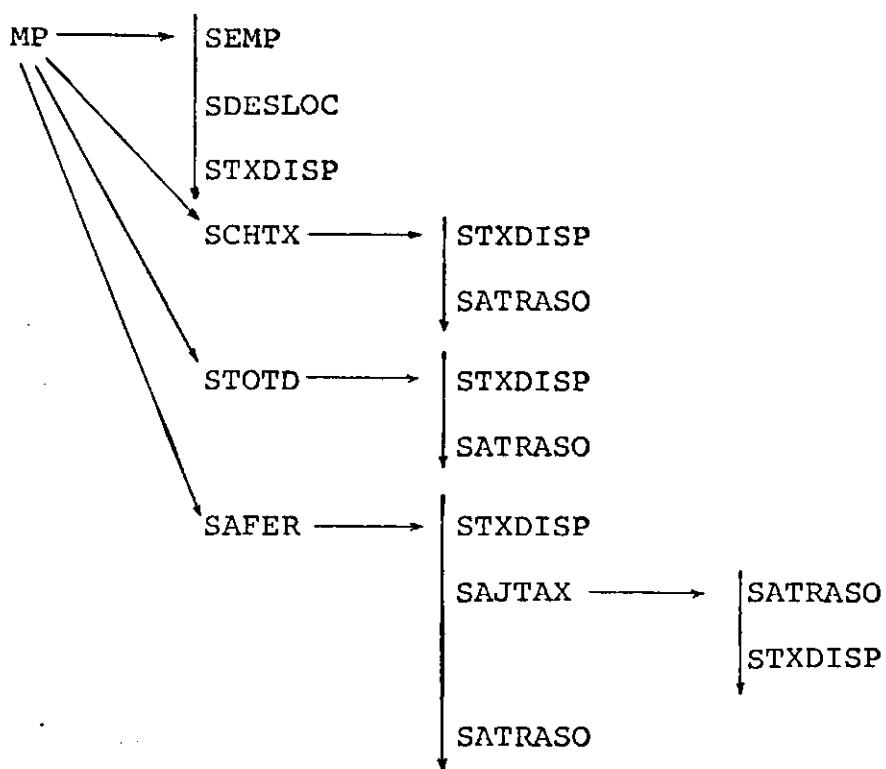


Fig. V.2

A seguir encontra-se a descrição de cada uma destas sub-rotinas:

- SEMP** - Sub-rotina de Empacotamento - Transfere a informação correspondente a números reais armazenados em palavras de oito bits para palavras de quatro bits. Usada para transferir os resultados da "memória de rascunho" para a "memória de dados". (Fig. V.11).
- SDESLOC** - Sub-rotina de Deslocamento - Provoca o deslocamento do conteúdo de uma palavra do campo reservado à simulação de uma memória de quatro bits-MDS<sup>(1)</sup> para a locação subsequente (Fig. V.13).

- STXDISP - *Sub-rotina Taxas para o Display* - Prepara a informação que vai ser mostrada no "display", colocando-a nas locações DISP. (Fig. V.14).
- SCHTX - *Sub-rotina de Verificação das Taxas* - Provoca o aparecimento no "display", seqüencialmente e a intervalos de 30 segundos, dos valores das taxas utilizadas no cálculo do preço da passagem. (Fig. V.15).
- SATRASO - *Sub-rotina de Atraso* - Gera atrasos, para controle de persistência das informações no mostrador. (Fig. V.16).
- STOTD - *Sub-rotina Totalizadora* - Provoca a amostragem no "display" da quantia, em cruzeiros, que foi arrecadada. Supõe-se que a leitura seja feita diariamente, no entanto este valor sõ é zerado quando atinge o limite Cr\$ 999,00. (Fig. V.17).
- SAFER - *Sub-rotina de Aferição* - Atende ao pedido de aferição, lançando no mostrador, uma a uma, todas as taxas e informações que deverão ser atualizadas e possibilita sua modificação. (Fig. V.18).
- SAJTAX - *Sub-rotina de Ajuste das Taxas* - Ajusta as taxas, incrementando-as, com a devida consideração do ponto decimal. (Fig. V.19).

### 5.1.3 - Rotina de Atendimento à Interrupção (RAI)

Atualiza a informação que será exposta no "display". Registra o estado de cada uma das chaves e compara-o com o anterior, verificando assim qual foi ligada e qual foi desligada. Com estas informações calcula o preço da passagem e o total arrecadado. Em seguida, devolve o comando a MP no ponto onde foi interrompida. (Fig. V.20).

Na Fig. V.3, vemos o esquema que relaciona as rotinas e sub-rotinas que compõem a Rotina de Atendimento à Interrupção. As setas horizontais indicam a ordem de chamada das sub-rotinas; as setas verticais indicam um processamento seqüencial e as setas oblíquas um processamento condicional.

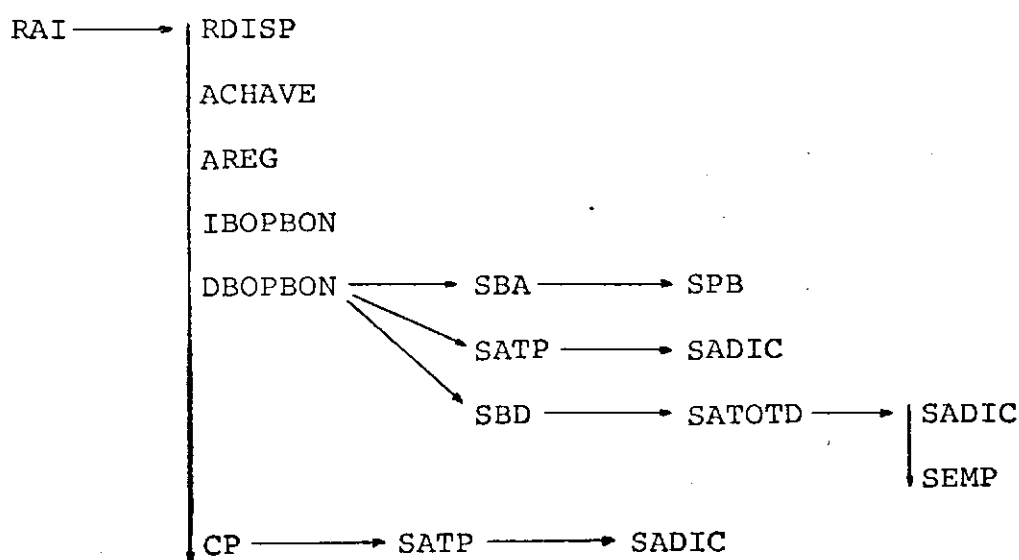


Fig. V.3

A seguir encontra-se a descrição de cada uma das sub-rotinas.

- RDISP - *Rotina de Saída para o "Display"* - Lança no "display" os dados que foram previamente selecionados e armazenados nas locações DISP. (Fig. V.21).
- ACHAVE - *Rotina de Atualização do Estado das Chaves* - Atualiza a informação relativa ao estado das chaves, coletando para cada uma delas oito amostragens sucessivas que são armazenadas nos oito bits dos registradores correspondentes. (Fig. V.22).
- AREG - *Rotina de Atualização dos Registradores* - Transfere o conteúdo do registrador: EP - Estado Presente (das chaves) para o registrador: EV - Estado Velho, e atualiza o conteúdo dos oito bits de EP, cada um deles correspondendo ao estado de uma das chaves. (Fig. V.23).
- IBOPBON - *Rotina de Identificação das Bordas Positivas e Negativas das Chaves* - Identifica através da comparação entre EP e EV quais as chaves que foram ligadas (BOP = 1) e quais foram desligadas (BON = 1). (Fig. V. 24).
- DBOPBON - *Rotina de Desvio nas Bordas Positivas e Negativas* - Através dos desvios, para sub-rotinas adequadas nas bordas positivas - BOP e negativas - BON das chaves, calcula o preço da passagem com a taxa adequada e o acrescenta ao totalizador. (Fig. V.25).



- SBA - *Sub-rotina Bandeira Ativada* - Verifica se alguma bandeira foi ativada e no caso afirmatiuvo provoca o acrêscimo da "bandeirada" ao preço da passagem. (Fig. V.27).
- SPB - *Sub-rotina Preço da Bandeirada* - Adiciona o preço da "bandeirada" ao preço da passagem. (Fig. V.28).
- SATP - *Sub-rotina que Acrescenta Taxas ao Preço da Passagem* - Identifica qual das bandeiras estã ativada, para em seguida selecionar e somar, a taxa correspondente ao preço da passagem. (Fig. V.29).
- SADIC - *Sub-rotina de Adição* - Adiciona dois números reais e ajusta o ponto decimal do resultado. (Fig. V.10).
- SBD - *Sub-rotina Bandeira Desativada* - Verifica se alguma das bandeiras foi desligada, e no caso afirmativo provoca a soma do preço da passagem ao totalizador. (Fig. V.30).
- SATOTD - *Sub-rotina de Atualização do Totalizador* - Soma o preço da passagem ao conteúdo do totalizador. (Fig. V.31).
- SEMP - *Sub-rotina de Empacotamento* - Transfere a informação correspondente a números reais armazenados em palavras de oito bits para palal

bras de quatro bits. Usada para transferir os resultados da "memória de rascunho" para a "memória de dados". (Fig. V.11).

- CP** - *Rotina Carro Parado* - Rotina que constata se o carro se encontra parado enquanto uma das bandeiras está ativada. Em caso afirmativo acrescenta a taxa adequada (TTB1 ou TTB2) ao preço da passagem. (Fig. V.26).

## 5.2 - Mapa de Memória

Na Fig. V.4, o Mapa de Memória mostra a distribuição da memória do sistema KIM-1. Nele, a memória é dividida em blocos de 1024 bytes referenciados como "K", cada um deles é posteriormente dividido em quatro páginas de 256 bytes, cada.

Embora o sistema seja capaz de endereçar 65.536 bytes (65 K), só se dispõe, atualmente de 4 K.

Os blocos K6 e K7 são dedicados à memória ROM que contém todo o programa operacional do sistema.

No bloco K5 encontram-se os endereços dos registradores de E/S e "timer" das pastilhas 6540-002 e 6530-003 (PIA's) e 108 bytes de RAM.

Os blocos de K1 a K4 e de K8 a K64, são reservados para memória adicional em futuras expansões do sistema.

Todo o bloco K $\phi$ , e parte do bloco K5, constituem a memória RAM disponível à alocação dos programas do usuário.

Neste mapa, encontram-se alocados, além dos programas executivos do KIM-1, todas as rotinas e sub-rotinas, que compõem o "software" do taxímetro e os campos especiais de memória (pilha, memória de rascunho, memória de dados).

Para cada região encontra-se assinalado o endereço inicial (à esquerda) e o final (à direita). (Algumas dessas regiões foram ampliadas para melhor visualização).

Nas figuras V.4A, B, C, e D encontram-se destacados alguns endereços especiais que compõem as memórias de dado e rascunho. Também constam nestas tabelas alguns endereços do KIM-1.

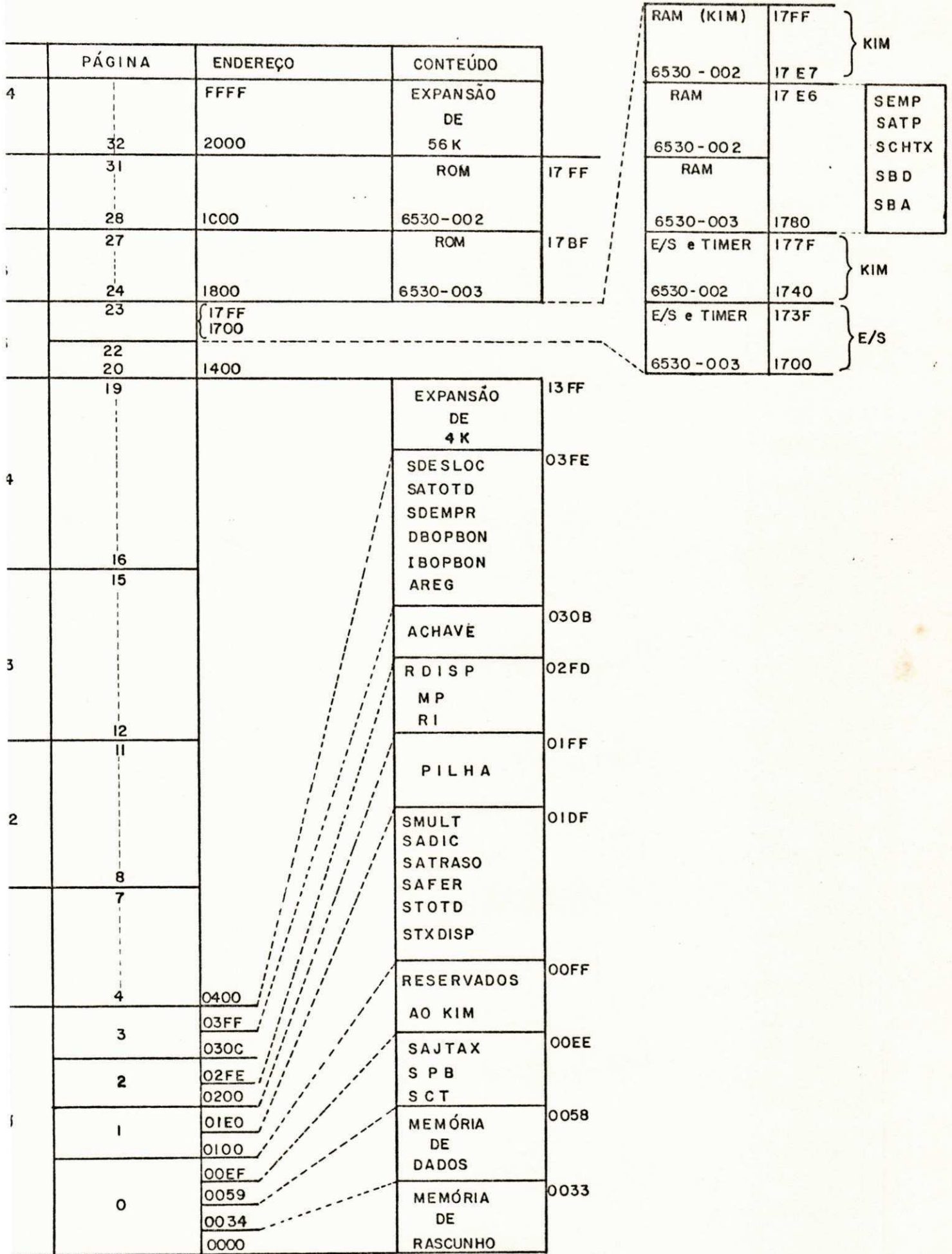


FIG. V. 4 - MAPA DE MEMÓRIA

## 5.2.1 - Endereços Especiais

Á R E A	NOME DO CAMPO	ENDEREÇO INICIAL	ENDEREÇO FINAL	C O N T E Ú D O
Endereços especiais na memória de operação do KIM	APO	00EE	00F0	Apontador do Programa
	RE <sup>(2)</sup>	00F1	-	Registrador dos bits de estado
	AP	00F2	-	Apontador da Pilha
	A	00F3	-	Acumulador
	Y	00F4	-	Registrador Indexador Y
	X	00F5	-	Registrador Indexador X
	RDA	1700	-	Registrador de dados na PIA parte A
	RDDA	1701	-	Registrador de direção de dados na PIA parte A
	RDB	1702	-	Reg. de dados na PIA parte B
	Rddb	1703	-	Registrador de direção de dados na PIA parte B
	TIMER <sup>(3)</sup>	170D	-	Reg. do intervalo de Timer
	IRQ	17FE	-	Reg. do vetor de interrupção
Configuração da memória de rascunho durante a execução de RI <sup>(1)</sup>	MDS	0000	-	Campo reservado à simulação de uma memória de 10 palavras de quatro bits
	PBR	000D	000E	Preço da bandeira na memória de rascunho
	PPDB1	000F	0012	Preço do pulso de distância com bandeira 1 (um)
	PPDB2	0013	0016	Preço do pulso de distância com bandeira 2 (dois)
	PTB1	0017	001A	Preço de tempo com bandeira 1
	PTB2	001B	001E	Preço de tempo com bandeira 2
	RES	0020	0023	Acumula o resultado de uma multiplicação
	MR	0024	0025	Acumula o multiplicando
	MO	0026	0029	Acumula o multiplicando
REG	002F	-	Registrador Temporário	

Fig. V4 A - TABELA DE ENDEREÇOS ESPECIAIS

Á R E A	NOME DO CAMPO	ENDEREÇO INICIAL	ENDEREÇO FINAL	C O N T E Ú D O
Config. da memó- ria de rascunho durante a execu- ção de RI <sup>(1)</sup>	TEMP	0030	-	Registrador Temporário
	TEMP1	0031	-	" "
	REG1	0032	-	" "
	CONT	0033	-	" "
Configuração da memória de ras- cunho durante a execução de MP	DISP	0000	0002	Informações que vão ser expos- tas no "display"
	CIA	0003	-	Contador de interrupções alto (MSB)
	CIB	0004	-	Contador de interrupções baixo (LSB)
	CTA	0005	-	Contador de tempo alto (MSB)
	CTB	0006	-	Contador de tempo baixo (LSB)
	TAA	0007	-	Contador de tempo de atraso alto (MSB)
	TAB	0008	-	Contador de tempo de atraso baixo (LSB)
	PPR	0009	000C	Preço da passagem na memória de rascunho
	PBR	000D	000E	Preço da bandeirada na memória de rascunho
	PPDB1	000F	0012	Preço do pulso da distância com bandeira 1 (um)
	PPDB2	0013	0016	Preço do pulso de distância com bandeira 2 (dois)
	PTB1	0017	001A	Preço de tempo com bandeira 1
	PTB2	001B	001E	Preço de tempo com bandeira 2
	TOTDR	001F	0022	Totalizador na memória de rascunho
IDA	0023	-	Indicador de dígito aceso	

Fig. V4 B - TABELA DE ENDEREÇOS ESPECIAIS



Á R E A	NOME DO CAMPO	ENDEREÇO INICIAL	ENDEREÇO FINAL	C O N T E Ú D O
Configuração da memória de ras_cunho durante a execução de MP	OCHTX	0024	-	Registrador do estado da chave de checagem das taxas
	CIOTD	0025	-	Registrador do estado da chave do totalizador
	CB1	0026	-	Registrador do estado da chave da bandeira 1 (um)
	CB2	0027	-	Registrador do estado da chave da bandeira 2 (dois)
	CPD	0028	-	Registrador da chegada do pulso de distância
	CIFAFE	0029	-	Registrador do estado da chave indicadora do início e fim de aferição
	CAJG	002A	-	Registrador do estado da chave de ajuste grosso
	CAJF	002B	-	Registrador do estado da chave de ajuste fino
	EP <sup>(4)</sup>	002C	-	Registrador do estado presente das chaves
	EV <sup>(4)</sup>	002D	-	Registrador do estado velho das chaves
	BOP	002E	-	Reg. da ocorrência de bordas positivas (chaves ligadas)
	BON	002F	-	Reg. da ocorrência de bordas negativas (chaves desligadas)
	TEMP	0030	-	Registrador Temporário
	TEMP1	0031	-	Registrador Temporário
REGL	0032	-	Registrador Temporário	
CONT	0033	-	Registrador Temporário	

Fig. V4 C - TABELA DE ENDEREÇOS ESPECIAIS



Á R E A	NOME DO CAMPO	ENDEREÇO INICIAL	ENDEREÇO FINAL	C O N T E Ú D O
Memória de Da dos (5)	PBD	0034	0037	Preço da bandeirada na memória de dados
	TDB1	0038	003B	Taxa de distância com bandeira 1 (um)
	TDB2	003C	003F	Taxa de distância com bandeira 2 (dois)
	TTB1	0040	0043	Taxa de tempo com bandeira 1
	TTB2	0044	0047	Taxa de tempo com bandeira 2
	CR	0048	004B	Reg. da circunferência da roda
	FT	004C	004F	Fator de correção no tempo 1 hora - 2 ms
	RR	0050	-	Registrador Temporário
	PPD	0051	0054	Preço da passagem na memória de dados
	TOTDD	0055	0058	Totalizador na memória de dados

Fig. V4 D - TABELA DE ENDEREÇOS ESPECIAIS

UNIVERSIDADE FEDERAL DA PARAÍBA  
Pró-Reitoria Para Assuntos do Interior  
Coordenação Setorial de Pós-Graduação  
Rua Aprígio Veloso, 832 - Tel (083) 321 7222-R 355  
58.100 - Campina Grande - Paraíba

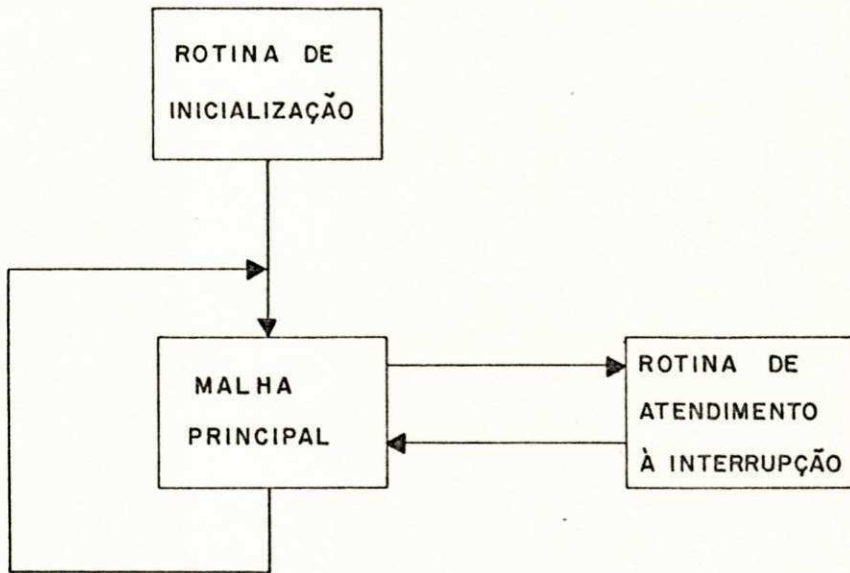


FIG. V. 5 - FLUXO OPERACIONAL

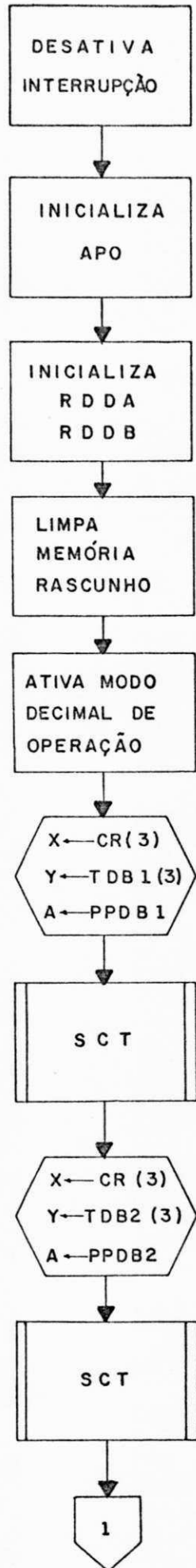


FIG. V.6 - FLUXOGRAMA: ROTINA DE INICIALIZAÇÃO: R1

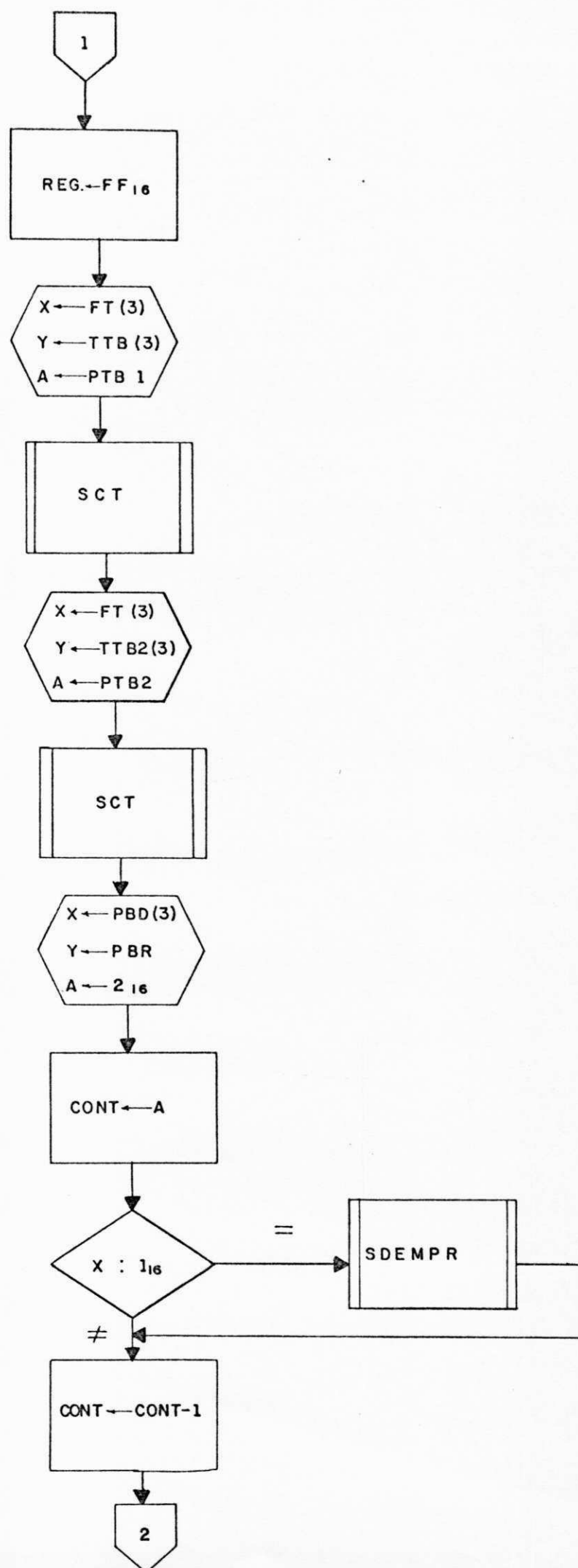


FIG. V. 6.A - FLUXOGRAMA: RI

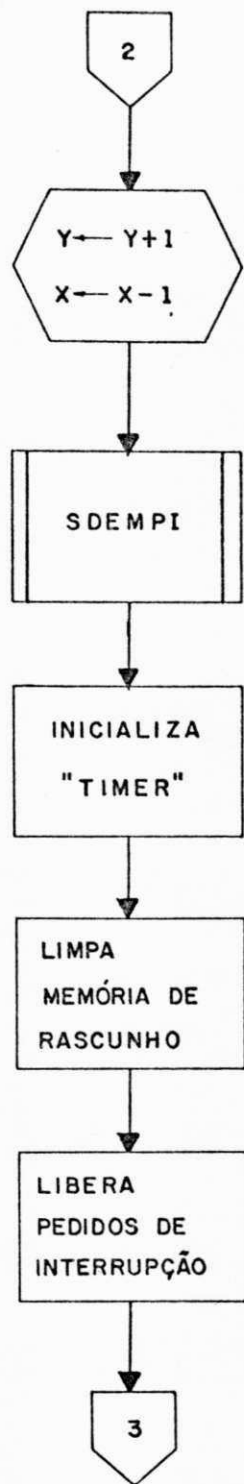


FIG. V. 6.B - FLUXOGRAMA: RI

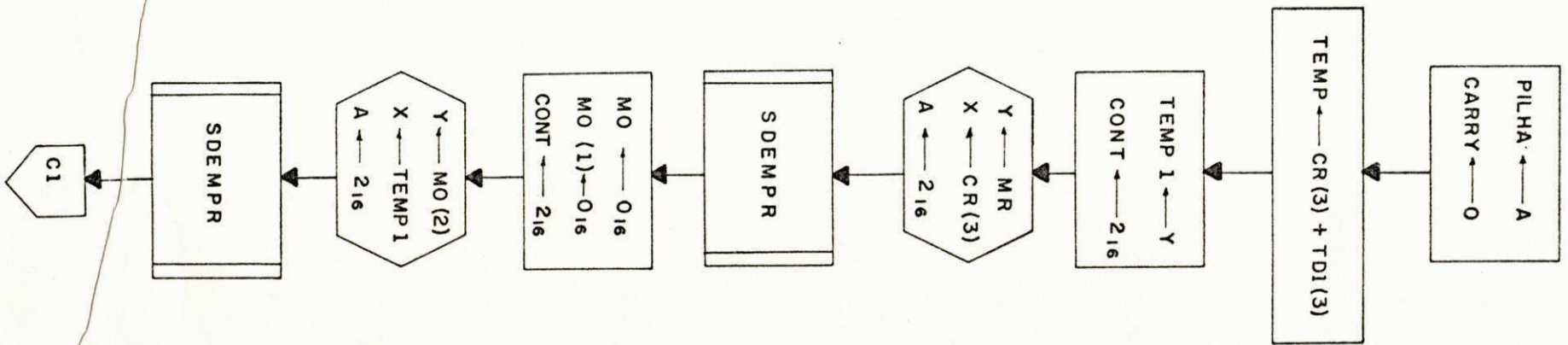


FIG.V. 7 - FLUXOGRAMA: SUBROTINA DE CÁLCULO DAS TAXAS - SCT

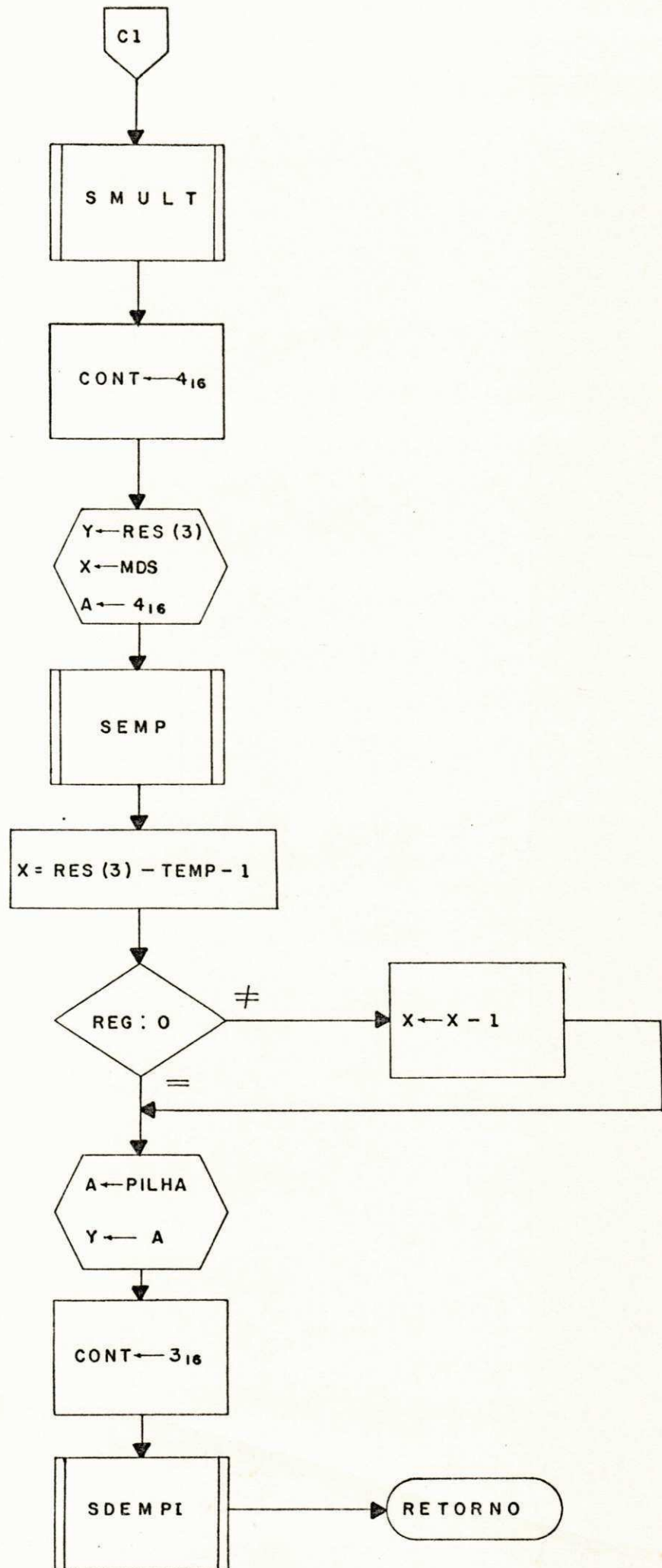
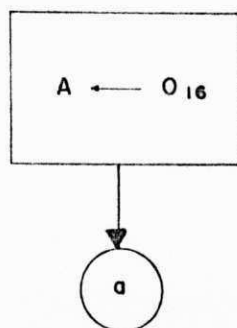


FIG. V.7A - FLUXOGRAMA: SCT



SDEMPR



SDEMPI

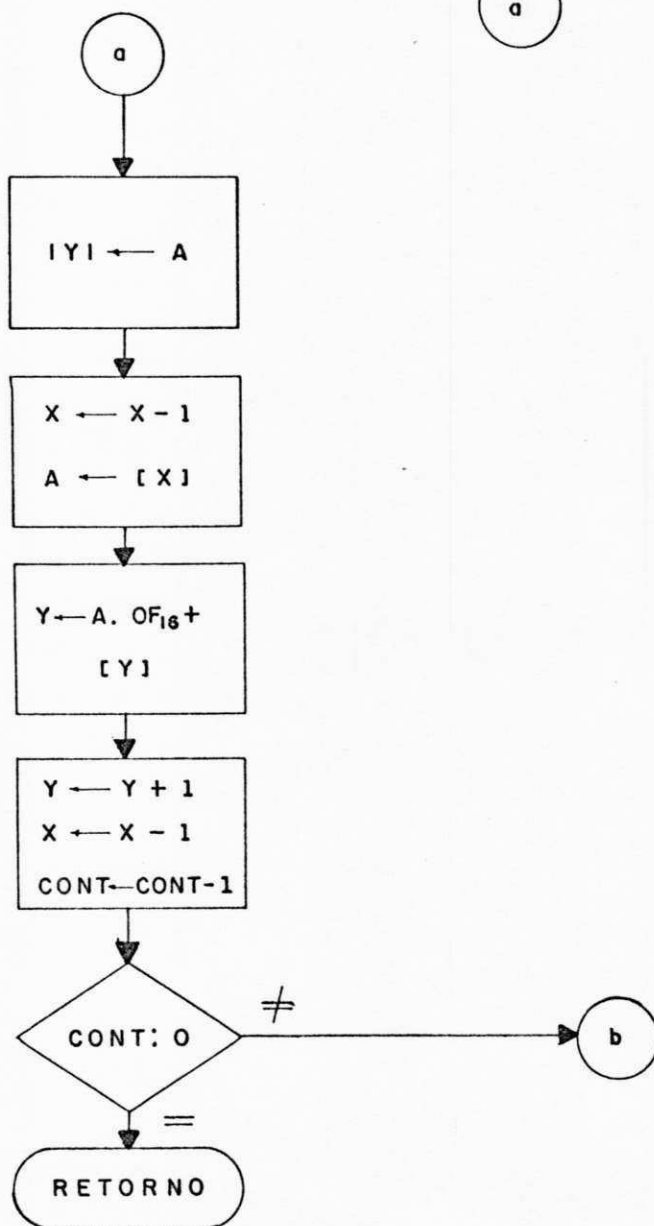
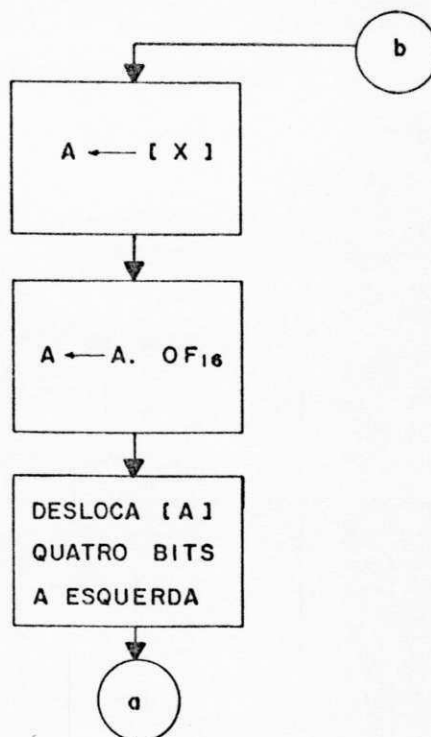


FIG. V.8 - FLUXOGRAMAS: SDEMPR e SDEMPI

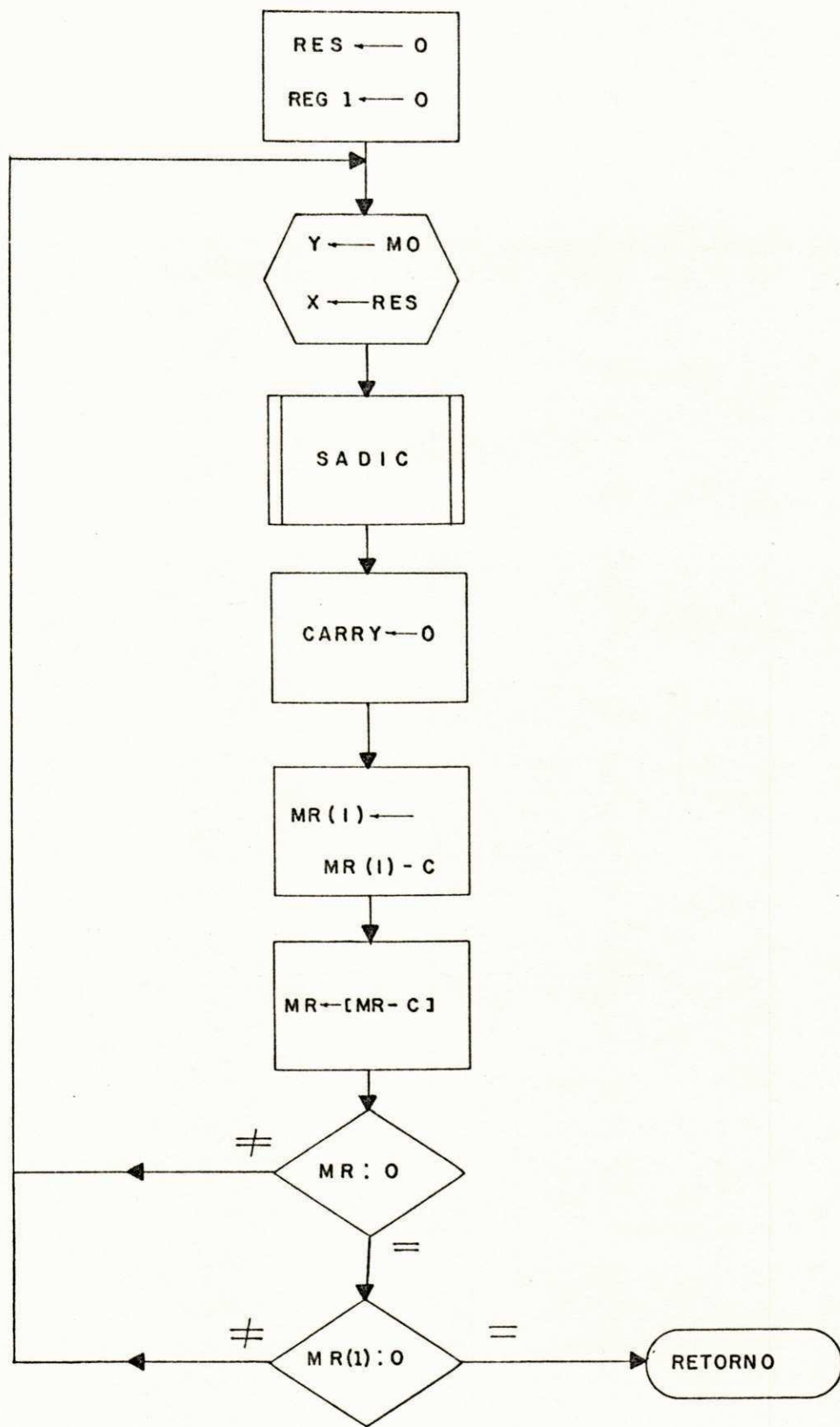
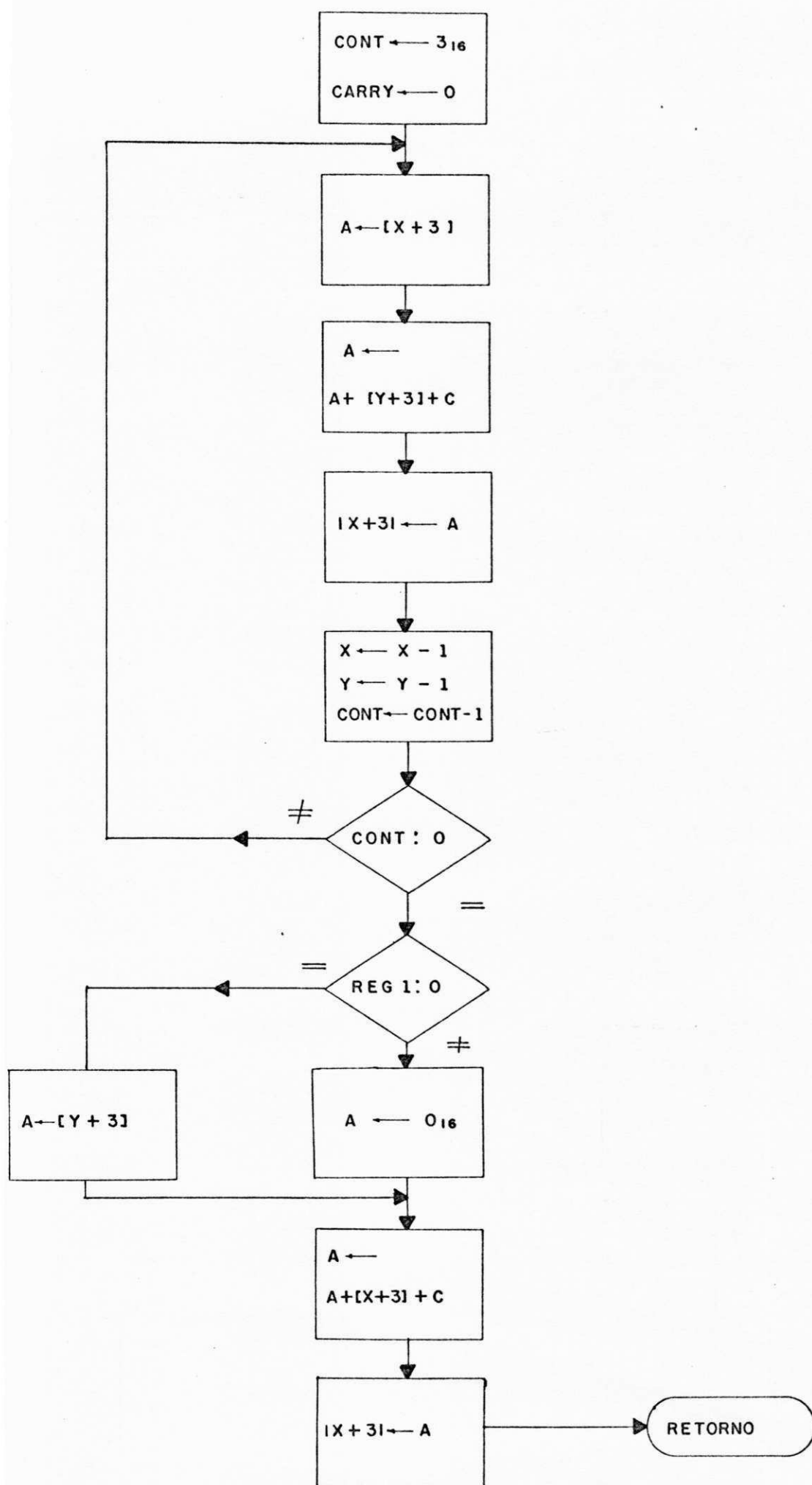


FIG. V. 9 - FLUXOGRAMA: SUBROTINA DE MULTIPLICAÇÃO - SMULT



FI FIG. V. 10 - FLUXOGRAMA : SUBROTINA DE ADIÇÃO - SADIC

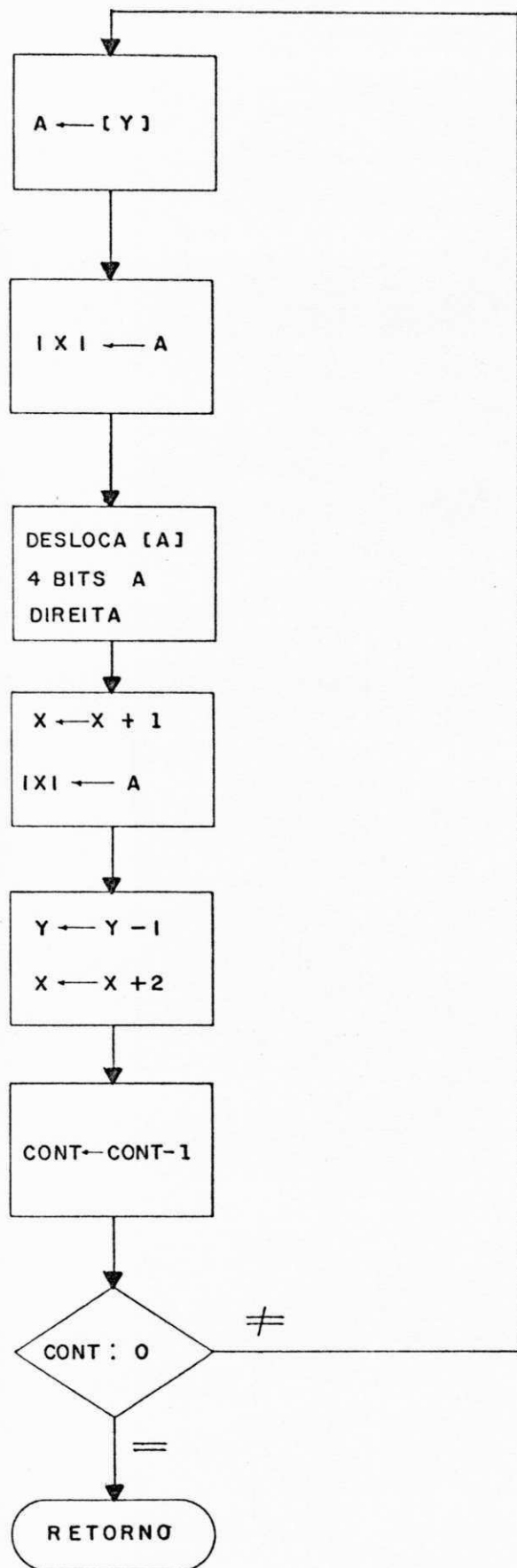


FIG. V.II - FLUXOGRAMA: SUBROTINA DE EMPACOTAMENTO - SEMP

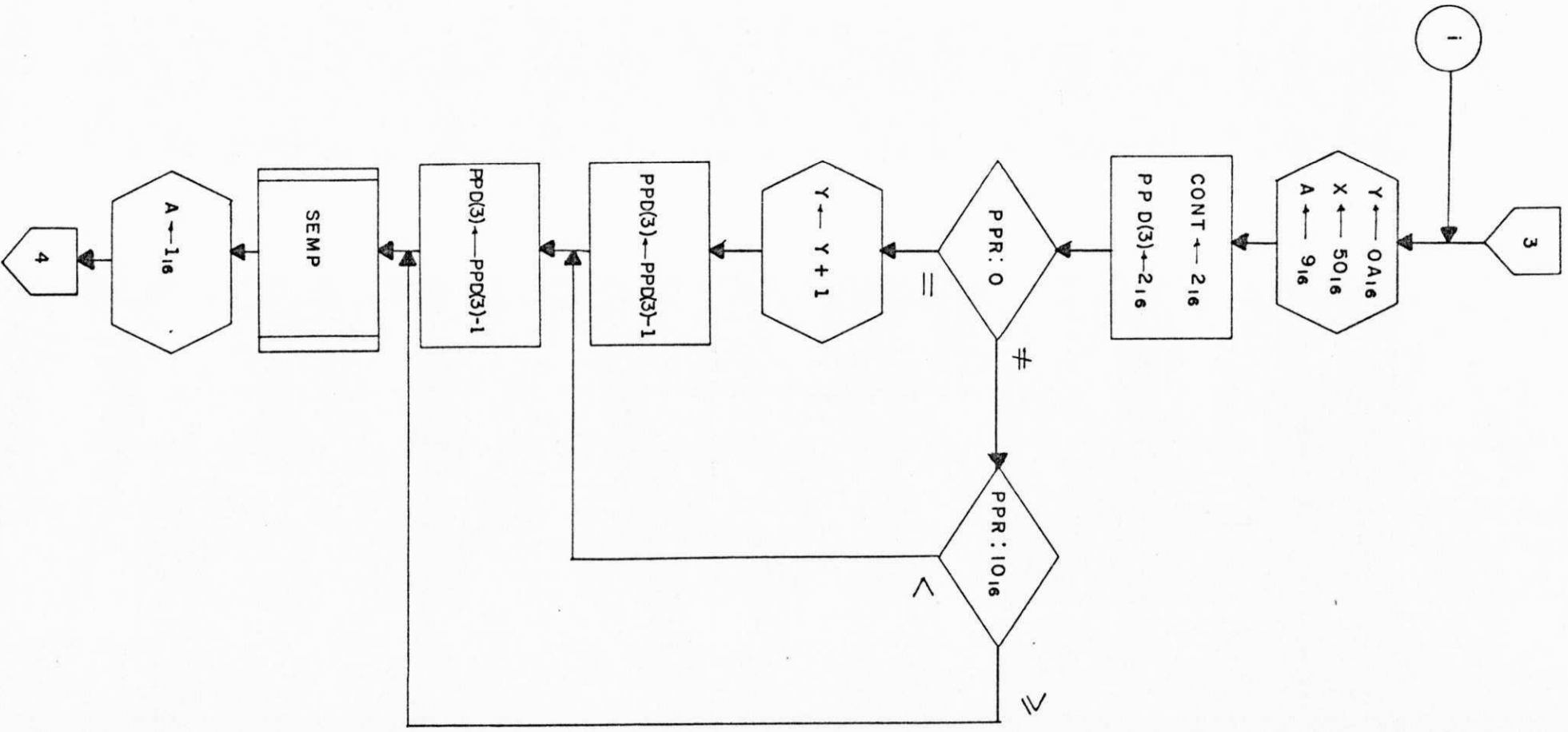


FIG. V. 12 - FLUXOGRAMA: MALHA PRINCIPAL - MP

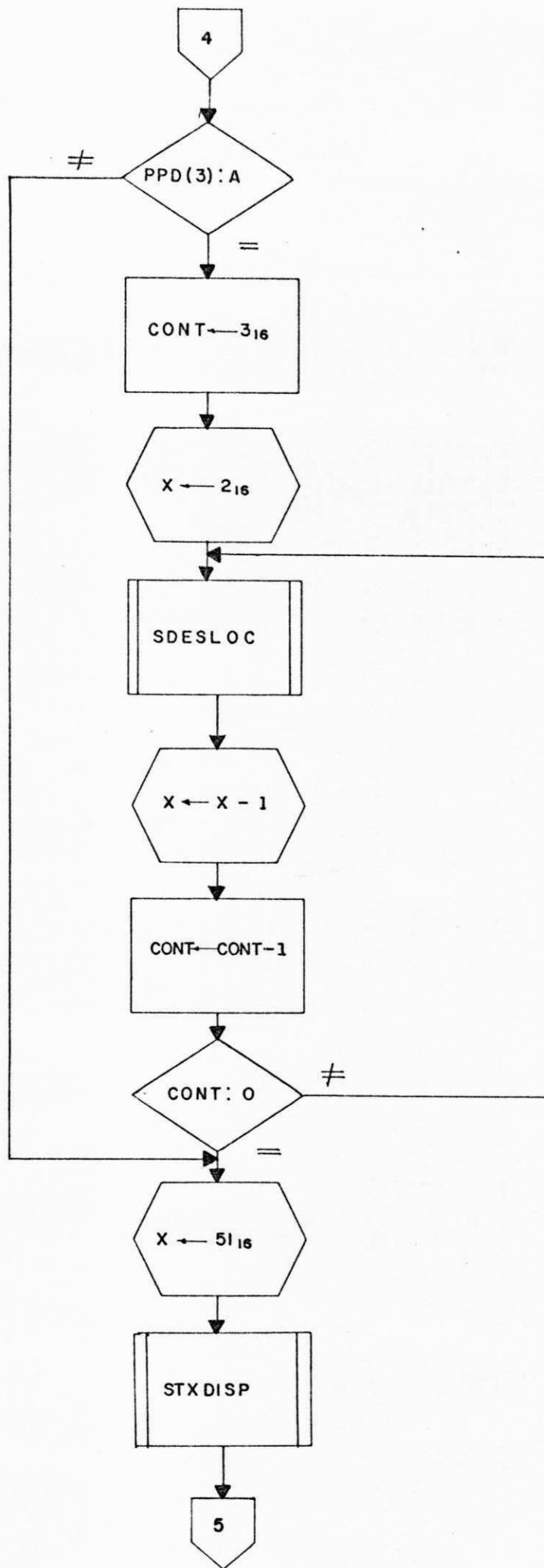


FIG. 12-A - FLUXOGRAMA: MP

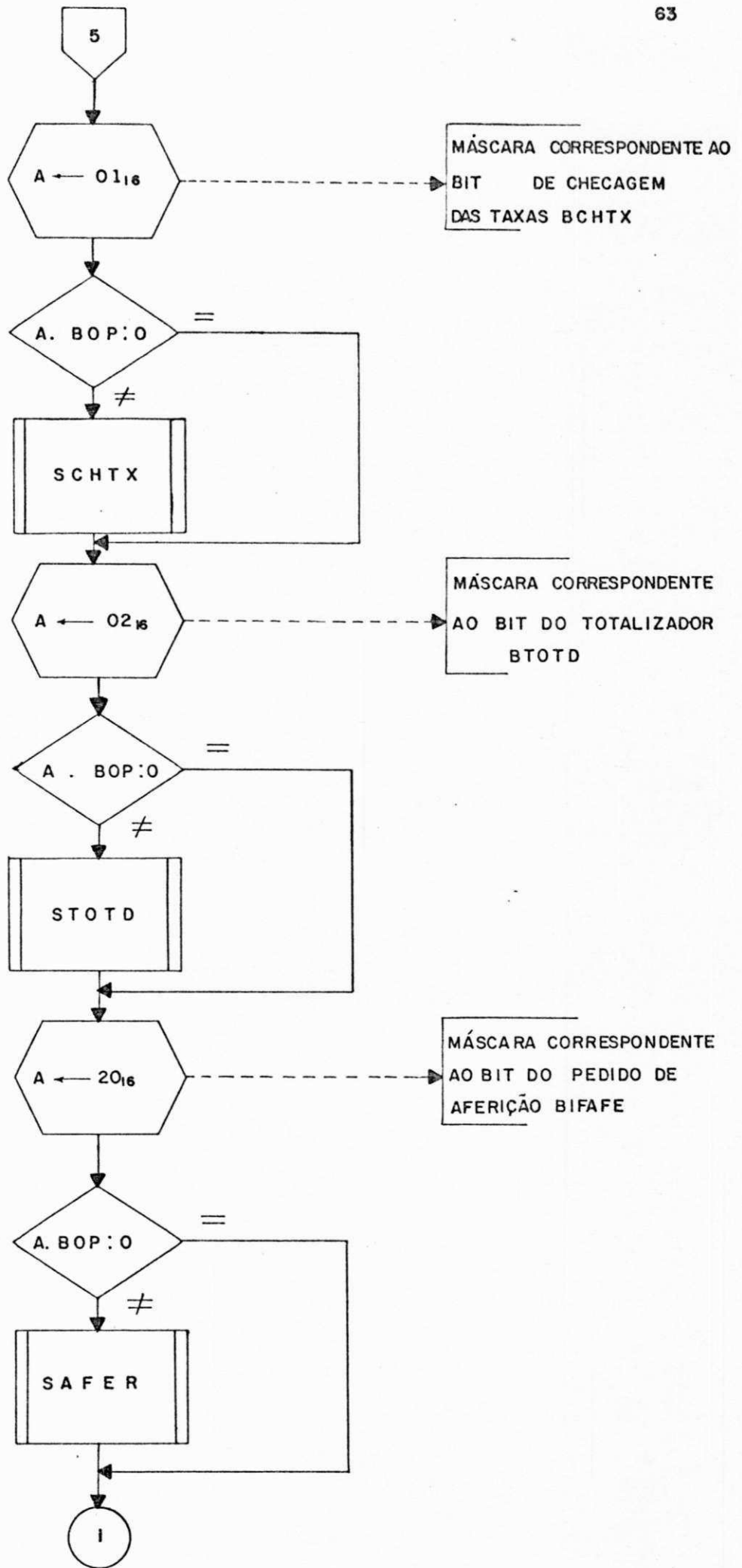


FIG. V.12B - FLUXOGRAMA: MP



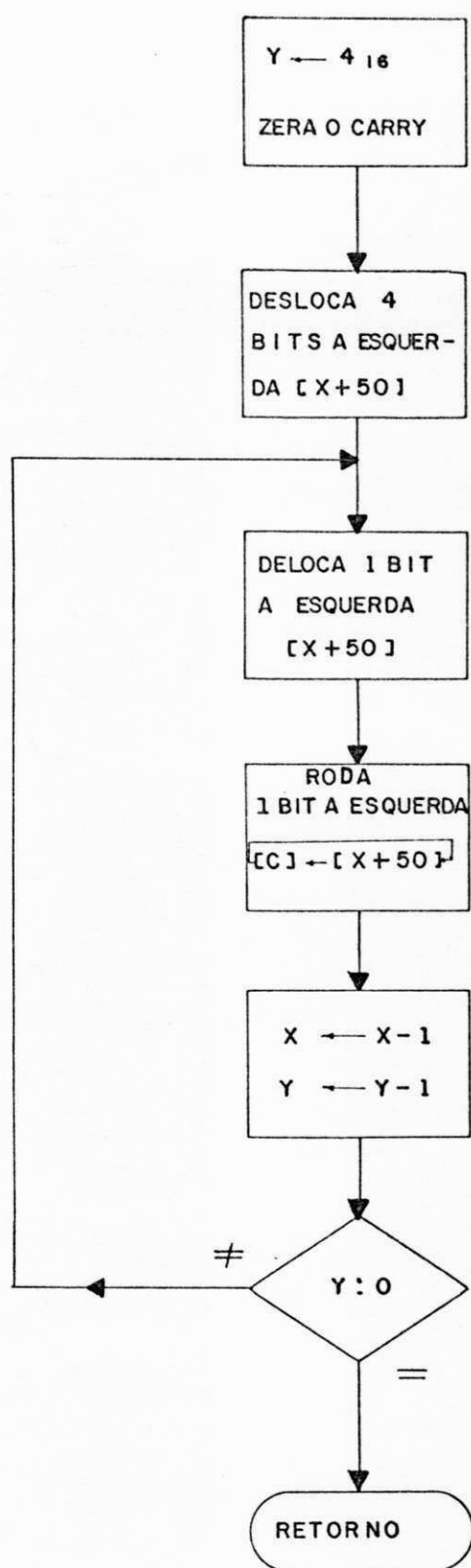


FIG. V13 - FLUXOGRAMA: SUBROTINA DE DESLOCAMENTO -SDESLOC

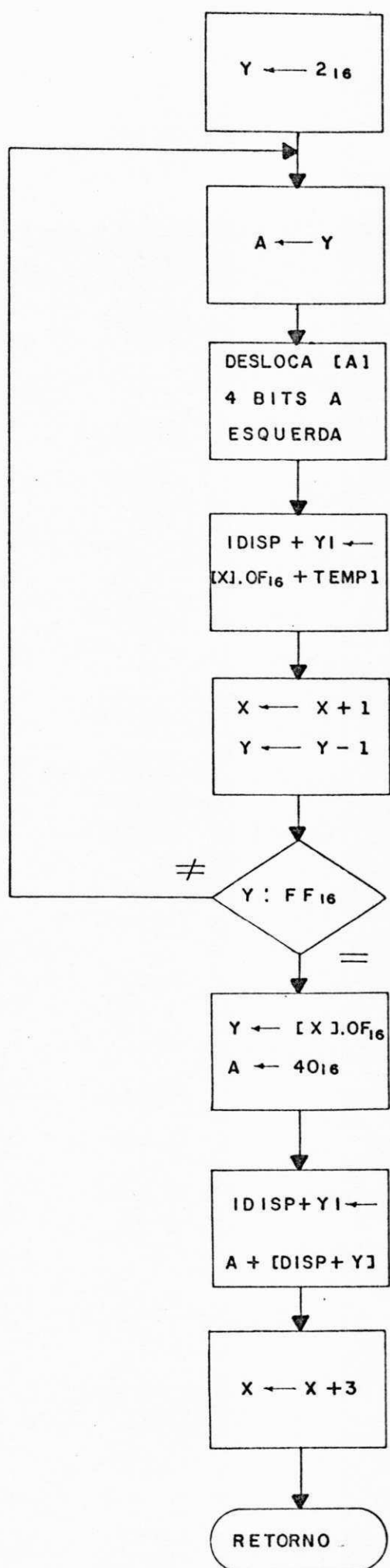


FIG. V.14 - FLUXOGRAMA: SUBROTINA TAXAS PARA DISPLAY - STXDISP

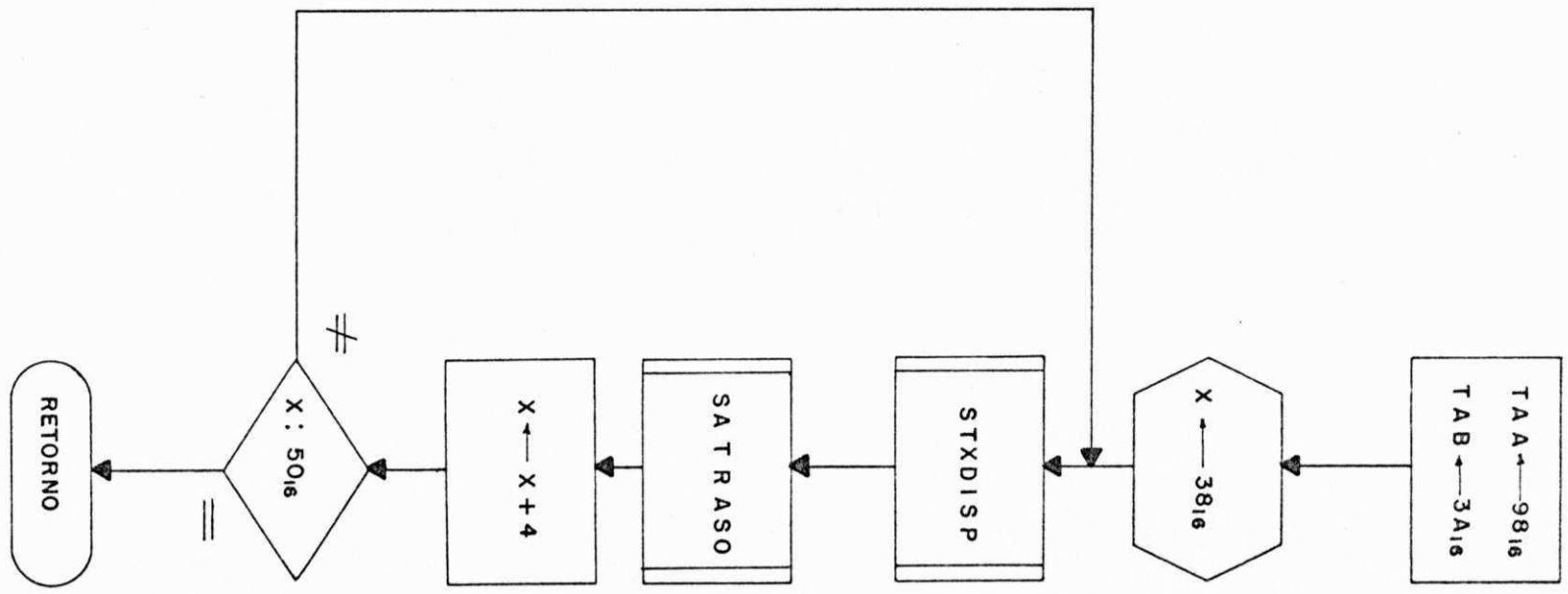


FIG. V.15 - FLUXOGRAMA: SUBROTINA DE VERIFICAÇÃO DAS TAXAS - SCHTX

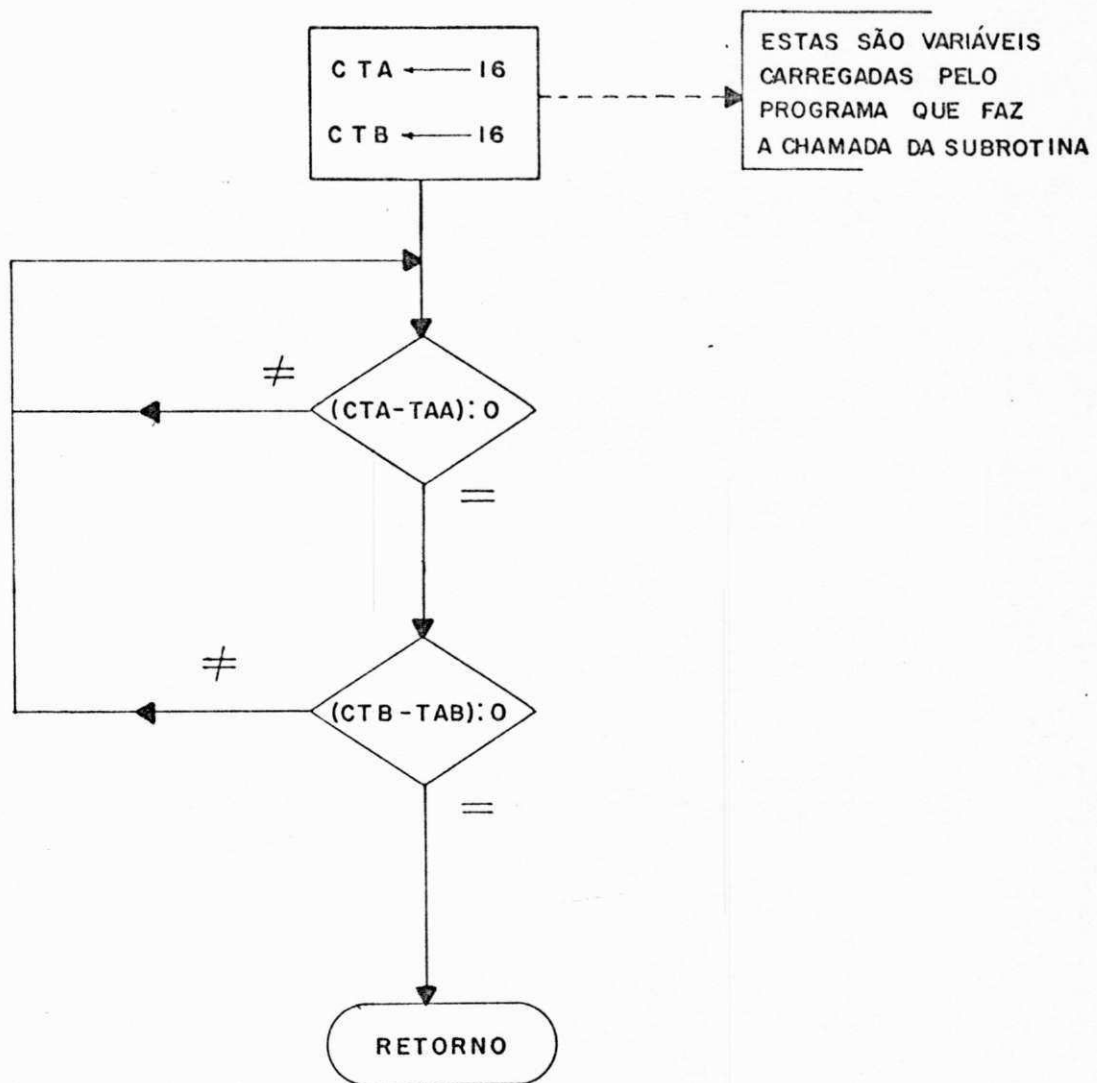


FIG. V. 16 - FLUXOGRAMA: SUBROTINA DE ATRASO - SATRASO

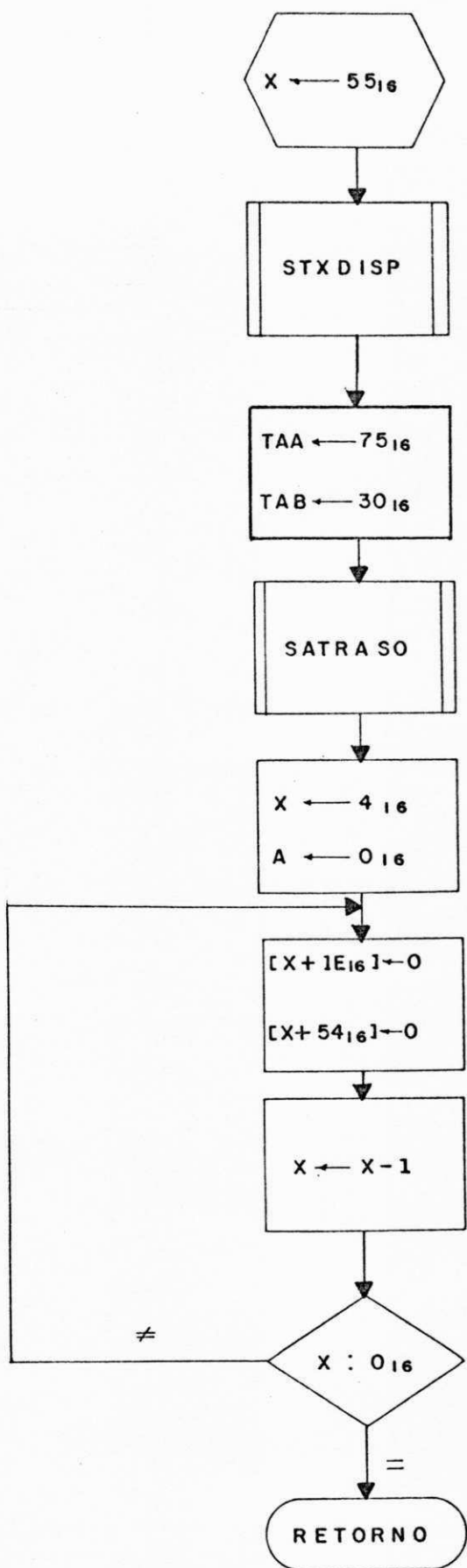


FIG. V.17 - FLUXOGRAMA: SUBROTINA TOTALIZADORA - STOTD

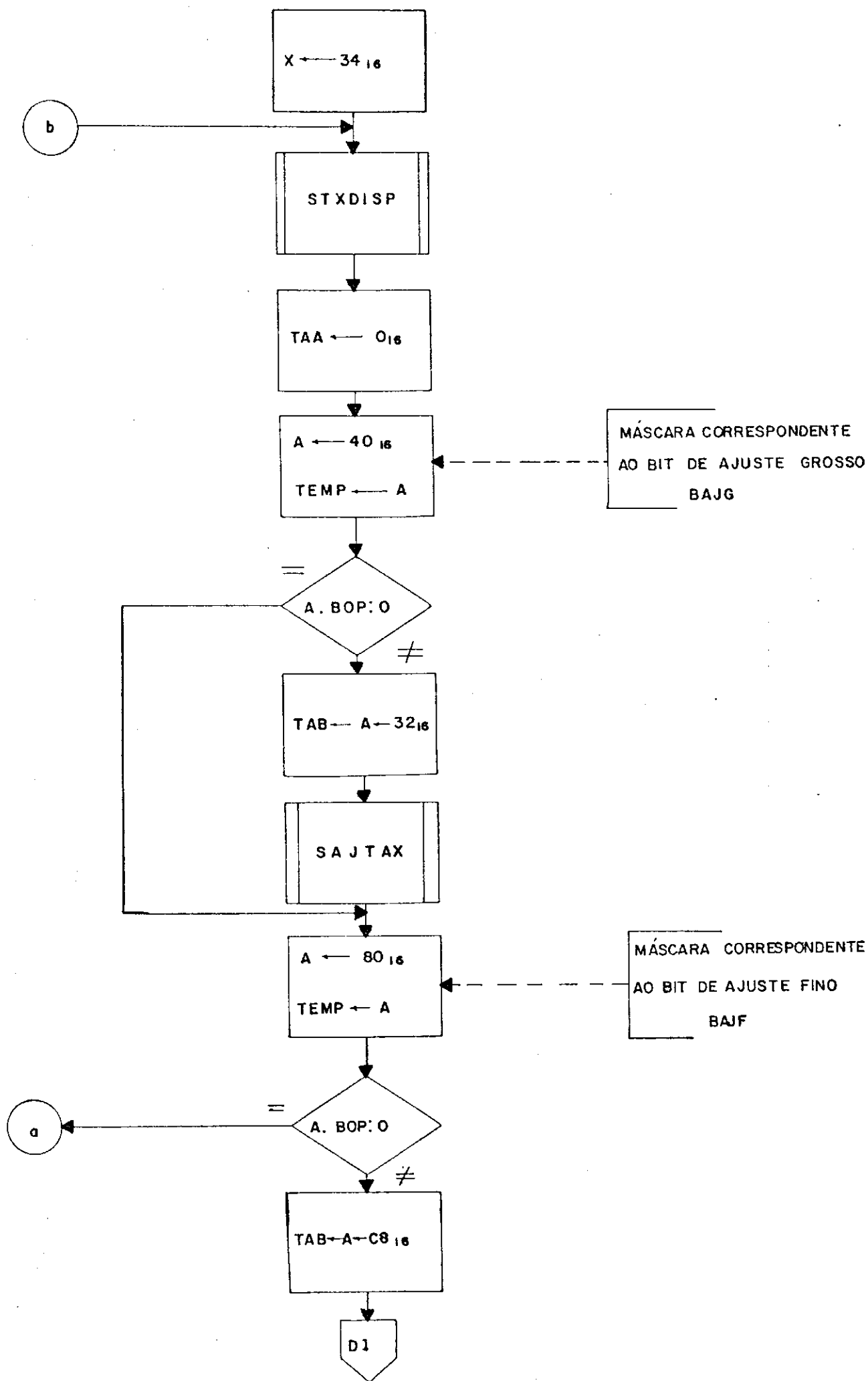


FIG. V. 18 - FLUXOGRAMA: SUBROTINA DE AJUSTE GROSSO - SAFER

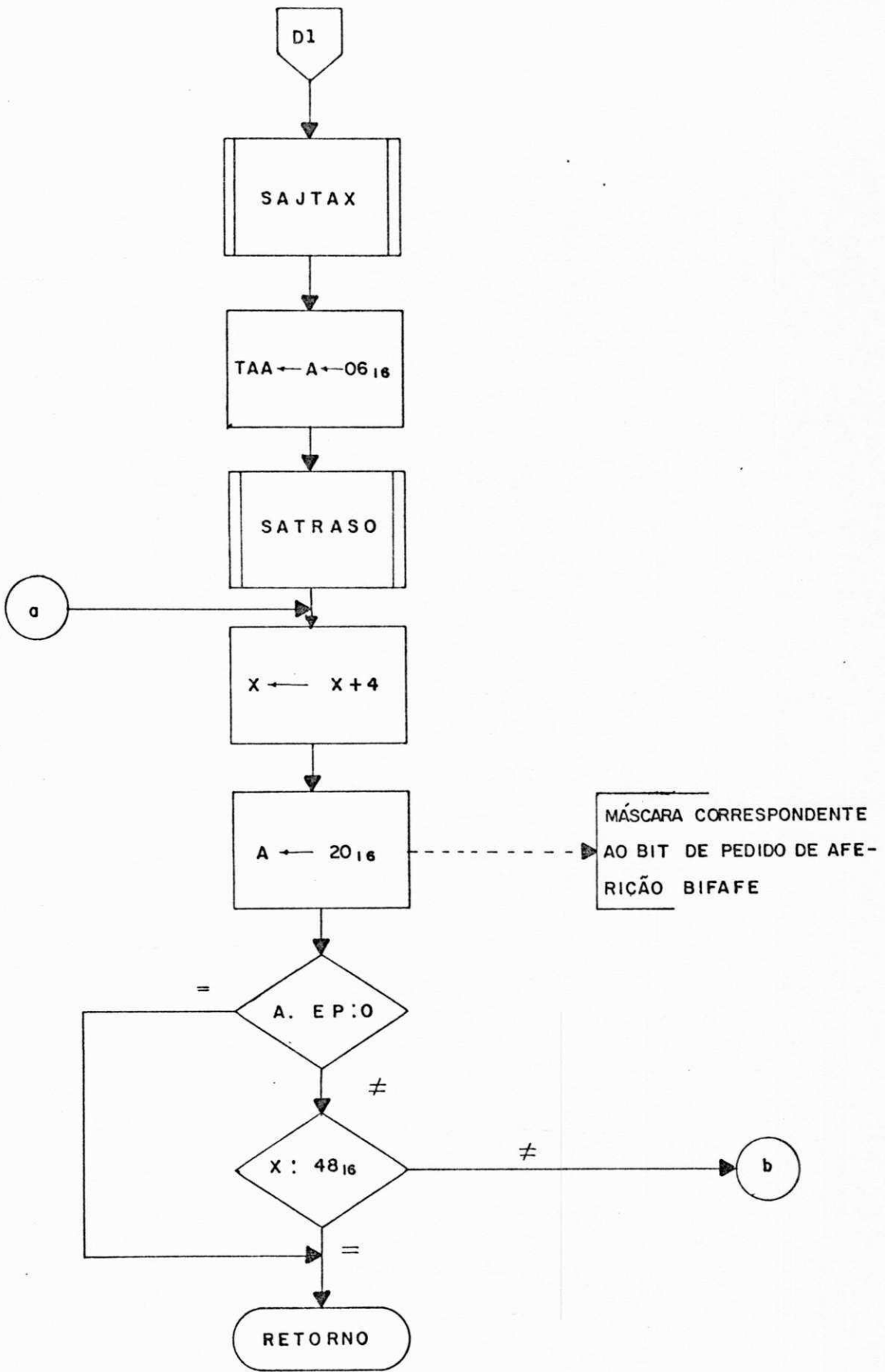


FIG. V. 18A - FLUXOGRAMA: SAFER



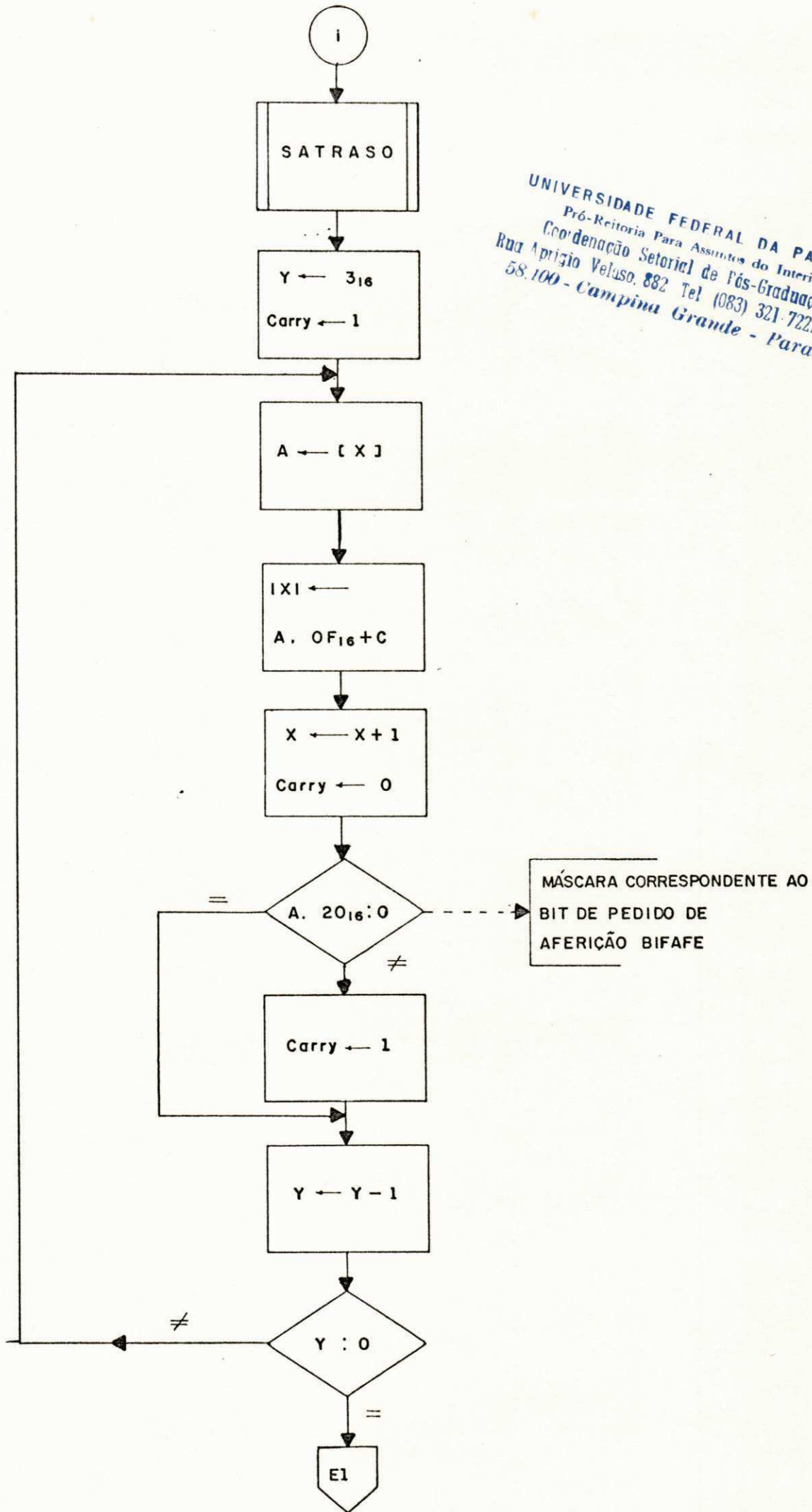


FIG. V.19 - FLUXOGRAMA: SUBROTINA DE AJUSTE DAS TAXAS - SAJTX

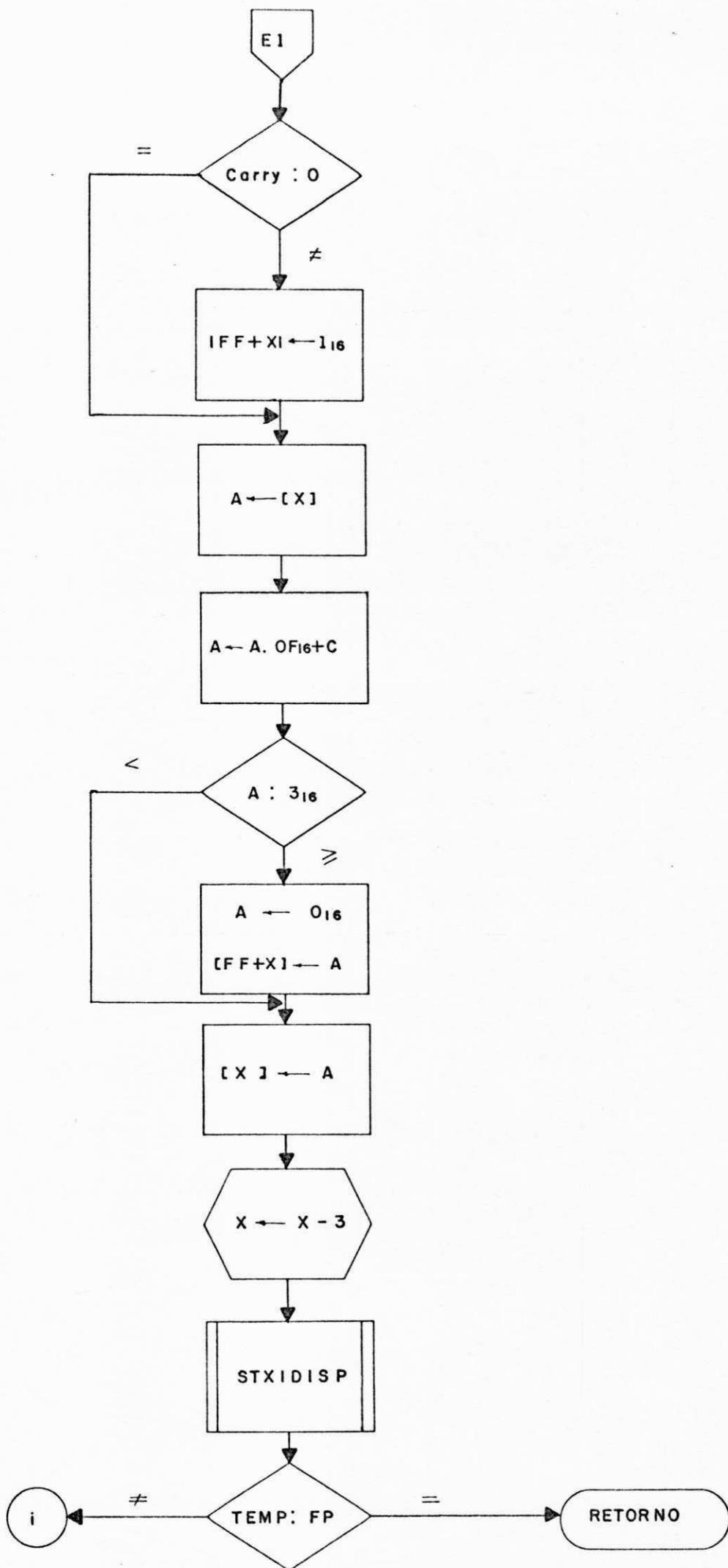


FIG. V.19.A - FLUXOGRAMA: SAJTAX

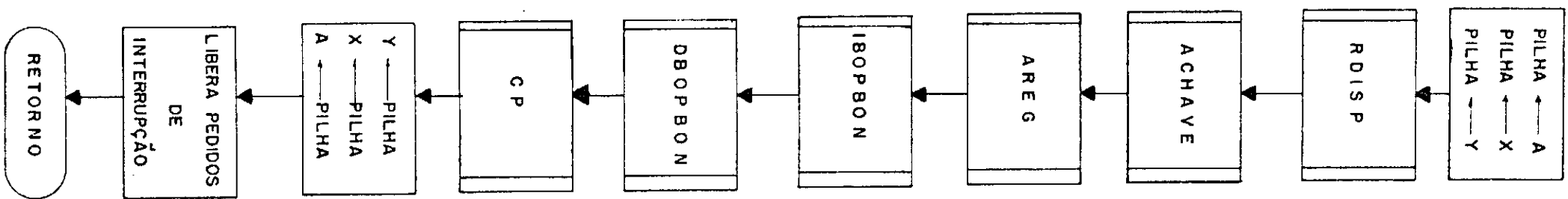


FIG. V.20 - FLUXOGRAMA: ROTINA DE ATENDIMENTO A INTERRUPTÇÃO - RAI

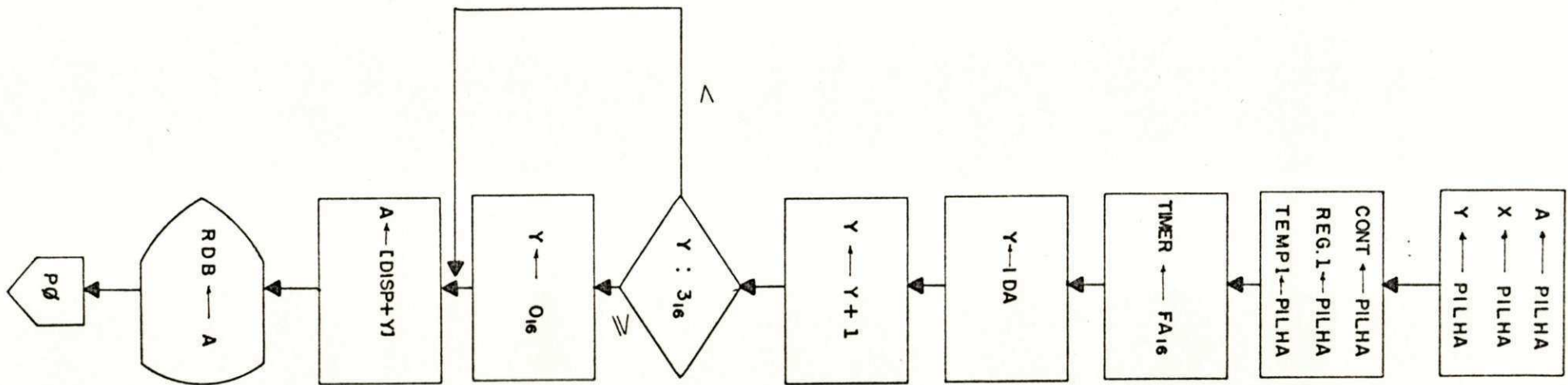


FIG. V. 21 - FLUXOGRAMA: ROTINA DE SAIDA PARA DISPLAY-RDISP

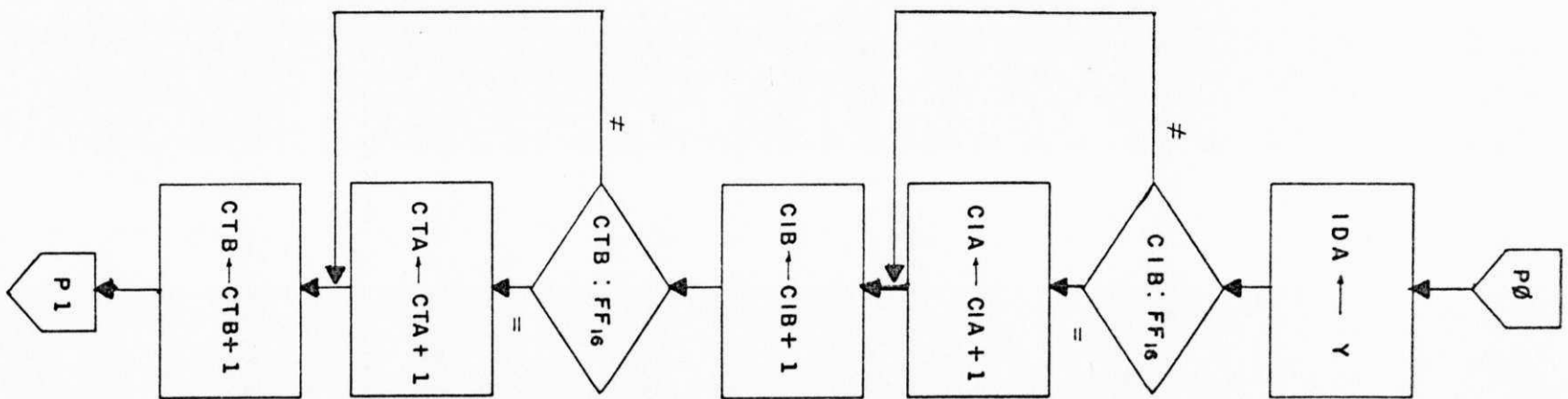


FIG. V. 2 1A - FLUXOGRAMA: RDISP

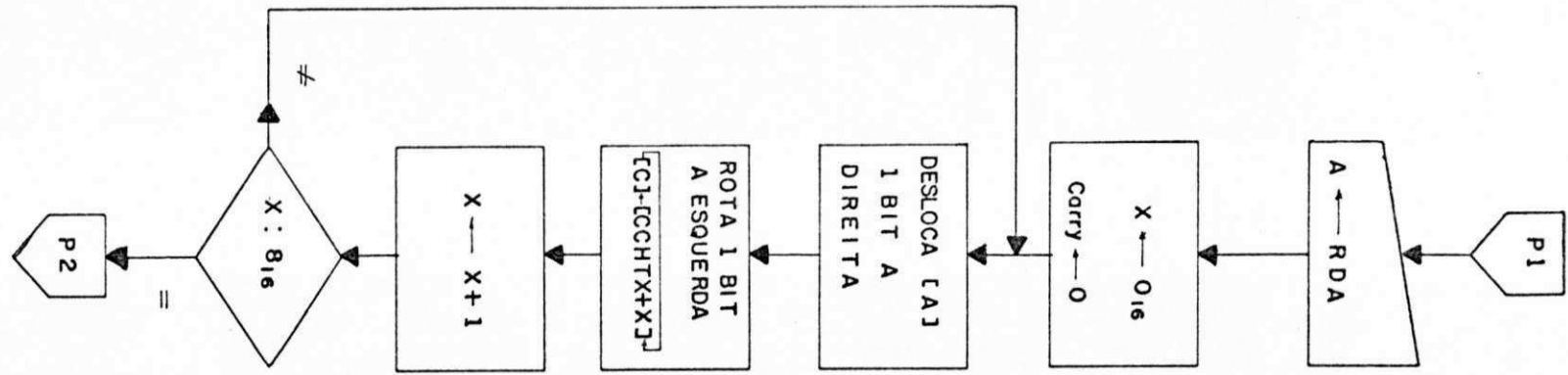


FIG. V.22 - FLUXOGRAMA: ROTINA DE ATUALIZAÇÃO DO ESTADO DAS CHAVES - ACHAVE

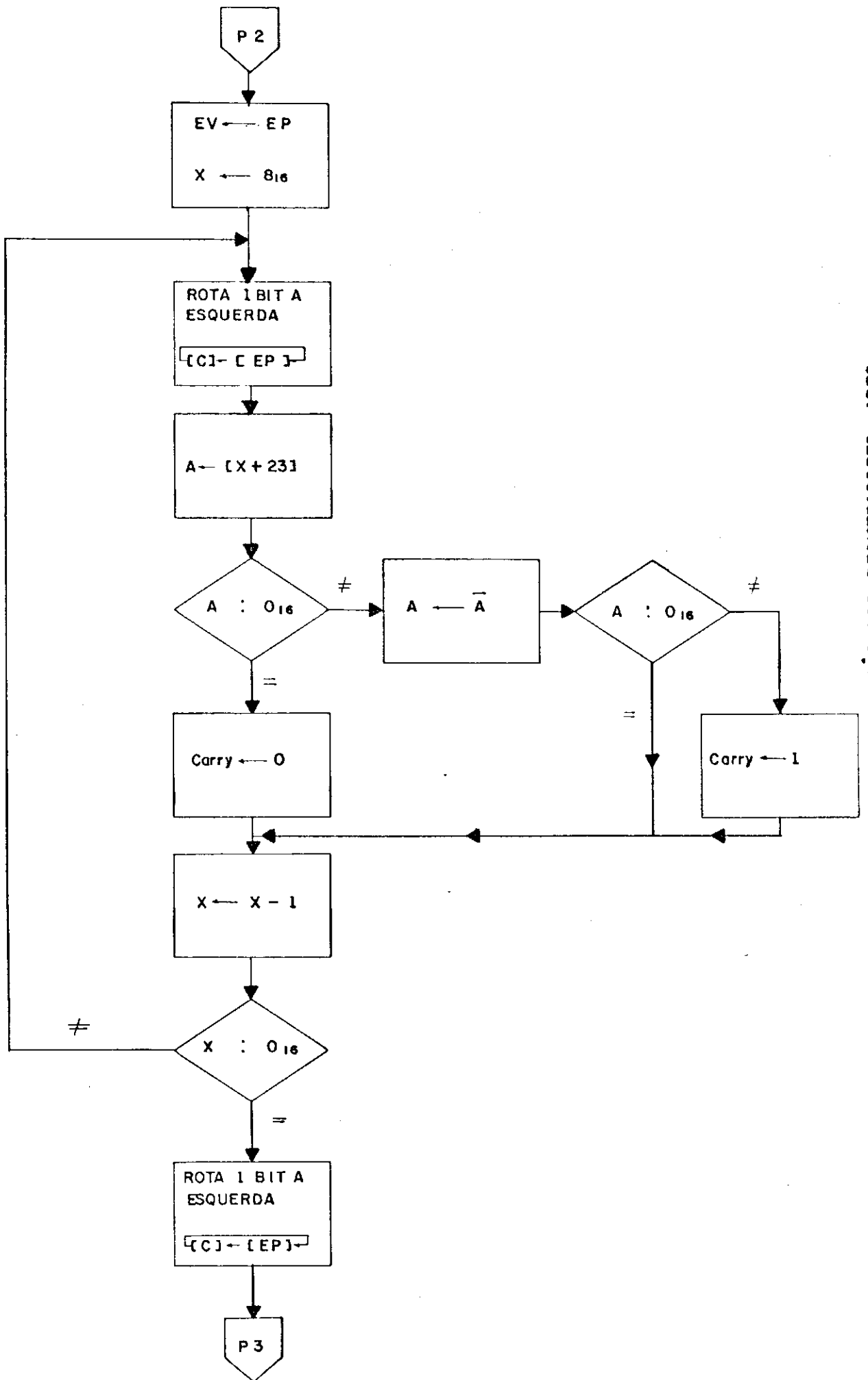


FIG. V. 23 - FLUXOGRAMA: ROTINA DE ATUALIZAÇÃO DOS REGISTRADORES - AREG

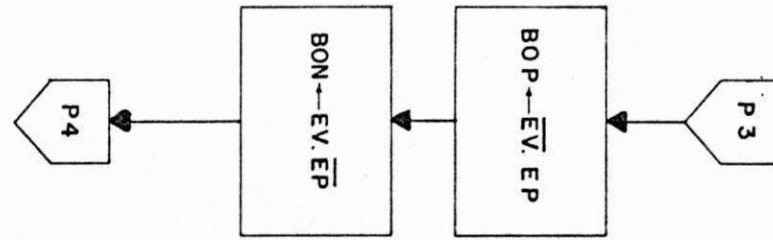


FIG. V.24 - FLUXOGRAMA: ROTINA DE IDENTIFICAÇÃO DE BORDAS POSITIVAS E NEGATIVAS - IBOPBON



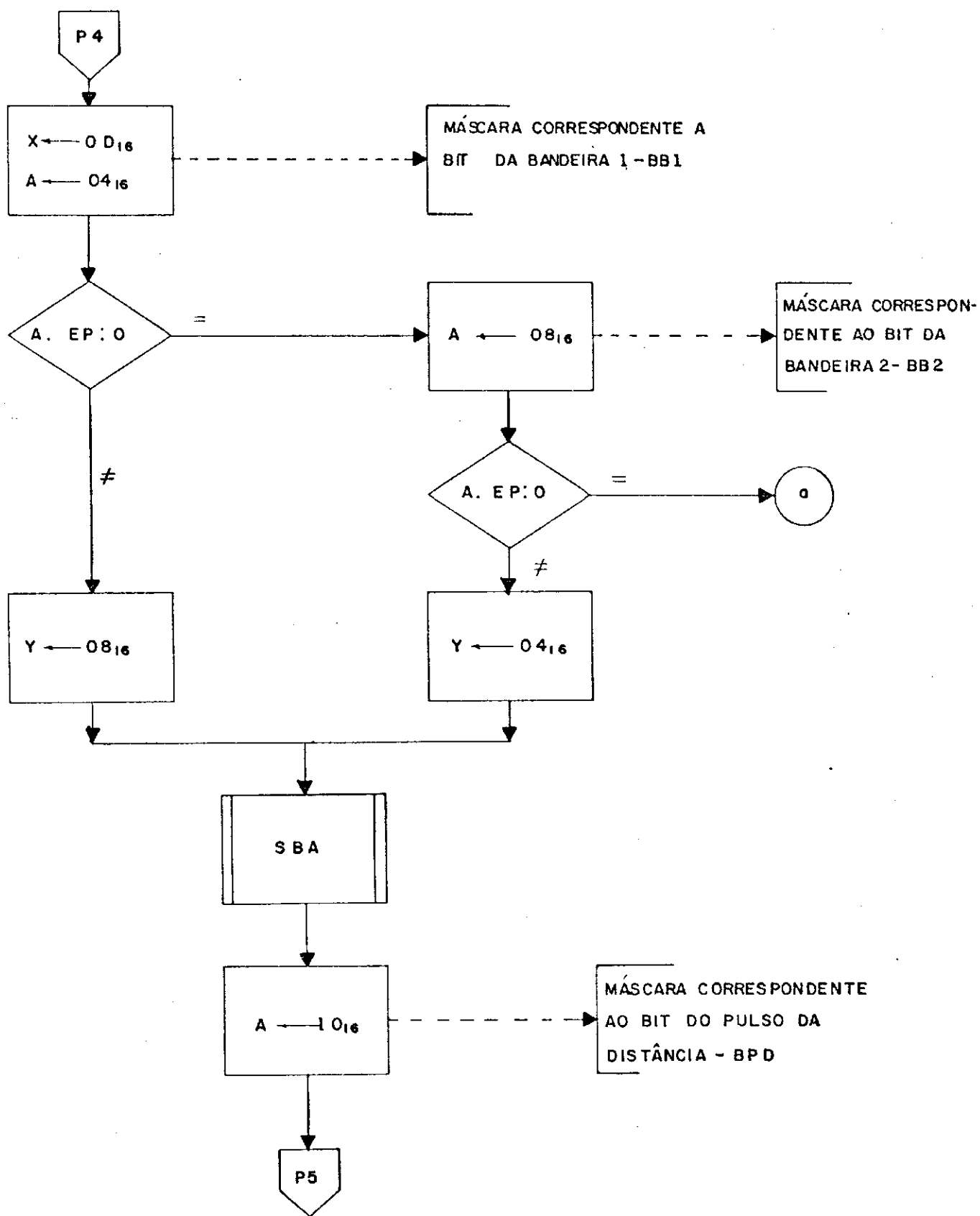


FIG. V.25 - FLUXOGRAMA: ROTINA DE DESVIO NAS BORDAS POSITIVAS E NEGATIVAS - DBOPBON

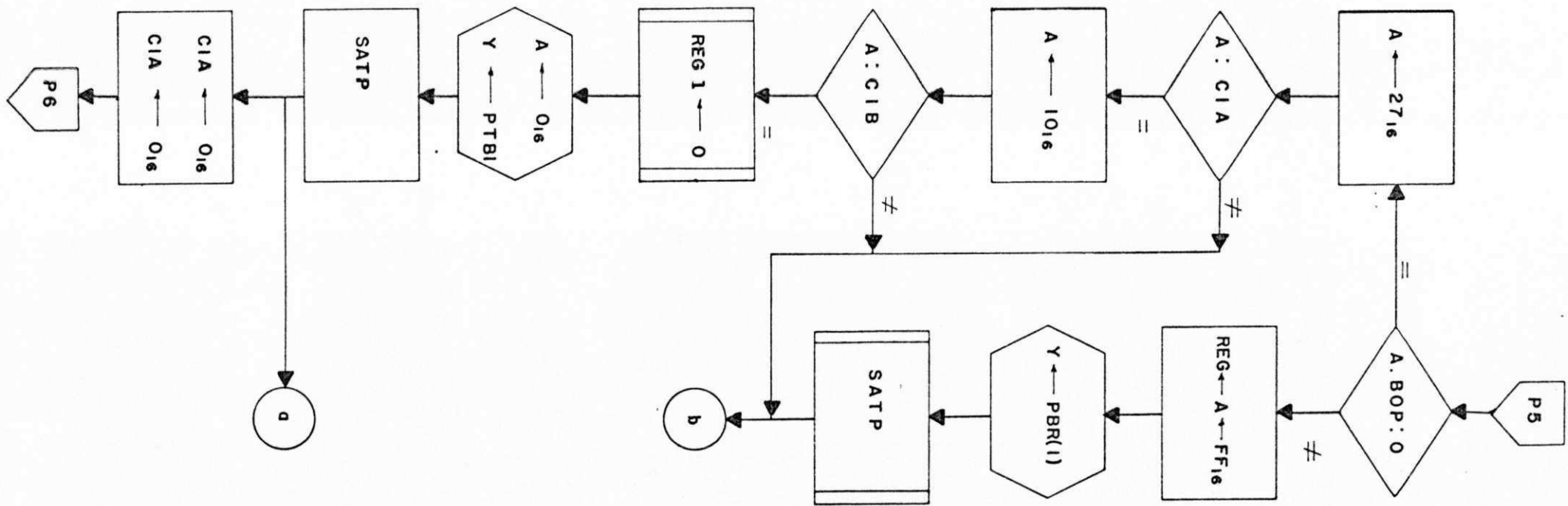


FIG. V.26 - FLUXOGRAMA: ROTINA CARRO PARADO - CP

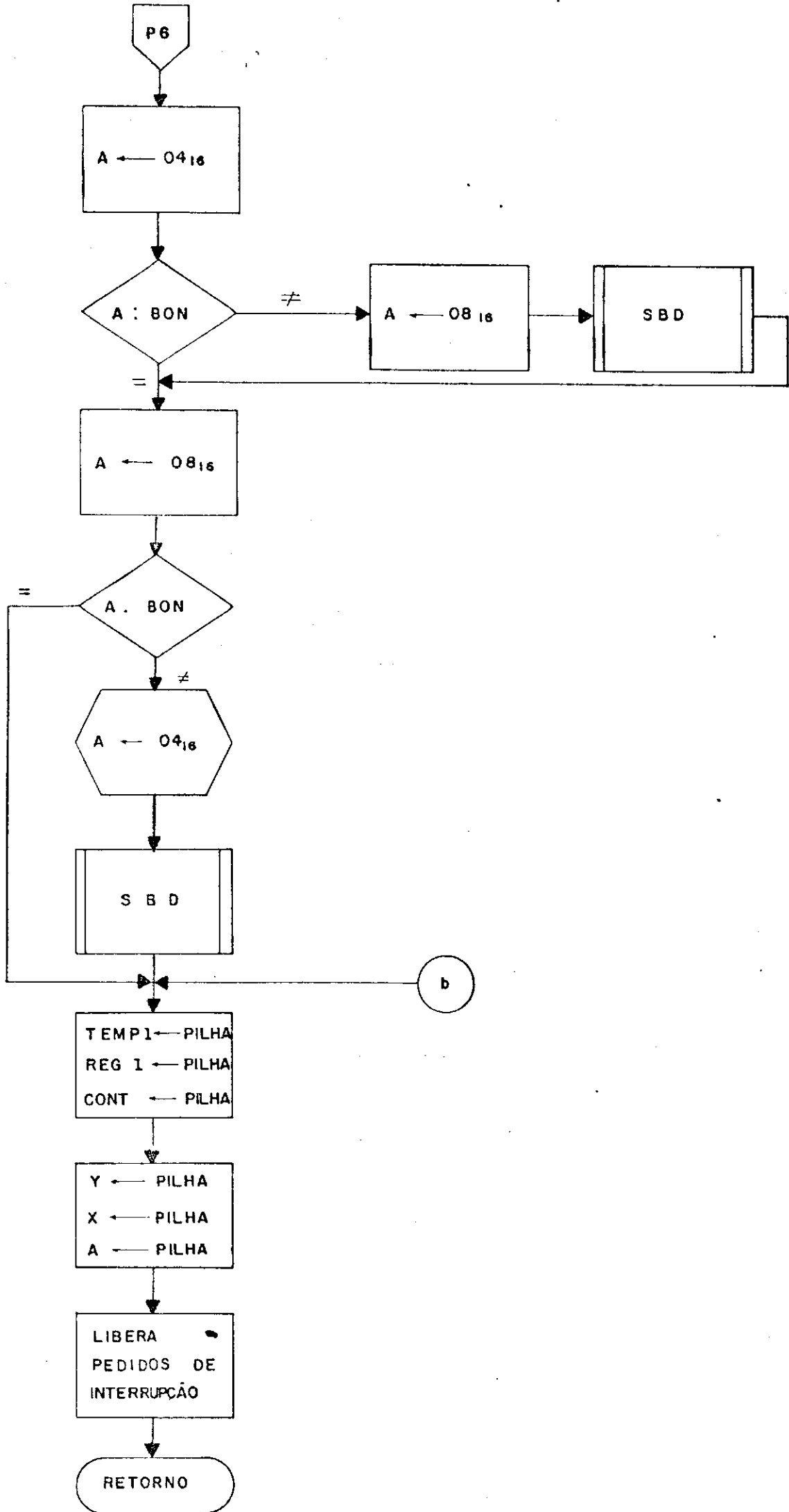


FIG. V.26A - FLUXOGRAMA: CP

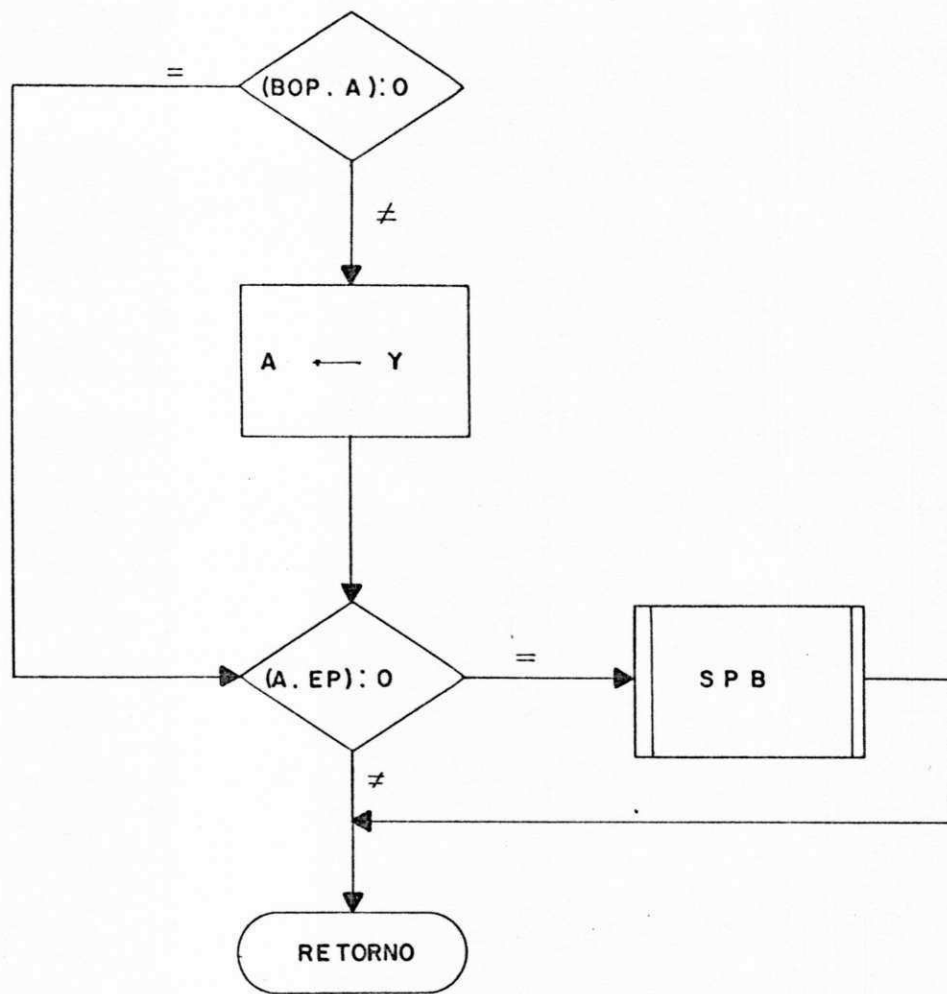


FIG. V 27 - FLUXOGRAMA : SUBROTINA BANDEIRA ATIVADA - SBA

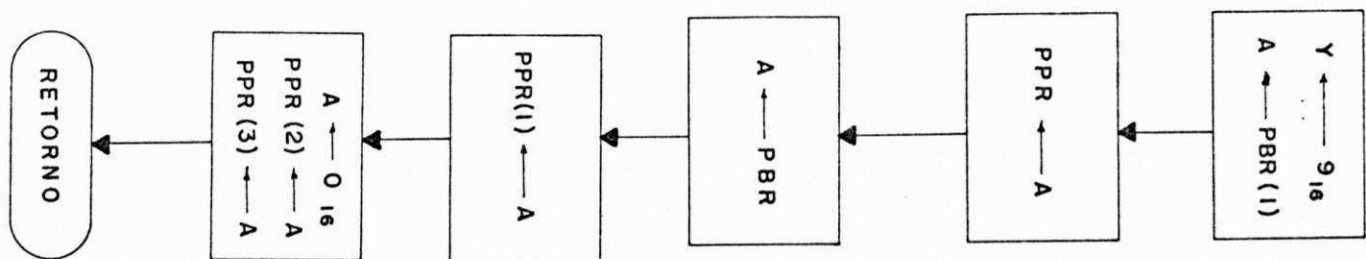


FIG. V.28 - FLUXOGRAMA: SUBROTINA PREÇO DA "BANDEIRADA" - SPB

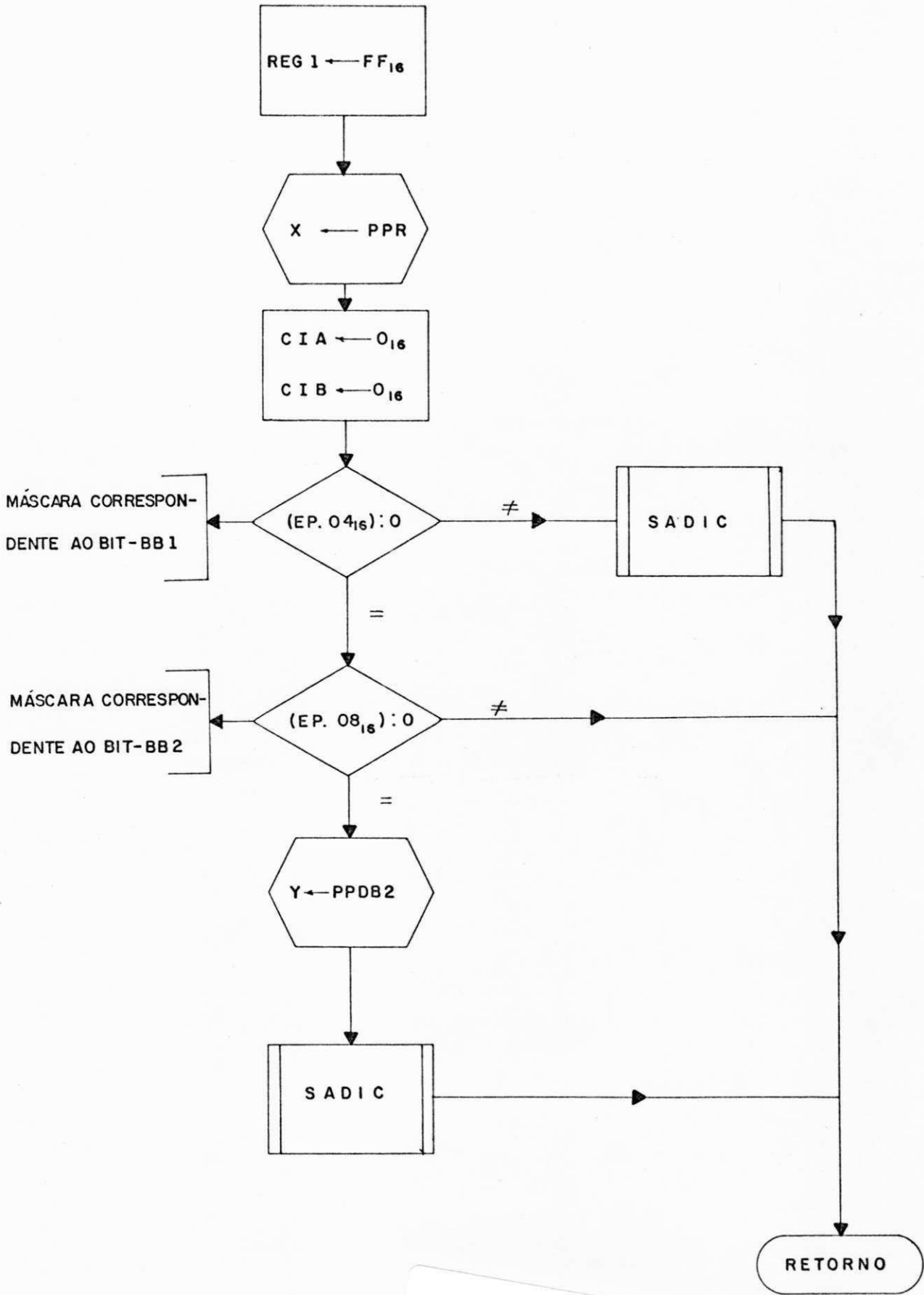


FIG. V.29 - FLUXOGRAMA: SUBROTINA QUE ACRESCENTA TAXAS AO PREÇO DA PASSAGEM - SATP

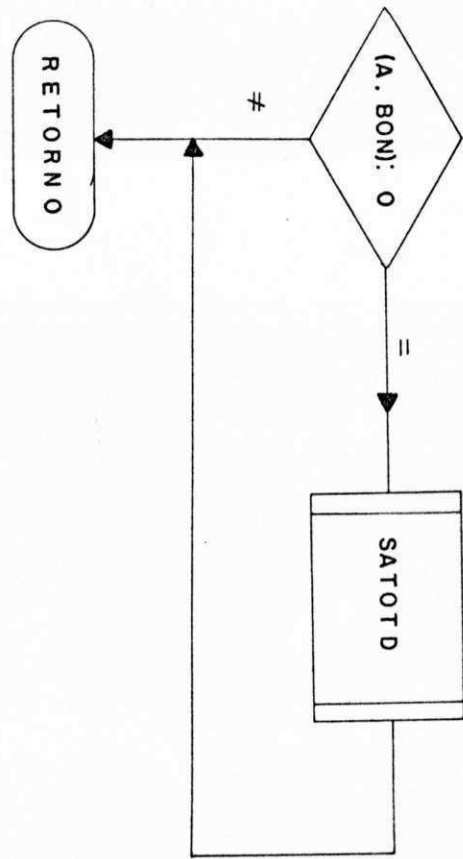


FIG. V. 30 - FLUXOGRAMA: SUBROTINA BANDEIRA DESATIVADA - SBD

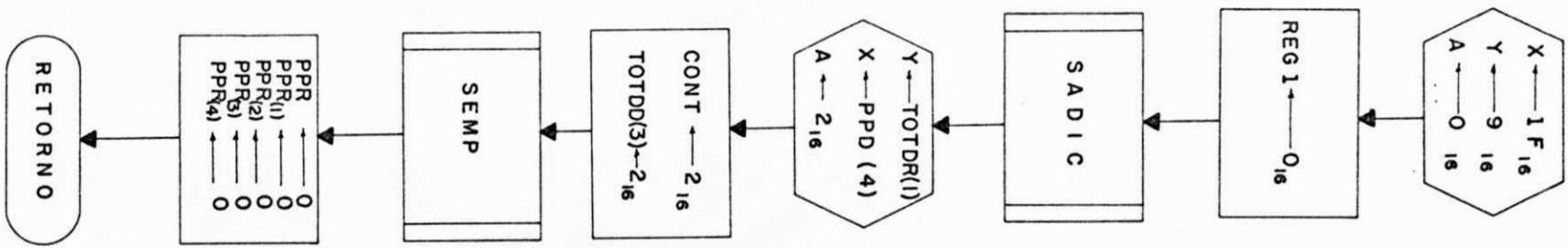


FIG. V.31 - FLUXOGRAMA: SUBROTINA DE ATUALIZAÇÃO DO TOTALIZADOR - SATOTD



## NOTAS

(1) - A memória de rascunho assume duas configurações: na primeira, a rotina de inicialização utiliza parte de suas locações, para os registradores temporários utilizados nos cálculos das taxas; em seguida elas são zeradas e utilizadas pela Malha Principal.

(2) - RE - Registrador de Estado. Tem a seguinte configuração:

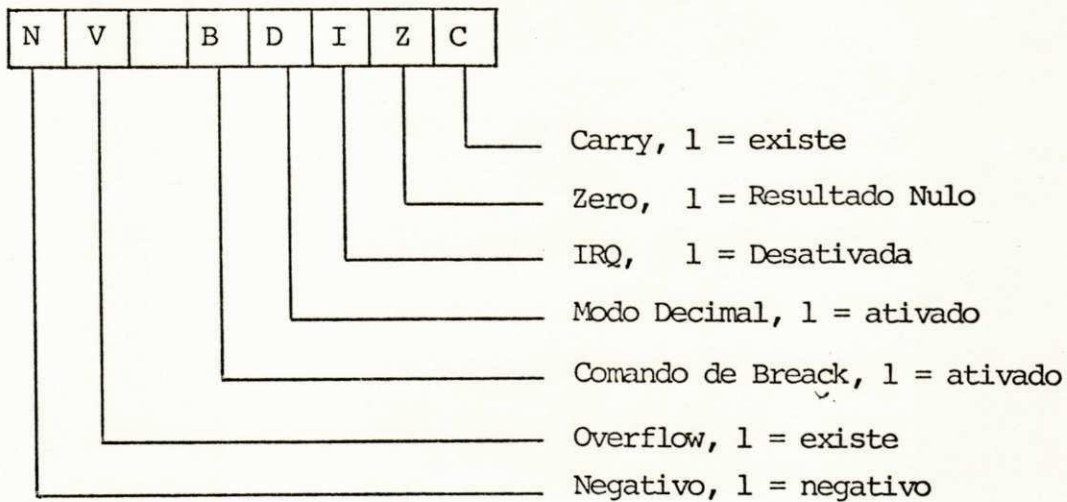


Fig. V.32

(3) - TIMER - Registrador programável, de oito bits, associado a uma lógica de interrupção. Pode ser programado para contar até 256 intervalos de tempo. Cada intervalo de tempo, podendo variar de: 1T, 8T, 64T ou 1024T. Onde T é o período do "clock".

Para este sistema foi selecionada a contagem de 250 intervalos de 8T:

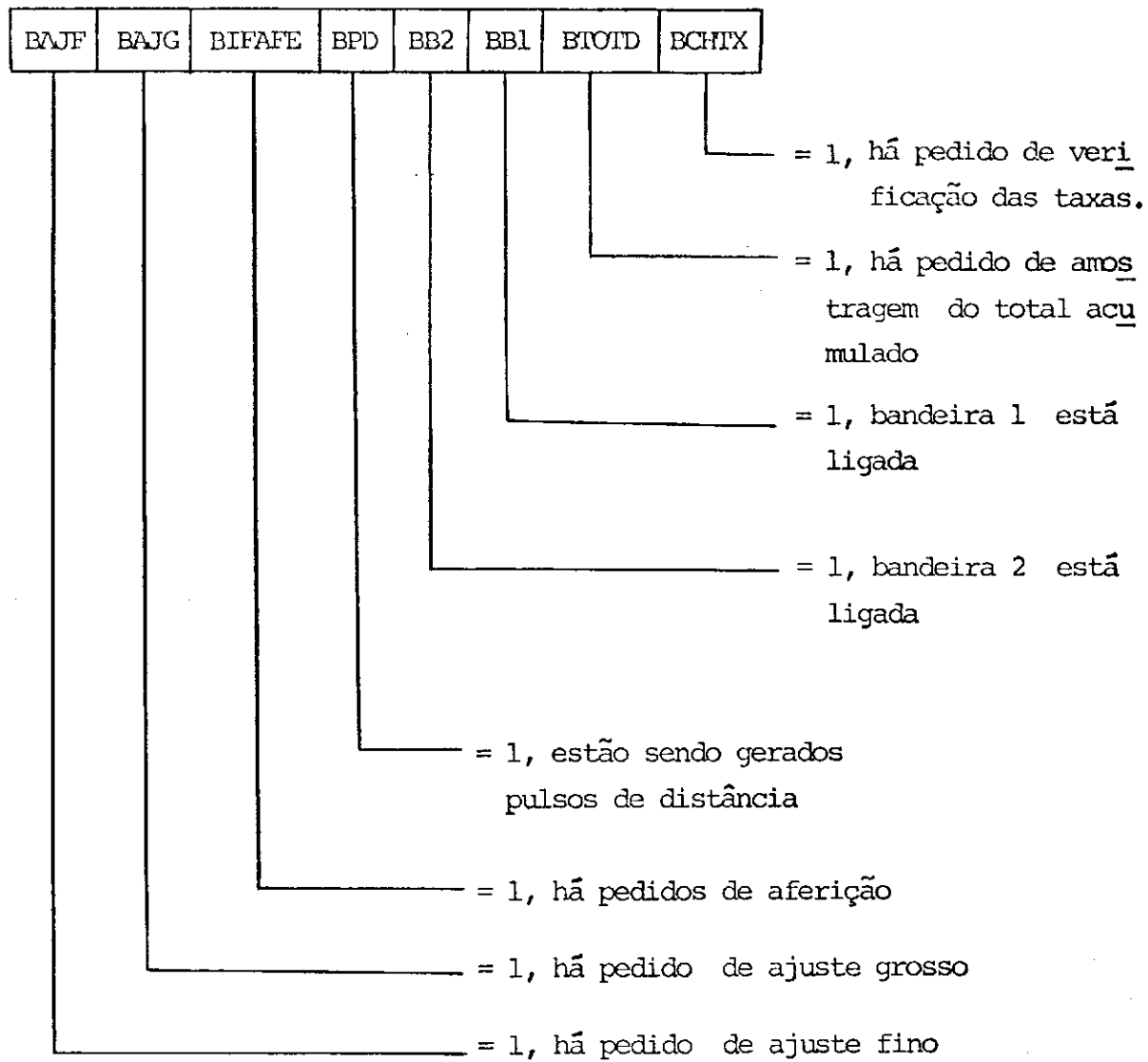
$$250 \times 8 \times 1 \mu s = 2 \text{ ms}$$

A escolha do endereço do "Timer" entre as locações: 1704 e 170F, define o número de intervalos de tempo a serem contados, e seu conteúdo define o tempo entre os intervalos. Assim, o "Timer" foi programado como segue:

$$170D \leftarrow FA_{16} = (250_{10})$$

de modo a gerar pedidos de interrupção a cada 2 ms.

- (4) - EP e EV são registradores que armazenam as informações sobre o estado de cada uma das chaves e do gerador de pulsos de distância. Estas informações estão assim distribuídas entre seus oito bits:



(5) - A memória de dados do sistema, é uma memória com palavras de quatro bits e encontra-se simulada na memória do KIM (palavras de oito bits) nas locações MDS.

## CAPÍTULO VI

### DESENVOLVIMENTO E TESTE DO SISTEMA

Quando se está interessado em desenvolver equipamentos baseados em microprocessadores, é necessário testar tanto o "hardware" quanto o "software" assegurando que o sistema trabalha de acordo com as especificações.

#### 6.1 - Sistemas de Apoio a Desenvolvimento

O teste de um microcomputador, mesmo na sua mais simples configuração, exige do projetista um exame direto dos sinais de controle, da transferência de dados, do conteúdo dos registradores; enfim, a monitoração da operação do sistema.

A maioria dos fabricantes oferece alguma forma de sistema de apoio ao desenvolvimento de "hardware" e/ou "software".

A variedade destes recursos depende da popularidade do processador. Eles vão de Kits de avaliação a sistemas de treinamento no uso de um determinado processador (MAJERS, 1978).

Um sistema típico de desenvolvimento, seria um microcomputador com: RAM (memória de ler e escrever, de acesso aleatório), ROM (memória de leitura, de acesso aleatório), FLOPPY - DISC (disco magnético flexível), Terminal de vídeo, Impressora, Leitora e perfuradora de fita papel e um Programador de PROM (Memória de leitura, programável).

O FLOPPY-DISC e a ROM conteriam os programas controladores necessários ao desenvolvimento do sistema, os quais se classificam num dos seguintes tipos:

- 1) ASSEMBLER - Programa tradutor das instruções em linguagem "assembly" para os códigos de máquina que o processador é capaz de executar.
- 2) EDITOR - Programa que auxilia na depuração dos programas escritos em "assembly", introduzindo-lhes modificações através da execução de seus comandos.
- 3) COMPILADOR - Permite desenvolver programas em linguagem de alto nível.
- 4) PROGRAMAS DE DEPURAÇÃO - Auxiliam na correção dos erros de linguagem.

Estes recursos possibilitam uma sensível redução no tempo de desenvolvimento do sistema, e conseqüentemente no custo final do projeto, contudo, os códigos gerados atra

vês destas técnicas são em maior número; utilizam cerca de 20 a 50% nas locações de memória que aqueles programas gerados diretamente em linguagem de máquina (BURSKY, 1977).

Se não se deseja investir em equipamentos tão caros quanto um sistema de desenvolvimento, pode-se usar um computador, em geral de maior porte, para desenvolver os programas com um "software" denominado Não Residente ("Cross-Assembler", Compilador e Simulador), mas este processo é geralmente mais lento.

O "software" do taxímetro foi desenvolvido em "HANDASSEMBLER", isto é, não contou com o apoio de programas ASSEMBLER ou EDITOR; sua programação foi escrita na linguagem "assembly" do MCS 6502 e em seguida foi traduzida manualmente para os códigos de máquina.

## 6.2 - O Sistema KIM-1 (Keyboard Input/Output Monitor)

Este é o Microcomputador oferecido pelo fabricante, do MCS 6502, microprocessador utilizado no projeto do taxímetro.

Construído utilizando o MCS 6502, foi projetado tanto para o treinamento no uso desse processador, quanto como ferramenta de apoio ao desenvolvimento de sistemas que o utilizem.



### 6.2.1 - Componentes do KIM

- 2 K bytes de ROM que contém o programa monitor e os programas executivos<sup>(1)</sup> que controlam os modos de operação do sistema.
- 1132 bytes de RAM disponíveis ao usuário.
- 15 linhas programáveis independentemente como entrada ou saída.
- "Timer" programável para geração da base de tempo adequada à aplicação.
- Teclado com 22 teclas (símbolos hexadecimais e teclas de comando).
- Seis dígitos na forma de "display" de sete segmentos. Dois reservados ao código hexadecimal do dado e quatro ao campo do endereço.
- Interface para operação com um gravador de áudio, que permite a gravação e leitura de informações numa fita cassete.
- Interface para uma teleimpressora ASR-33, que oferece comandos de teclado, impressão, leitora e perfuradora de fita papel.

Devido à sua popularidade dispõe de uma considerável documentação além dos seguintes manuais oferecidos pelo fabricante:

- 1) *Manual de "Hardware"* - descreve os componentes da família MCS 650X enfocando suas características: elétricas, de interface, "timing", teste e manutenção.
- 2) *Manual de "Software"* - define arquitetura da família MCS 650X, analisa cada componente de seu conjunto de instruções com os respectivos modos de endereçamento e efeitos sobre os registros.
- 3) *Manual do Usuário* - contém informações específicas sobre a utilização do KIM no desenvolvimento de sistemas com microprocessador.

### 6.3 - Testes

A fase de testes é a mais lenta no desenvolvimento do "software".

O primeiro estágio é a depuração dos erros de linguagem. O ciclo seguinte é a remoção dos erros lógicos, que pode ser feita através de simulação.

Por conveniência a programação é dividida em módulos que podem ser testados individualmente, em seguida estes módulos são integrados em subsistemas de "software" cada vez maiores. A dificuldade cresce exponencialmente com o crescimento do módulo.



Hã duas maneiras de se fazer testes de "Software": estática e dinamicamente. No primeiro caso o programa é executado passo a passo. Após a execução de cada instrução, verificam-se os estados dos registradores e locações que, espera-se tenham sido modificadas e que sejam de interesse na análise. Este método facilita a análise do fluxo geral do programa. No entanto, a operação de dispositivos periféricos exige um teste dinâmico, onde o processador é levado a trabalhar no seu limite de velocidade executando em geral, trechos do programa em malha fechada.

### 6.3.1 - Testes do Taxímetro

Neste sistema, o teste simultâneo do todo o "software" não foi possível, devido à limitação no número de linhas de E/S disponíveis no KIM (apenas 15), pois uma delas é usada pelo próprio KIM para seleção da pastilha, enquanto que no taxímetro são necessárias 16 linhas.

Assim, existem duas configurações provisórias para as portas da PIA, de modo que o teste do sistema se dividiu em duas etapas:

- 1) Teste do "software" excluindo a rotina de aferição. (Fig. VI.1).
- 2) Teste do "software" excluindo as rotinas de verificação das taxas e totalizadoras. (Fig. VI.2).

Esta divisão exige modificações tanto no "hardware" (troca dos pinos na PIA), quanto no "software" (troca do en dereço de alguns registradores e trechos de programa).

Existe uma terceira configuração (Fig. VI.3), que é a adotada na construção do taxímetro. Esta possibilita a integração dos dois blocos de "software".

CONFIGURAÇÕES DA PIA

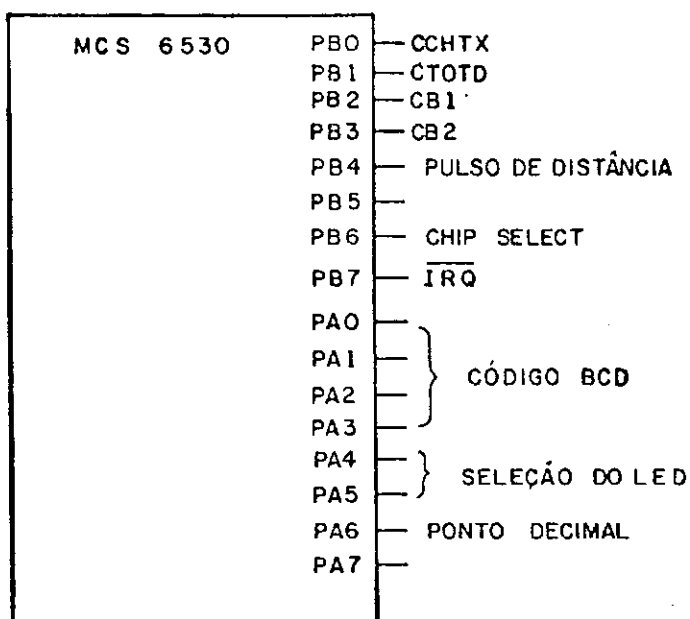


FIG. VI.1

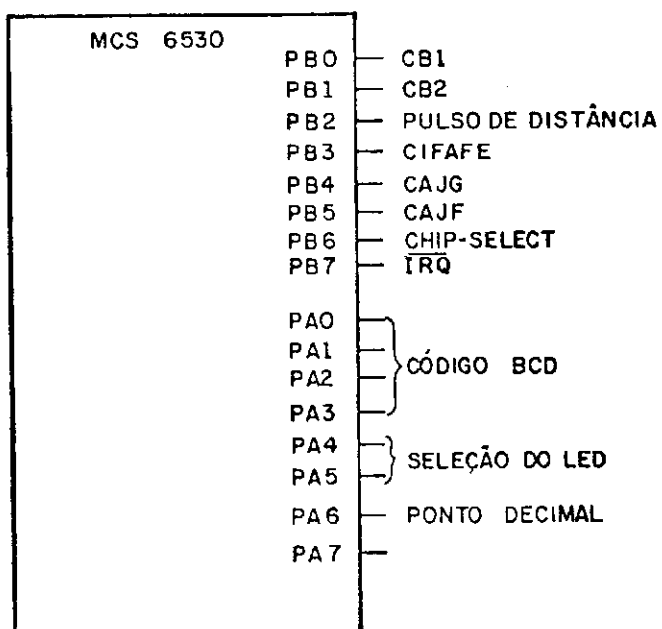


FIG. VI.2

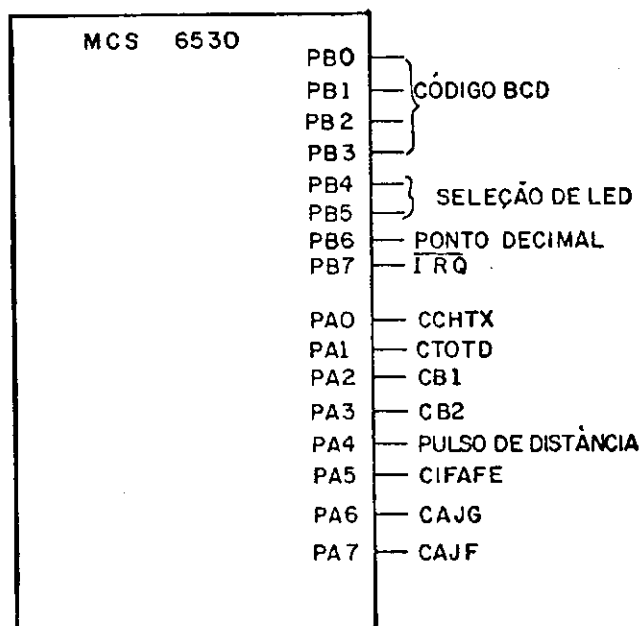


FIG. VI.3

## NOTAS

- (1) - Os programas executivos permitem o uso da teleimpressora e do teclado, de modo que, através de comandos, pode-se examinar uma locação de memória; modificar seu conteúdo; incrementar o conteúdo do contador de progrma; iniciar a execução do programa numa locação específica e executar programas passo a passo, isto é, uma instrução por vez.

## CAPÍTULO VII

### CONCLUSÕES

Este trabalho foi o pioneiro na utilização de microprocessadores pelo Grupo de Sistemas Digitais do Departamento de Engenharia Elétrica da UFPb.

Teve como principais objetivos a implantação desta tecnologia e a formação de mão-de-obra qualificada, que atendesse às necessidades da comunidade.

O trabalho objetivou e aproximou-se da otimização do instrumento - taxímetro, em defesa dos interesses de cada um daqueles que com ele estão envolvidos: o usuário, o proprietário e o órgão responsável pela sua adequada utilização - INPM.

## 7.1 - Sugestões

Embora este projeto possa resultar num protótipo, sua versão atual é suscetível a modificações antes de ser industrializada. Aqui serão sugeridas algumas delas.

Considerando-se a crescente inflação, se faz necessário o aumento da autonomia do instrumento, principalmente levando-se em consideração uma de suas funções: totalizador.

A solução proposta é aumentar o número de dígitos do mostrador ou mostrar os resultados parceladamente.

A primeira sugestão exigiria - além das modificações do "software", o aumento das linhas de E/S que implicaria na anexação de mais uma pastilha MCS 6530 (PIA). No segundo caso as modificações se limitariam ao "software".

Saindo do estágio de protótipo, a memória de programas deverá ser do tipo ROM, substituição que resultará numa considerável redução do custo do sistema.

A versão atual do taxímetro se limita à estrutura básica do instrumento, podendo ser bastante melhorada graças à programabilidade do sistema.

APÊNDICE A

CONJUNTO DE INSTRUÇÕES  
DO MCS 6502



MCS6501-MCS6505 MICROPROCESSOR INSTRUCTION SET – ALPHABETIC SEQUENCE

ADC	Add Memory to Accumulator with Carry	JSR	Jump to New Location Saving Return Address
AND	"AND" Memory with Accumulator	LDA	Load Accumulator with Memory
ASL	Shift Left One Bit (Memory or Accumulator)	LDX	Load Index X with Memory
BCC	Branch on Carry Clear	LDY	Load Index Y with Memory
BCS	Branch on Carry Set	LSR	Shift Right One Bit (Memory or Accumulator)
BEQ	Branch on Result Zero	NOP	No Operation
BIT	Test Bits in Memory with Accumulator	ORA	"OR" Memory with Accumulator
BMI	Branch on Result Minus	PHA	Push Accumulator on Stack
BNE	Branch on Result not Zero	PHP	Push Processor Status on Stack
BPL	Branch on Result Plus	PLA	Pull Accumulator from Stack
BRK	Force Break	PLP	Pull Processor Status from Stack
BVC	Branch on Overflow Clear	ROL	Rotate One Bit Left (Memory or Accumulator)
BVS	Branch on Overflow Set	ROR	Rotate One Bit Right (Memory or Accumulator)
CLC	Clear Carry Flag	RTI	Return from Interrupt
CLD	Clear Decimal Mode	RTS	Return from Subroutine
CLI	Clear Interrupt Disable Bit	SBC	Subtract Memory from Accumulator with Borrow
CLV	Clear Overflow Flag	SEC	Set Carry Flag
CMP	Compare Memory and Accumulator	SED	Set Decimal Mode
CPX	Compare Memory and Index X	SEI	Set Interrupt Disable Status
CPY	Compare Memory and Index Y	STA	Store Accumulator in Memory
DEC	Decrement Memory by One	STX	Store Index X in Memory
DEX	Decrement Index X by One	STY	Store Index Y in Memory
DEY	Decrement Index Y by One	TAX	Transfer Accumulator to Index X
EOR	"Exclusive-Or" Memory with Accumulator	TAY	Transfer Accumulator to Index Y
INC	Increment Memory by One	TSX	Transfer Stack Pointer to Index X
INX	Increment Index X by One	TXA	Transfer Index X to Accumulator
INY	Increment Index Y by One	TXS	Transfer Index X to Stack Pointer
JMP	Jump to New Location	TYA	Transfer Index Y to Accumulator



## INSTRUCTION ADDRESSING MODES AND RELATED EXECUTION TIMES (in clock cycles)

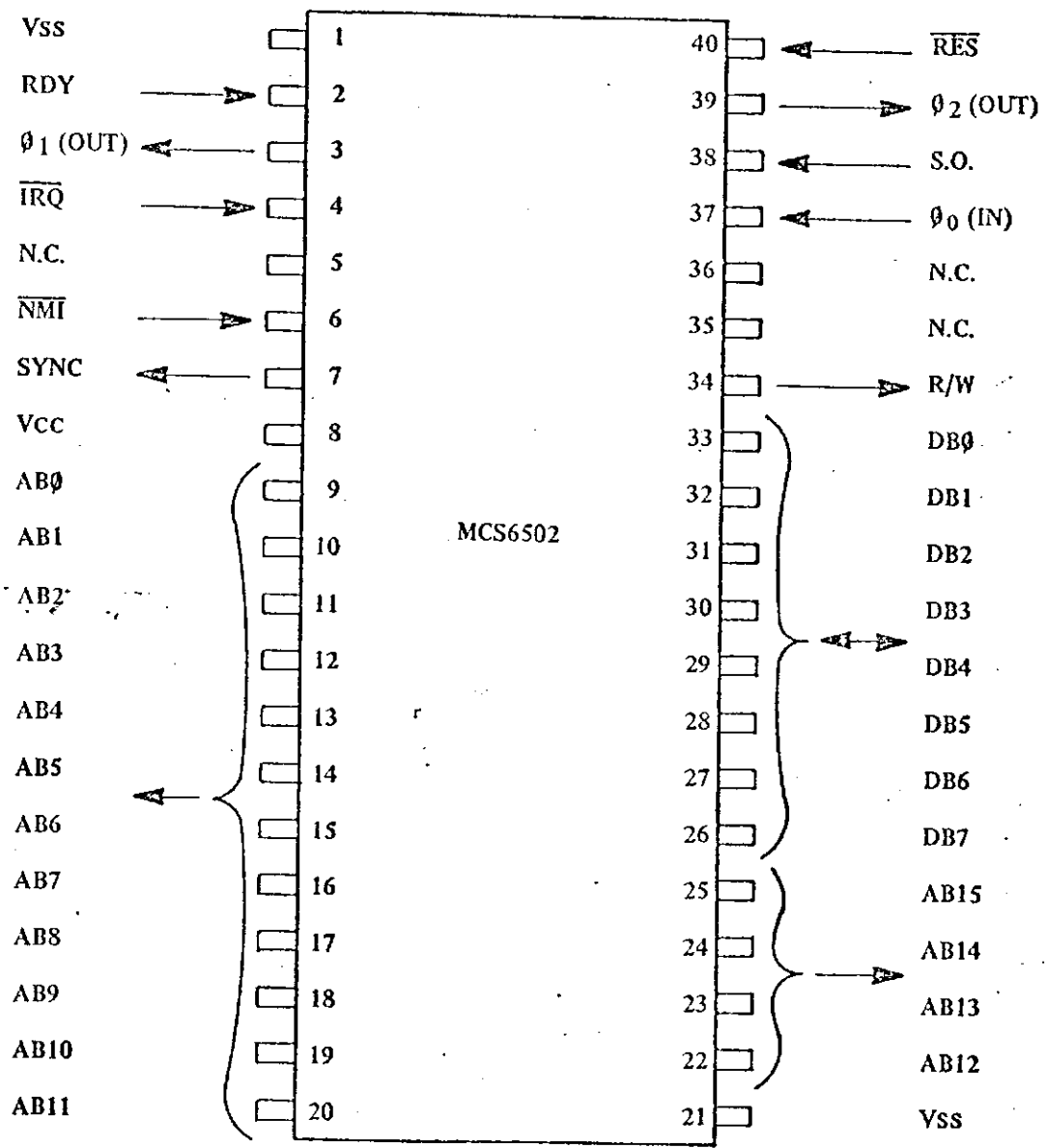
	Accumulator	Immediate	Zero Page	Zero Page, X	Zero Page, Y	Absolute	Absolute, X	Absolute, Y	Implied	Relative	(Indirect, X)	(Indirect), Y	Absolute Indirect		Accumulator	Immediate	Zero Page	Zero Page, X	Zero Page, Y	Absolute	Absolute, X	Absolute, Y	Implied	Relative	(Indirect, X)	(Indirect), Y	Absolute Indirect	
ADC	.	2	3	4	.	4	4*	4*	.	.	6	5*	.	JSR	.	.	.	.	.	6	.	.	.	.	.	.	.	.
AND	.	2	3	4	.	4	4*	4*	.	.	6	5*	.	LDA	.	2	3	4	.	4	4*	4*	.	.	.	6	5*	
ASL	2	.	5	6	.	6	7	.	.	.	.	.	.	LDX	.	2	3	4	.	4	4*	4*	.	.	.	.	.	.
BCC	.	.	.	.	.	.	.	.	.	2**	.	.	.	LDY	.	2	3	4	.	4	4*	.	.	.	.	.	.	.
BCS	.	.	.	.	.	.	.	.	.	2**	.	.	.	LSR	2	.	5	6	.	6	7	.	.	.	.	.	.	.
BEQ	.	.	.	.	.	.	.	.	.	2**	.	.	.	NOP	.	.	.	.	.	.	.	.	2	.	.	.	.	.
BIT	.	.	3	.	.	4	.	.	.	.	.	.	.	ORA	.	2	3	4	.	4	4*	4*	.	.	6	5*	.	
BMI	.	.	.	.	.	.	.	.	.	2**	.	.	.	PHA	.	.	.	.	.	.	.	.	3	.	.	.	.	.
BNE	.	.	.	.	.	.	.	.	.	2**	.	.	.	PHP	.	.	.	.	.	.	.	.	3	.	.	.	.	.
BPL	.	.	.	.	.	.	.	.	.	2**	.	.	.	PLA	.	.	.	.	.	.	.	.	4	.	.	.	.	.
BRK	.	.	.	.	.	.	.	.	.	2**	.	.	.	PLP	.	.	.	.	.	.	.	.	4	.	.	.	.	.
BVC	.	.	.	.	.	.	.	.	.	2**	.	.	.	PLP	.	.	.	.	.	.	.	.	4	.	.	.	.	.
BVS	.	.	.	.	.	.	.	.	.	2**	.	.	.	ROL	2	.	5	6	.	6	7	.	.	.	.	.	.	.
CLC	.	.	.	.	.	.	.	.	.	2**	.	.	.	ROR	2	.	5	6	.	6	7	.	.	.	.	.	.	.
CLD	.	.	.	.	.	.	.	.	2	.	.	.	.	RTI	.	.	.	.	.	.	.	.	6	.	.	.	.	.
CLI	.	.	.	.	.	.	.	.	2	.	.	.	.	RTS	.	.	.	.	.	.	.	.	6	.	.	.	.	.
CLV	.	.	.	.	.	.	.	.	2	.	.	.	.	SBC	.	2	3	4	.	4	4*	4*	.	.	6	5*	.	
CMP	.	2	3	4	.	4	4*	4*	.	.	6	5*	.	SEC	.	.	.	.	.	.	.	2	.	.	.	.	.	.
CPX	.	2	3	.	.	4	.	.	.	.	.	.	.	SED	.	.	.	.	.	.	.	2	.	.	.	.	.	.
CPY	.	2	3	.	.	4	.	.	.	.	.	.	.	SEI	.	.	.	.	.	.	.	2	.	.	.	.	.	.
DEC	.	.	5	6	.	6	7	.	.	.	.	.	.	STA	.	.	3	4	.	4	5	5	.	.	6	6	.	
DEX	.	.	.	.	.	.	.	.	.	.	.	.	.	STX*	.	.	3	4	.	4	4	.	.	.	.	.	.	.
DEY	.	.	.	.	.	.	.	.	2	.	.	.	.	STY**	.	.	3	4	.	4	.	.	.	.	.	.	.	.
EOR	.	2	3	4	.	4	4*	4*	.	.	6	5	.	TAX	.	.	.	.	.	.	.	2	.	.	.	.	.	.
INC	.	.	5	6	.	6	7	.	.	.	.	.	.	TAY	.	.	.	.	.	.	.	2	.	.	.	.	.	.
INX	.	.	.	.	.	.	.	.	2	.	.	.	.	TSX	.	.	.	.	.	.	.	2	.	.	.	.	.	.
INY	.	.	.	.	.	.	.	.	2	.	.	.	.	TXA	.	.	.	.	.	.	.	2	.	.	.	.	.	.
JMP	.	.	.	.	.	3	.	.	.	.	.	.	5	TXS	.	.	.	.	.	.	.	2	.	.	.	.	.	.
														TYA	.	.	.	.	.	.	.	2	.	.	.	.	.	.

\* Add one cycle if indexing across page boundary

\*\* Add one cycle if branch is taken, Add one additional if branching operation crosses page boundary

APÊNDICE B

MCS 6502



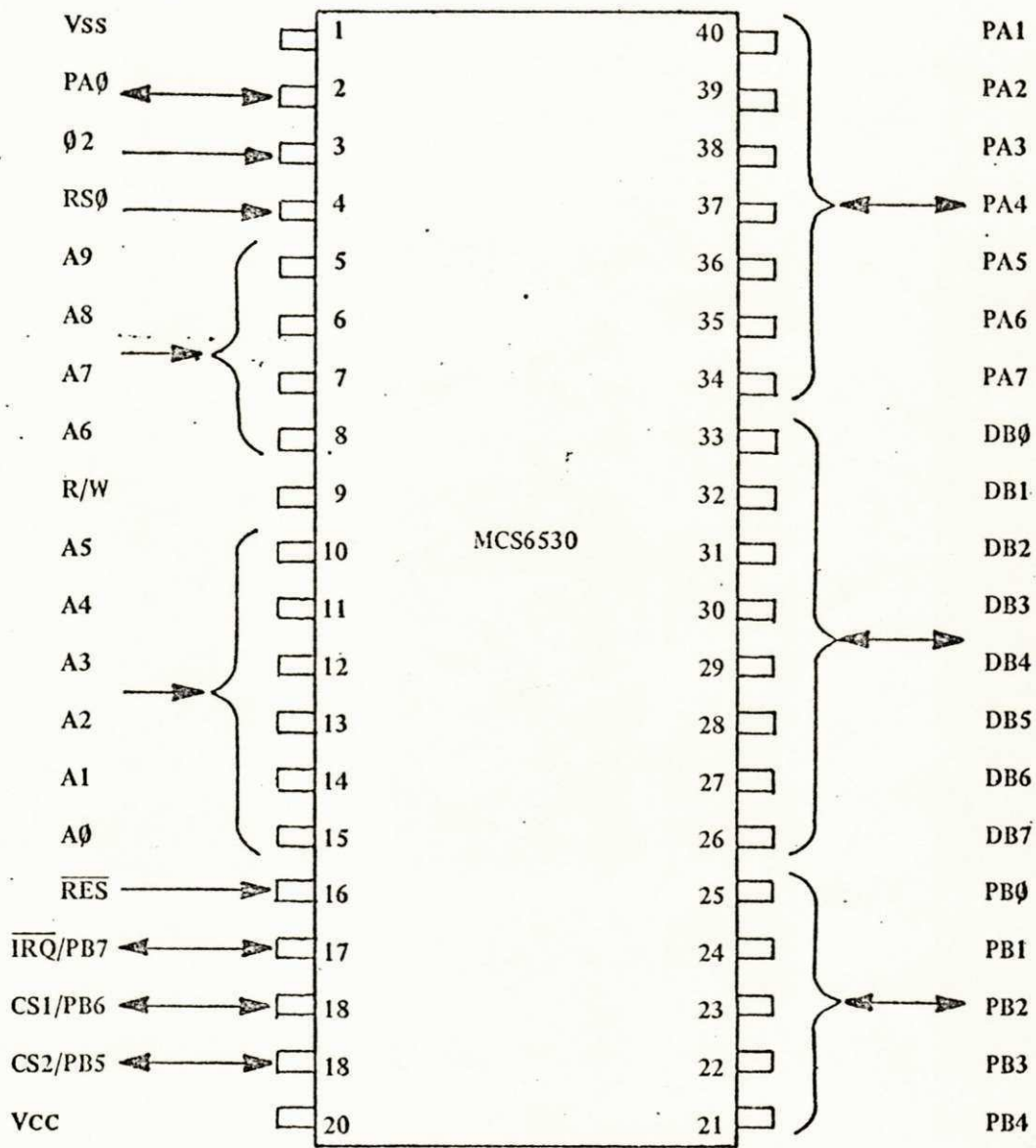
N.C. = NO CONNECTION

*MCS6502 Pinout Designation*

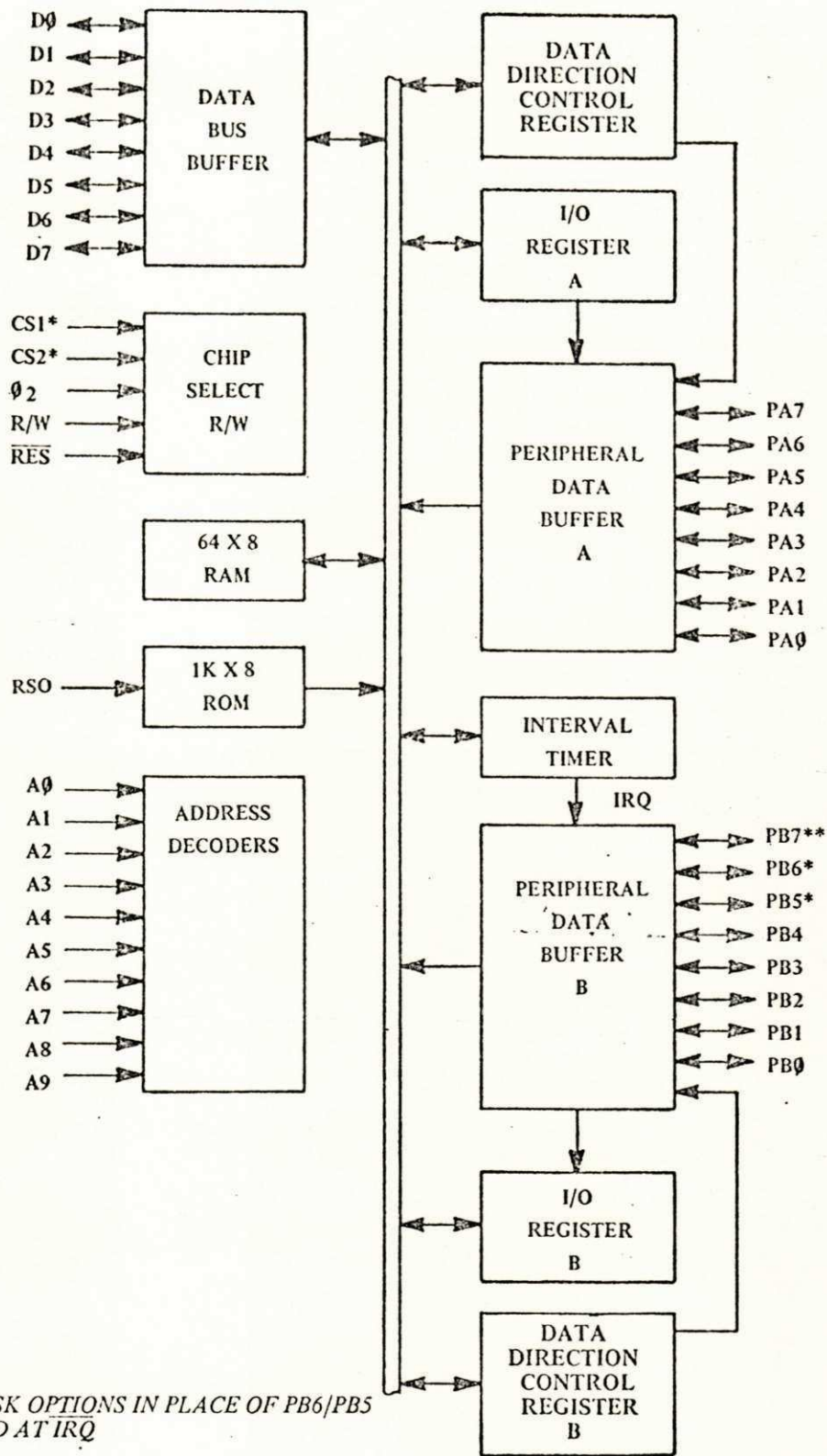


APÊNDICE C

MCS 6530



MCS6530 Pinout Designation



\*CS1/CS2 ARE MASK OPTIONS IN PLACE OF PB6/PB5  
 \*\*PB6 MAY BE USED AT IRQ

MCS6530 Internal Architecture



## BIBLIOGRAFIA

UNIVERSIDADE FEDERAL DA PARAÍBA  
 Pró-Reitoria Para Assuntos do Interior  
 Coordenação Setorial de Pós-Graduação  
 Rua Aprígio Veloso 822 Tel (083) 321-7222-R 355  
 58 090 - Campina Grande - Paraíba

- 1) BURTON, D. Phillip e DEXTEL, L. - Developing Microcomputer Software. Electronic Design. Philadelphia, V. 26, nº 11, Maio 1978.
- 2) BURSKY, Dave e BODLEY, Nicholas - Microcomputer Selection Guide. Electronic Design. Philadelphia, V. 26, nº 11, Maio 1976.
- 3) BURSKY, Dave - Microprocessor Selection Guide. Electronic Design. Philadelphia, V. 25, nº 21, Outubro 1977.
- 4) FRENZEL, Lou - How to Choose a Microprocessor. BYTE, Peter Borough, VI.3, nº 7, Julho 1978.
- 5) GELLERNDER, Ed. - Microprocessor Fundamentals. Philadelphia, V. 25, nº 21, Outubro 1977.
- 6) GENERAL ELECTRIC - Solid State Optoelectronics. New York, 1973.
- 7) INTEL Corporation - Memory Design Handbook. Santa Clara, 1975.
- 8) MIC/INSTITUTO NACIONAL DE PESOS E MEDIDAS - Taxímetros (Portaria nº 64, de 16/11/67). Departamento de Imprensa Nacional, 1968.
- 9) MAGERS, Celeste - Managing Software Development in Microprocessor Projects. Computer - IEEE, Junho 1978.



- 10) MOS Technology Inc. - Hardware Manual, Norristown. Janeiro, 1976.
- 11) MOS Technology Inc. - KIM-I User Manual, Norristown. Agosto 1976.
- 12) MOS Technology Inc. - Preliminary Data Sheet, Norristown. Agosto 1975.
- 13) MOS Technology Inc. - Programing Manual, Norristown. Janeiro 1976.
- 14) MOTOROLA - Semiconductor Products Ind. Linear Integrated Circuits - Séries A, V. 6, Semiconductor Data Library. Phoenix 1975.
- 15) NATIONAL Semiconductor Corp. Memory Data Book. Santa Clara 1975.
- 16) RAUSCHER, Tomlinson G. - A Unifield Approach to Microcomputer Software Development. Computer - IEEE, Junho 1978.
- 17) SEVIORA, R. Eugene - Microprocessadores. Campina Grande, DEE/CCT/UFPb, 1976.
- 18) TEXAS Instruments Inc. - The TTL Data Book for Design Enginners, Dallas 1976.
- 19) MURZBURG, Henry - Voltage Regulator Handbook. Motorola, Inc., Phoenix 1976.