


Universidade Federal de Campina Grande - UFCG
Centro de Engenharia Elétrica e Informática - CEEI
Departamento de Engenharia Elétrica - DEE

TRABALHO DE CONCLUSÃO DE CURSO

**Estudo da Lógica de Atuação da Proteção da Subestação
Suape II**

Aluna: Lilian Guimarães de Azevedo

Orientador: Tarso Vilela Ferreira

Campina Grande – Paraíba

Fevereiro de 2010

Estudo da Lógica de Atuação da Proteção da Subestação Suape II

Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, em cumprimento parcial às exigências para obtenção do Grau de Engenharia Eletricista.

Campina Grande – Paraíba

Fevereiro de 2010

Lilian Guimarães de Azevedo

Estudo da Lógica de Atuação da Proteção da Subestação Suape II

Data de Aprovação: __/__/__

BANCA EXAMINADORA:

Tarso Vilela Fernandes
Universidade Federal de Campina Grande
Professor Orientador

Professor Convidado
Universidade Federal de Campina Grande
Avaliador

Campina Grande – PB

Fevereiro de 2010

AGRADECIMENTOS

Primeiramente agradeço a Deus pelo que me proporciona e por ter sido sempre o meu alicerce.

Aos meus pais Lili e Waldez, por tudo o que sempre fizeram por mim e pelo apoio durante toda a minha vida e graduação. A minha avó Teresinha, por ter me acolhido em sua casa durante esse período cuidando sempre de mim com zelo e amor. Ao meu irmão Renan e minha cunhada Ana, pelo companheirismo e amizade durante essa etapa.

Agradeço ao professor Tarso Vilela Ferreira, pela orientação e ajuda oferecida. Aos meus companheiros de curso que estiveram comigo em todos os momentos, em especial, a Felipe Lopes que sempre me ajudou na graduação, a Ana Júlia de Oliveira, Maiara Jihane, Dayanne Barbosa, Adriano Ananias, Wellinsílvio dos Santos, Sonaldo Vital, Rodrigo Almeida, Bruno Duarte, Roniere, Luis Gustavo, entre outros, o meu muito obrigada.

Por fim, meu agradecimento sincero a Rodrigo de Siqueira Campos Araújo, concluinte de Engenharia Elétrica da UFPE, que na Interest Engenharia durante os meses de estágio me repassou seus conhecimentos na área de estudo da Lógica de Proteções, ensinamentos estes que acabaram sendo de grande relevância para elaboração deste relatório.

RESUMO

O sistema elétrico não se encontra imune às perturbações, defeitos e falhas diversas provenientes de fatores internos e externos. Sendo assim, é fundamental a implantação de Sistemas de Controle e Proteção de alta confiabilidade, estando sempre pronto para atuar eficientemente quando as situações anormais ocorrerem.

Atualmente, para detectar, localizar e comandar a eliminação de um defeito é preferível a utilização dos Equipamentos Inteligentes Digitais (IED), que devem atuar para que o sistema seja minimamente afetado.

As IED mais importantes aos sistemas de potência são os relés de proteção e as unidades de controle. Em conjunto, protegem não somente contra faltas naturais como também contra erros humanos.

Com a evolução da tecnologia os relés tornaram-se equipamentos digitais versáteis e muito mais seguros que os antigos relés eletromecânicos, os quais ainda se encontram em operação dentro de algumas subestações de energia. Atualmente, os relés de proteção são na verdade equipamentos que possuem várias proteções associadas. Podendo ser encontrada, por exemplo, em um único relé as proteções de distância, diferencial, direcional de neutro e sobrecorrente.

SUMÁRIO

CAPÍTULO I – Introdução	8
1.1 Apresentação.....	8
1.2 Organização do Trabalho	8
CAPÍTULO II – Programmable Scheme Logic (PSL)	9
2.1 MICOM S1 Studio Editor.....	10
2.1.1 Como utilizar o MICOM PSL EDITOR.....	10
2.1.2 Barra de Ferramentas e Comando	11
2.1.3 Logic Symbols	12
2.1.4 PSL logical signal properties	14
CAPÍTULO III – Desenvolvimento do Projeto	18
3.1 Lógica de Proteção – Vão F – LT Pirapama II C1 – UP1	20
3.1.1 Dados de entrada	20
3.1.2 Relé de Bloqueio	22
3.1.3 Religamento	23
3.1.4 Oscilação de Potência	24
3.1.5 Proteção Diferencial	25
3.1.6 Proteção de Distância	26
3.1.7 TDD Mantido.....	28
3.1.8 Trip Geral	28
3.1.9 Falha de Disjuntor	29
CONSIDERAÇÕES FINAIS	31
REFERÊNCIAS BIBLIOGRÁFICAS	32

LISTA DE FIGURAS

Figura 1 – Caminho para acesso ao MICOM S1 PSL Editor.....	10
Figura 2 – Caminho para seleção de Propriedades	14
Figura 3 – Figura do link de ligações	15
Figura 4 – Ilustração de uma situação de recusa de uma ligação	15
Figura 5 – Ícone de entrada óptica	16
Figura 6 – Ícone de sinal de saída	16
Figura 7 – Ícone de sinal de entrada	16
Figura 8 – Ícone de entrada virtual (GOOSE)	17
Figura 9 – Ícone de saída virtual (GOOSE)	17
Figura 10 – Ícone de entrada de controle	17
Figura 11 – Entrada selecionada pala teleproteção	18
Figura 12 – Unifilar SE SUAPE II	19
Figura 13 – Lógica PSL	20
Figura 14 - Lógica PSL de Relé de Bloqueio	22
Figura 15 - Detecção de Perda de Sincronismo	23
Figura 16 - Lógica PSL de Religamento	24
Figura 17 - Oscilação de Potência	24
Figura 18 - Lógica PSL de Oscilação de Potência	25
Figura 19 - Atuação Relé Diferencial	25
Figura 20 - Lógica PSL de Atuação Proteção Diferencial	26
Figura 21 - Atuação Relé de Distância	27
Figura 22 - Lógica PSL de Proteção de Distância.....	27
Figura 23 - Lógica PSL TDD Mantido	28
Figura 24 - Lógica PSL de Trip geral	28
Figura 25 - Lógica PSL de Falha do Disjuntor	29
Figura 26 - Unifilar Vão F	30

CAPÍTULO I

Introdução

1.1 Apresentação

Os esquemas de proteção são constituídos, basicamente, de relés, transformadores para instrumentos e cabeamentos. Operando em conjunto, atuam sobre equipamentos como disjuntores e seccionadoras, os quais isolam os trechos defeituosos do sistema, evitando maiores danos aos equipamentos principais como transformadores, linhas de transmissão e distribuição, barramentos, geradores, banco de capacitores e etc.

Dentre os IED existentes, os mais importantes são os relés de proteção e as unidades de controle, as quais comandam a eliminação dos defeitos fazendo com que o sistema não seja afetado gravemente. Portanto, pode-se dizer que os IED realizam uma análise do cenário do sistema elétrico em questão, atuando de forma inteligente através de comando de abertura dos dispositivos de seccionamento devido à atuação da proteção, comando este que, por conveniência, será chamado ao longo deste trabalho de *trip*.

Este trabalho possui informações a respeito de como foi elaborada a lógica de proteção de um vão de linha que liga as subestações de Suape II e Pirapama II. A lógica de proteção deverá ser elaborada para a proteção principal e outra semelhante para a proteção alternada. É comum a confusão entre proteção alternada e de retaguarda, porém, pode-se dizer que são diferentes formas de proteção uma vez que a de retaguarda, em geral, atua após um determinado retardo de tempo depois da falha da proteção principal, ao contrário da proteção alternada que significa uma redundância da proteção principal, mas sem retardo de tempo. Desta forma, as proteções principal e alternada são redundantes, atuando simultaneamente e num mesmo local, devendo então, ser de mesmo fabricante e modelo.

1.2 Organização do Trabalho

No capítulo II é apresentado a finalidade do esquema lógico programável (*Programmable Scheme Logic*) e o *software* utilizado no desenvolver deste trabalho, o MICOM S1 Studio. São ainda apresentadas instruções de como o programa deve ser utilizado, sua barra de ferramentas e os símbolos lógicos existentes.

No capítulo III apresenta-se o desenvolvimento do projeto, como foi elaborada a lógica de proteção do vão F da LT Pirapama II C1. É também explicada a lógica de cada proteção utilizada.

CAPÍTULO II

Programmable Scheme Logic

O sucesso de um projeto de Proteção e Controle depende do correto funcionamento das IED. As unidades de proteção (relés de proteção) são a única defesa que os sistemas de potência possuem contra as faltas e, conseqüentemente, contra os danos que estas podem vir a causar.

Nos projetos da Subestação de Suape II foi utilizado relés de proteção AREVA, cuja parametrização se dá em uma interface chamada *Programmable Scheme Logic* (PSL) por meio do software MICOM S1 Studio. Nesta interface foram definidas quais proteções devem atuar e como devem atuar.

A finalidade do PSL é permitir ao usuário do relé configurar um esquema de proteção individual. Isso é obtido através do uso de portas lógicas e dispositivos de tempo programáveis.

A entrada para PSL é qualquer combinação de status das entradas ópticas e entradas virtuais do relé. Isto também é usado para atribuir o mapeamento de funções para as entradas ópticas e contatos de saída, as saídas do elemento de proteção, partidas de proteção e trips, e as saídas do esquema lógico de proteção. O esquema lógico proporciona a este relé um esquema de proteção completo. O PSL por si mesmo consiste do software com portas lógicas e temporizadores. As portas lógicas podem ser programadas para executar uma faixa de funções lógicas diferentes e podem receber qualquer número de entradas. Qualquer um dos temporizadores é usado para criar um atraso programável, e/ou para condicionar a saída lógica, para criar um pulso de duração fixa sobre a saída independente do comprimento do pulso sobre a entrada. As saídas do PSL são os LEDs sobre o painel frontal do relé e os contatos de saída na parte traseira.

A execução da lógica PSL é orientada por eventos; a lógica é processada sempre que qualquer destas entradas muda, por exemplo com uma mudança em um dos sinais digitais de entrada ou uma saída de trip a partir de um elemento de proteção. Além disso, apenas a parte da lógica PSL que é afetada é processada. Isso reduz o valor do tempo de processamento que

é usado pelo PSL. Mesmo com grandes esquemas de PSL o tempo de trip do relé não irá se estender.

Esse sistema fornece flexibilidade para o usuário criar seus próprios esquemas lógicos. Contudo, significa que o PSL pode ser configurado em um sistema muito complexo, por isso a configuração do PSL é implementada através do pacote de suporte para PC MICOM S1.

2.1 MICOM S1 Studio Editor

O módulo editor PSL permite conectar-se a qualquer dispositivo MICOM através da porta frontal, recupera e edita os arquivos do esquema lógico programável e envia de volta o arquivo modificado para um dispositivo MICOM.



Figura 6 – Caminho para acesso ao MICOM S1 PSL Editor.

2.1.1 Como utilizar o MICOM PSL EDITOR

Segue abaixo um pseudo algoritmo para o uso do MICOM S1 Studio:

- Comece um novo diagrama PSL;
- Extraia um arquivo PSL a partir de um MICOM IED;
- Abra o diagrama a partir do arquivo PSL;

- Mova componentes no arquivo PSL;
- Edite link de um arquivo PSL;
- Adicione link para um arquivo PSL;
- Destaque o caminho no arquivo PSL;
- Utilize uma saída condicionada para lógica de controle;
- Download do arquivo PSL para um MICOM IED;
- Imprima os arquivos PSL.

2.1.2 Barra de Ferramentas e Comandos

O programa MICOM S1 Studio possui diversos dispositivos que facilitam sua manipulação. Dentre estes, podem ser citadas as inúmeras barras de ferramentas disponíveis, as quais proporcionam maior rapidez para seleção de comandos úteis durante a implementação do projeto da proteção tornando a navegação e edição do PSL uma tarefa simples e dinâmica.

Standard Tools

Para gerenciamento de arquivos e impressão;



Alignment Tools

Alinhar horizontalmente ou verticalmente os elementos lógicos;



Drawing Tools

Para adicionar comentários em texto e outras anotações, para facilitar a leitura do esquema PSL;



Link



Cria um link entre 2 símbolos lógicos;

Opto Signal



Cria um sinal óptico;

Input Signal



Cria um sinal de entrada;

Output Signal



Cria um sinal de saída;

GOOSE In



Cria um sinal de entrada para o lógico para receber mensagem GOOSE transmitida a partir de outra IED. Utilizado o protocolo de comunicação IEC 61850;

GOOSE Out



Cria um sinal de saída a partir do lógico para transmitir uma mensagem GOOSE para outra IED. Utilizando o protocolo de comunicação IEC 61850;

Control In



Cria um sinal de entrada para a lógica que pode ser operado a partir de um comando externo;

Function Key



Cria uma *function key* para sinal de entrada;

Trigger Signal



Cria um registrador de faltas;

LED Signal



Cria um sinal de entrada LED que repete o status do LED;

Contact Signal



Cria um sinal do contato;

LED Conditioner



Cria um LED condicionado;

Contact Conditioner



Cria um contato condicionado;

Timer



Cria um temporizador;

AND Gate



Cria uma porta E;

OR Gate



Cria uma porta OU;

SR Latch Gate



Cria uma porta Set/Reset;

2.1.4 PSL logical signal properties

A barra de ferramentas dos sinais lógicos é usada para seleção dos sinais lógicos. Pressionando com o click direito do mouse sobre qualquer sinal lógico será aberto um menu e uma das opções para certos elemento lógicos é o comando “Properties...”, conforme pode ser observado na Figura 2 Selecionando esta opção será aberta uma janela de propriedades, o formato irá variar de acordo com o sinal lógico selecionado.

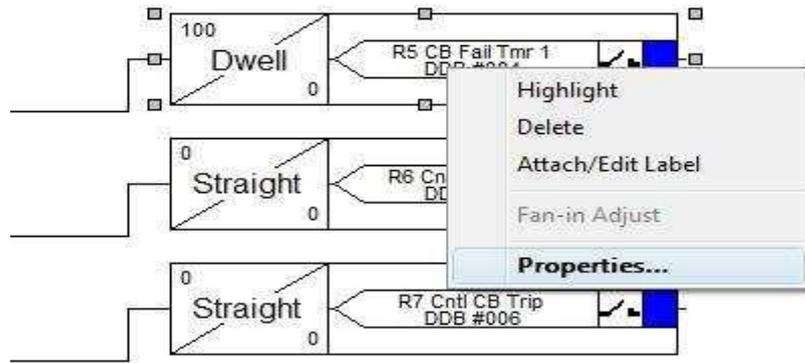


Figura 2 – Caminho para seleção de Propriedades.

As propriedades de cada sinal lógico, incluindo a janela de propriedades, mostradas na sub-seções a seguir.

Link

Links formam as ligações entre sinal de uma saída, porta ou contato e a entrada para qualquer elemento. Qualquer ligação que esteja conectada a entrada de uma porta pode ser invertida via janela de propriedades. Uma ligação invertida é indicada com uma “bolha” sobre a entrada da porta. Não é possível inverter uma ligação que não está conectada a entrada de uma porta.

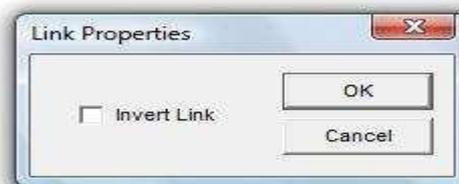


Figura 3 – Figura do link de ligações.

Ligações podem ser apenas iniciadas a partir da saída de um sinal lógico, porta, ou contato, e pode ser encerrado sobre a entrada de qualquer elemento.

Para acompanhar a convenção adotada para portas e contatos, sinais de entrada são conectados a partir da esquerda e sinais de saída a direita. O editor irá aplicar automaticamente esta convenção. Uma tentativa de ligação será recusada onde uma ou mais regras sejam quebradas. Uma ligação será recusada para as seguintes razões:

- Uma tentativa para conectar a sinal de saída que já está conectado. A causa de recusa pode não ser óbvia, desde que o símbolo do sinal possa aparecer em outro lugar no diagrama lógico. Utiliza-se “*Highlight a Path*” para procurar o outro sinal.

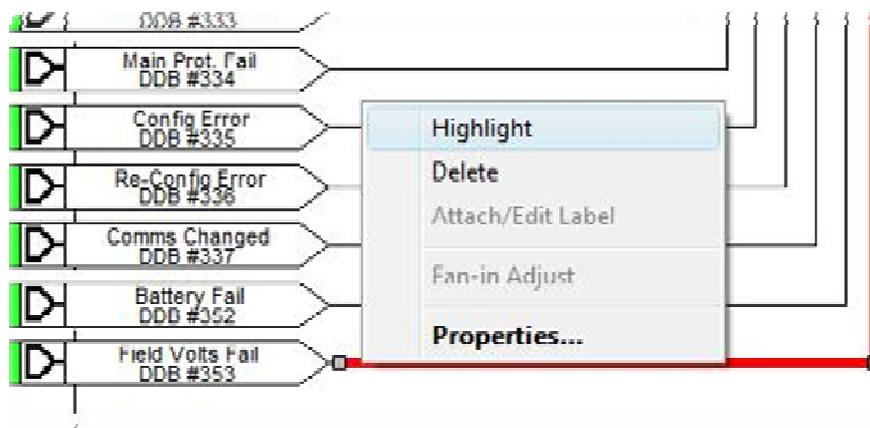


Figura 4 – Ilustração de uma situação de recusa de uma ligação.

- Uma tentativa é feita para repetir uma ligação entre dois símbolos. A causa da recusa pode não ser óbvia, desde que a ligação existente possa ser representada em outra parte do diagrama lógico.

Opto Signal

Cada entrada óptica pode ser selecionada e usada para programação no PSL. A ativação da entrada óptica será conduzida a um sinal DDB (cf. Figura 5). Por exemplo, ativando a entrada opto L1 a DDB 032 será afirmada no PSL.

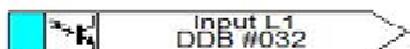


Figura 5 – Ícone de entrada óptica.

Input signal

As funções lógicas do relé são providas de sinais de saída que podem ser usadas para programação no PSL. A depender da funcionalidade do relé, a ativação de uma função do relé

irá afirmar o sinal de uma DDB no PSL (cf. Figura 6). Por exemplo, a DDB 671 será afirmada no PSL caso a função Falta A Terra 1, estágio 1 da proteção operar/trip.



Figura 6 – Ícone de sinal de saída.

Output signal

As funções lógicas do relé provem de sinais de entrada que podem ser usados para programação no PSL. Dependendo da funcionalidade do relé, a ativação do sinal de saída estará associada a um sinal DDB no PSL e causará uma resposta associada a esta função (cf. Figura 7). Por exemplo, se a DDB 032 é afirmada no PSL, isto irá bloquear a função temporizadora sensibilidade a terra de estágio 1.

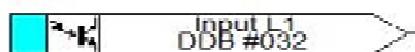


Figura 7 – Ícone de sinal de entrada.

GOOSE input signal

A interface PSL com o GOOSE Scheme Logic possui 32 entradas virtuais. As entradas virtuais podem ser usadas como se fossem da mesma maneira que as entradas ópticas. É possível mapear qualquer número de bit-pares, a partir de qualquer dispositivo, usando portas lógicas em direção a uma entrada virtual (cf. Figura 8). Por exemplo, a DDB 224 deverá ser afirmada no PSL quando a entrada virtual operar.



Figura 8 – Ícone de entrada virtual (GOOSE).

GOOSE Output signal

A interface PSL com o GOOSE Scheme Logic possui 32 saídas virtuais. É possível mapear as saídas virtuais de transmissão a qualquer dispositivo. Por exemplo, se a DDB 256 é afirmada no PSL a saída virtual 1 e seus mapeamentos associados irão operar.



Figura 9 – Ícone de saída virtual (GOOSE).

Control in signal

Existem 32 entradas de controle o qual podem ser ativadas através do menu do relé, “hotkeys” ou via comunicação traseira do relé. A depender da configuração, ou seja, fechado ou pulsado, o sinal de uma DDB associada será ativado no PSL quando uma entrada de controle é operada (cf. Figura 10).



Figura 10 – Ícone de entrada de controle

InterMicom in command

Existem 8 entradas InterMicom EIA(RS)232 que podem ser selecionadas e usadas para teleproteção. “Intermicom in” é um sinal recebido a partir da extremidade remota que podem ser mapeados para saídas selecionadas do relé ou entradas lógicas. Por exemplo, a InterMicom Input 1 está mapeada com o contato de saída 1 do relé (cf. Figura 11).



Figura 11 – Entrada selecionada pala teleproteção.

CAPÍTULO III

Desenvolvimento do Projeto

A subestação de energia Suape II está inserida no plano de ampliação da rede de distribuição de energia elétrica da Companhia Hidro Elétrica do São Francisco (Chesf) em 2009. Com Suape II e Suape III a Chesf atenderá as futuras demandas na região do Porto de Suape, que fica localizado no município de Ipojuca-Pernambuco.

O setor de 230kV subestação de energia Suape II possuirá 2 vãos de transformador e quatro vãos de linha. Inicialmente a Interest Engenharia elaborou o projeto dos vãos típicos, ou seja, foram feitos o funcional, fiação, interligação e lógica de um único vão de linha e transformador. Dessa maneira os projetos foram enviados para o órgão fiscalizador, que no caso é a Chesf, e este irá sugerir melhorias ao projeto. Após várias reuniões e testes nas programações lógicas dos relés de proteção e unidades de controle, o projeto típico estará definido. Sendo assim, os demais vãos poderão ser feitos acompanhando as tendências dos vãos típicos.

É mostrado abaixo como foi elaborada a lógica de proteção de um vão de linha que se liga entre as subestações de Suape II e Pirapama II. A lógica de proteção deverá ser elaborada para a proteção principal, e outra semelhante para a proteção alternada. A proteção principal e alternada são proteções redundantes, ou seja, elas devem atuar simultaneamente. Por conta desse sincronismo que deve existir, as proteções devem ser de mesmo fabricante e modelo.

Os relés de proteção atuais são na verdade relés multifuncionais,

A lógica das proteções principal e alternada consiste basicamente em contemplar todas as proteções exigidas pelo cliente. As proteções utilizadas nesse projeto são:

21- Proteção de distância, que opera quando a impedância, admitância ou a retância, vista pelo relé, diminui ou aumenta além dos limites predeterminados.

87- Proteção diferencial, que funciona por uma percentagem ou ângulo de fase ou outra diferença quantitativa de correntes elétricas ou de outras grandezas elétricas.

67N- Proteção de Sobrecorrente Direcional de Neutro, que opera quando a corrente elétrica de neutro toma uma determinada direção, com valor maior do que o seu pré-ajustado.

27- Proteção de Subtensão, que opera quando a tensão elétrica abaixa além de um valor ajustado.

78- Proteção de Perda de Sincronismo, que atua quando o ângulo de fase, entre duas tensões ou entre duas correntes ou entre corrente e tensão, excede um valor ajustado.

59I- Proteção de Sobretensão, que atua instantaneamente quando o valor da tensão ultrapassa um valor predeterminado.

59T- Proteção de Sobretensão Temporizada, que é uma proteção temporizada e que parte quando o valor da tensão ultrapassa um valor predeterminado.

50- Proteção de Sobrecorrente Instantânea, que opera instantaneamente se a corrente de curto-circuito decorrente de um defeito, no sistema elétrico ou no equipamento, ultrapassar um valor pré-ajustado.

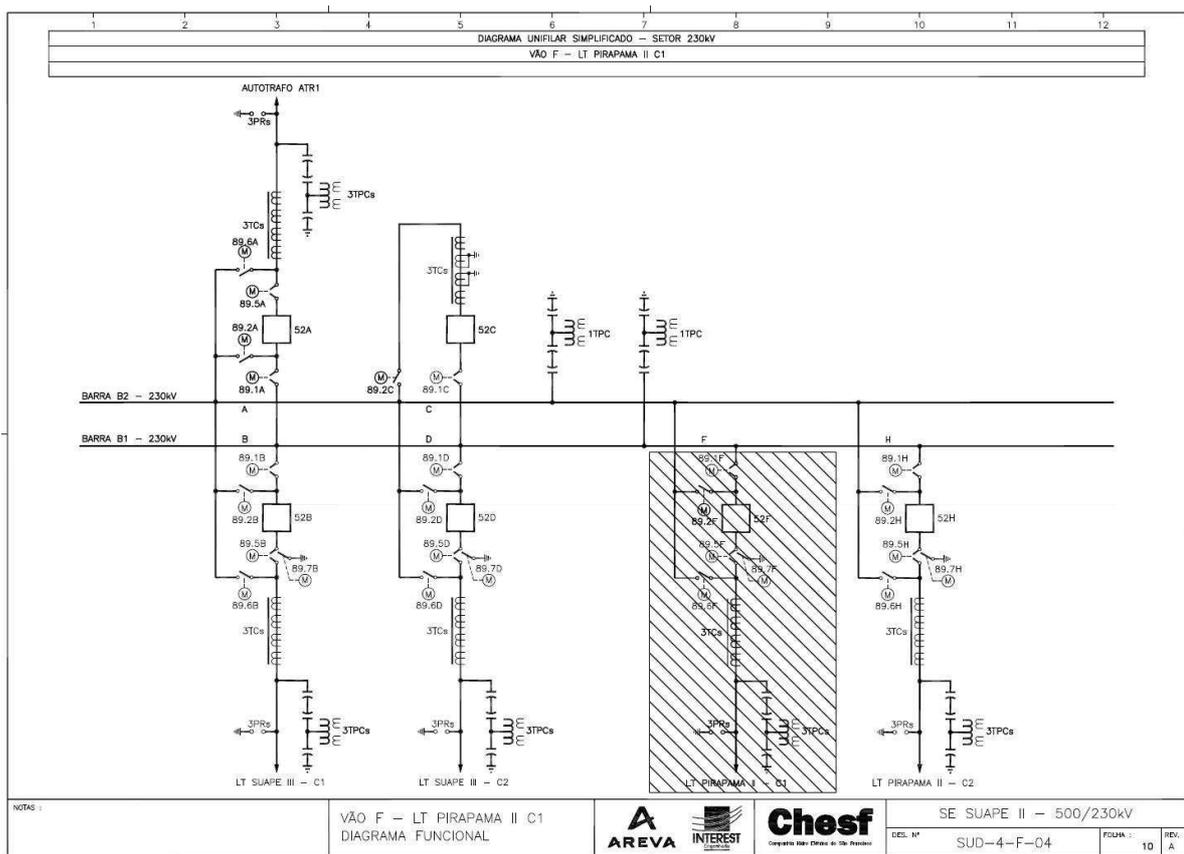


Figura 17 - Diagrama unifilar SE SUAPE II [Diagrama Funcional, SUD – 4 – F – 04]

3.1 Lógica de Proteção – Vão F – LT Pirapama II C1 – UP1

Aqui será apresentada a elaboração da lógica de proteção no vão especificado acima, onde o relé de proteção utilizado será o P543 de fabricação da francesa AREVA. Este tópico visa apresentar, por assunto, todo o raciocínio utilizado para a construção da lógica de proteção.

3.1.1 Dados de Entrada

Nesse trecho da lógica será fornecido ao relé de proteção todas as informações externas necessárias para que o mesmo possa tomar a decisão correta nos instantes que precedem uma falta no trecho protegido.

Na Figura 13 é observado o trecho da PSL em que são direcionadas para as DDB as informações externas transmitidas através das entradas virtuais e entradas digitais. A seguir será explicada a função de cada uma, mas antes vale ressaltar que as DDB somente irão repassar ao relé as informações quando ativadas.

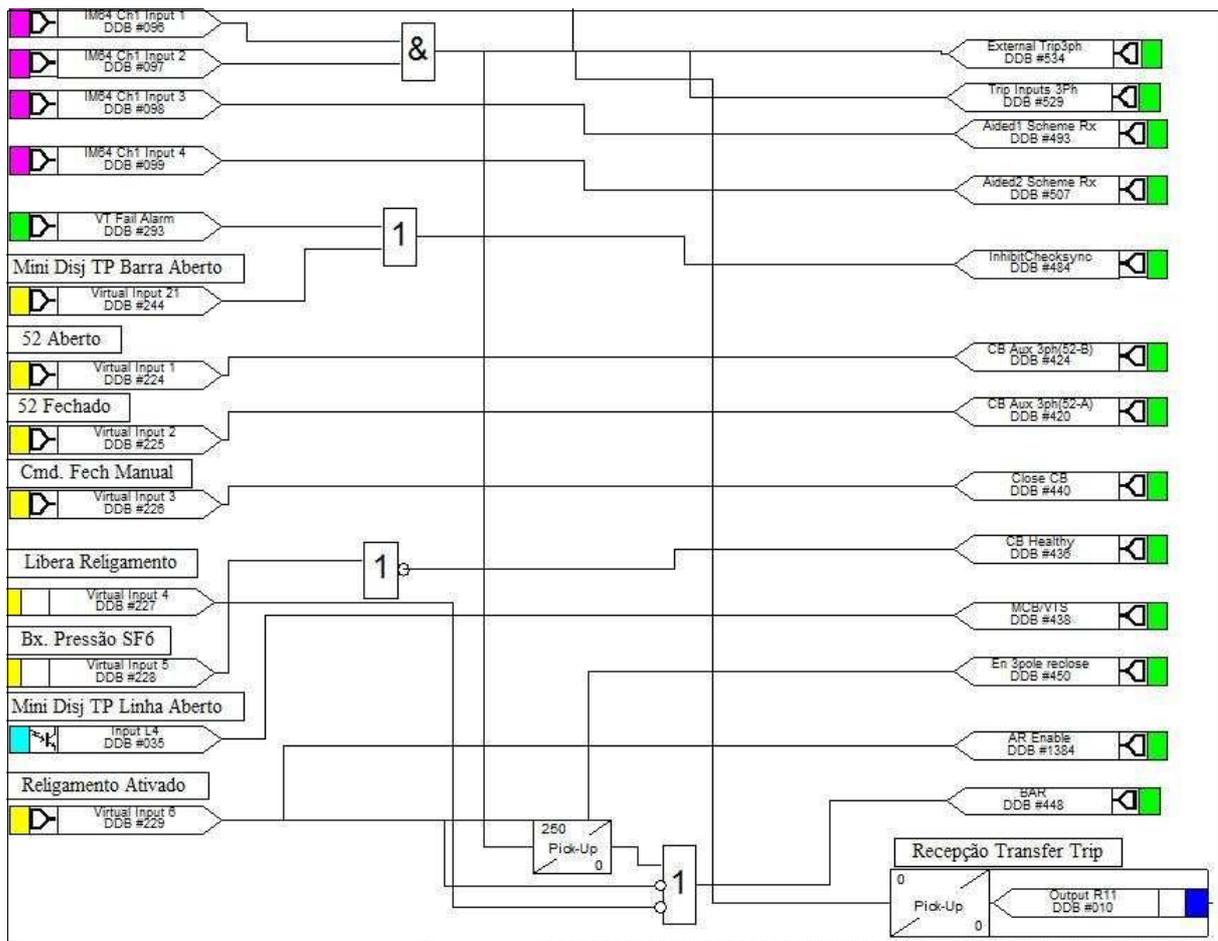


Figura 18 - Lógica PSL

CB Aux 3ph(52-B): DDB utilizada para que o relé possa receber a informação de que o disjuntor de um dos terminais da linha está aberto.

CB Aux 3ph(52-A): Similar ao que foi dito acima, porém, informa ao relé que o disjuntor estará fechado.

Close CB: DDB utilizada para informar ao relé que houve um comando manual para o fechamento do disjuntor. Essa informação é necessária para que o relé possa nos instantes precedentes à sua ativação, verificar condições de sincronismo e de falta.

CB Healthy: Uma das mais importantes DDB, pois informará ao relé de proteção as condições de pressão do gás hexafluoreto de enxofre (SF6) no disjuntor. Esta DDB é essencial para a lógica de religamento do relé, ou seja, o relé religará o disjuntor caso o nível de pressão dê condições ao disjuntor de interromper uma falta que venha ocorrer posteriormente.

MCB/VTS: DDB utilizada para supervisionar o mini disjuntor instalado no secundário do TP. Caso o mini disjuntor opere, um dos seus contatos auxiliares conectados a uma das entradas digitais do relé informará ao relé por meio dessa DDB que o TP está fora de serviço. Logo, internamente o relé bloqueará todas as funções e trips que precisem do sinal de tensão para análise, como por exemplo, a proteção de distância.

En 3pole reclose: Esta DDB informará ao relé que o religamento deverá ser tripolar. Caso contrário, o religamento será determinado a partir das configurações de fábrica do equipamento.

AR Enable: DDB utilizada para ativar a função religamento do relé.

BAR: Esta DDB bloqueará a função religamento do relé.

InhibitChecksync: DDB responsável por desabilitar o sincronismo, em decorrência da ausência de sinal do TP da Barra ou da linha.

Trips Input 3Ph: Esta DDB funciona associada a DDB 'Any Trip', ou seja, todos os trips externos provenientes de outras unidades de proteção terão que ser direcionados para a DDB Trip input 3Ph.

External Trip3ph: DDB responsável por partir o esquema de falha e religamento automático, caso estejam habilitados.

3.1.2 Relé de Bloqueio

O relé de bloqueio é um dispositivo utilizado para que seja evitado o religamento do disjuntor após situações em que essa ação ponha em risco o sistema.

Na figura 14, observa-se todas as funções que bloqueiam o religamento do disjuntor. Cada uma dessas funções representa um tipo de defeito que por ventura possa ocorrer na linha protegida. O contato de saída R4 energizará um relé auxiliar que por sua vez bloqueará o fechamento do disjuntor por meio de um contato NF colocado no circuito de fechamento.

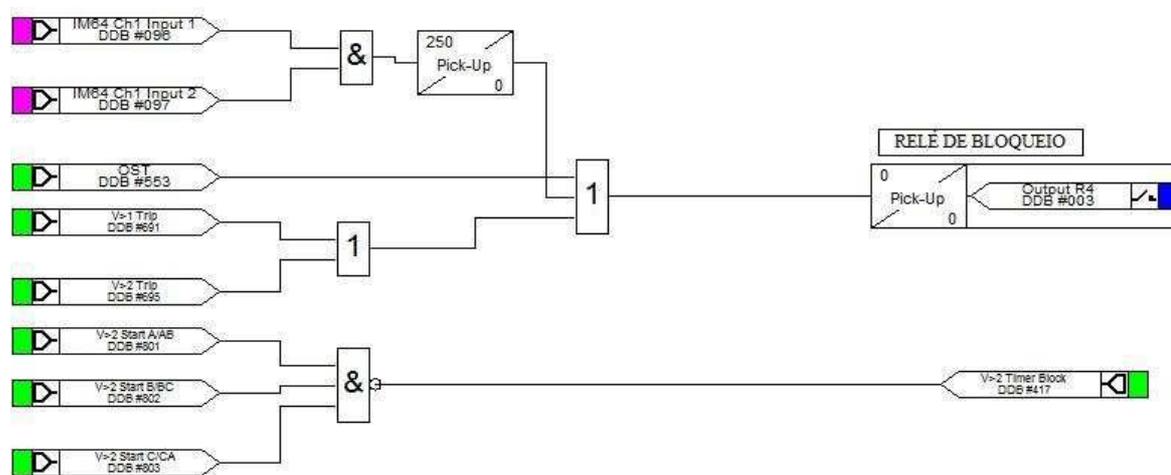


Figura 19 - Lógica PSL de Relé de Bloqueio

IM64 Ch1 Input 1/2: DDBs responsáveis pelo recebimento de trip por parte do terminal remoto. A temporização de 250 ms é utilizada para seleção de trip com bloqueio de fechamento do disjuntor. Os trips selecionados são os de falha do disjuntor, sobretensão e perda de sincronismo.

OST: DDB responsável pela detecção de perda de sincronismo do sistema, que afeta principalmente as máquinas responsáveis pela geração. A perda de sincronismo é uma evolução de uma oscilação de potência, onde a mesma é agravada pela entrada e saída de cargas (cf. Figura 15).

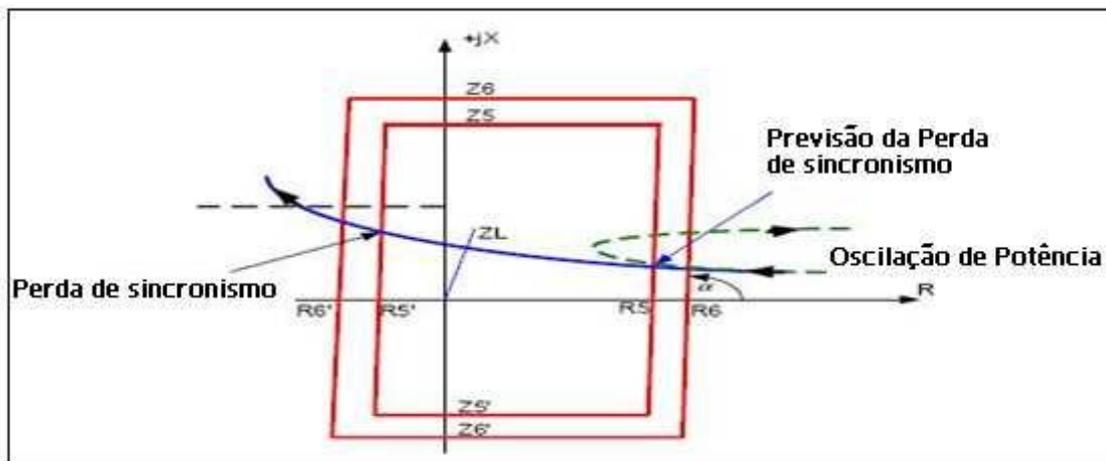


Figura 110 - Detecção de Perda de Sincronismo [Manual Areva T&D]

V>1 Trip: DDB responsável pela atuação da proteção de sobretensão temporizada.

V>2 Trip: DDB responsável pela atuação da proteção de sobretensão instantânea.

V>2 Timer Block: DDB que irá assegurar a atuação da sobretensão instantânea se a mesma ocorrer nas três fases. Ou seja, a DDB *V>2 Timer Block* só não irá bloquear a DDB *V>2 Trip* caso a sobretensão temporizada ocorra simultaneamente nas três fases.

3.1.3 Religamento

Estatisticamente, os curtos-circuitos monofásicos a terra, são compostos de 87% a 92% do tipo temporários, enquanto que os restantes caracterizam faltas permanentes. Quando o curto-circuito é permanente, a proteção deve abrir definitivamente o circuito. O trecho em defeito só poderá ser novamente energizado, se for feito o conserto do defeito.

No caso do defeito temporário ou fortuito, não há danos permanentes no sistema. Portanto não há razão alguma da proteção atuar do mesmo modo que no defeito permanente. Isto é, não se deve abrir o circuito definitivamente.

Neste caso, o procedimento de religamento automático é rápido e vantajoso. Quando ocorre um curto-circuito a proteção atua, espera certo tempo, e religa o sistema. Em seguida:

- se o curto-circuito for temporário, o sistema volta a operar normalmente;
- se o curto-circuito for permanente, a proteção atuará novamente.

O esquema apresentado na Figura 16 possui duas DDB que combinadas entre si acionarão o contato de saída R11. Este contato poderá estar conectado ao circuito de

fechamento do disjuntor, de forma que toda vez que o relé entender que há a necessidade de religamento, este o fará.

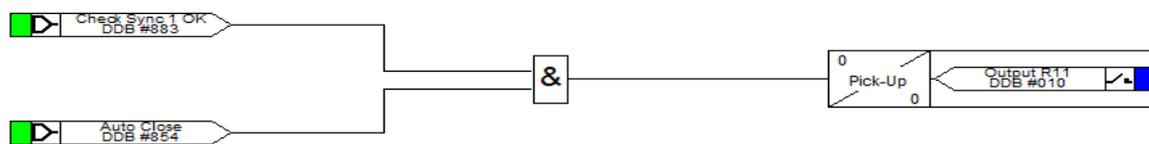


Figura 16 - Lógica PSL de Religamento

Check Sync 1 OK: No relé de proteção são conectadas duas tensões, uma da linha e outra da barra à qual a linha estará conectada quando o disjuntor estiver fechado. Para que o disjuntor seja fechado, ou religado, com segurança esta função irá comparar a tensão da barra e da linha (relé de sincronismo). As grandezas comparadas são frequência, ângulo de fase e sequência de fases. Quando for detectada compatibilidade entre as grandezas este relé atuará por meio dessa função.

Auto Close: Esta DDB é encarregada pelo fechamento do disjuntor, associada ao relé de sincronismo e a DDB *CB Healthy*.

3.1.4 Oscilação de Potência

A oscilação de potência é um fenômeno que antecede a perda de sincronismo, porém nem toda oscilação de potência causará perda de sincronismo. Uma oscilação de potência pode causar variação na impedância vista pelo relé de distância (21), por este motivo a proteção de distância é bloqueada.

A Figura 17 mostra que na ocorrência de uma oscilação de potência por mais de 3 ciclos a proteção de distância será bloqueada pela mesma. Caso a oscilação de potência permaneça por mais alguns ciclos, esta deverá ser eliminada por meio da abertura do disjuntor.

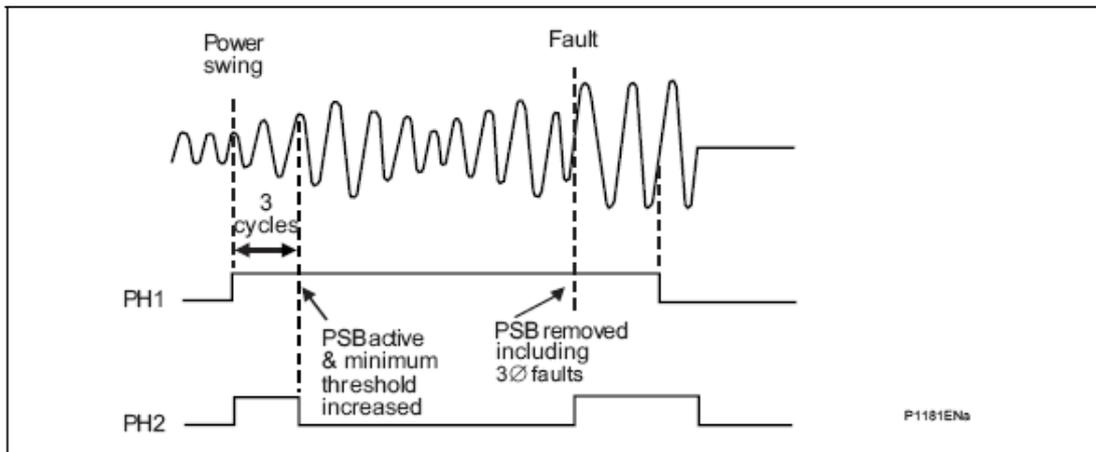


Figura 17 - Oscilação de Potência [Manual Areva T&D]

Power Swing: Como a oscilação de potência atua internamente ao relé, a Figura 18 mostra como a DDB Power Swing é normalmente utilizada conectada a uma saída para sinalização.



Figura 18 - Lógica PSL de Oscilação de Potência

3.1.5 Proteção Diferencial

Os relés diferenciais são ativados quando detectam uma diferença significativa, maior que um valor pré programado, entre grandezas elétricas previamente definidas em suas entradas. A proteção diferencial de linha se dá por meio da instalação de uma unidade em cada terminal remoto. Essas unidades se comunicam via fibra óptica e os valores de corrente adquiridos por cada unidade são intermitentemente comparados. Dessa forma um desequilíbrio causado por um defeito à terra será detectado rapidamente.

Na Figura 19 vemos como se dá a atuação do relé diferencial percentual. Os dois segmentos de linha no diagrama representam o limite do desequilíbrio máximo permitido, ou seja, é o limiar de operação deste relé.

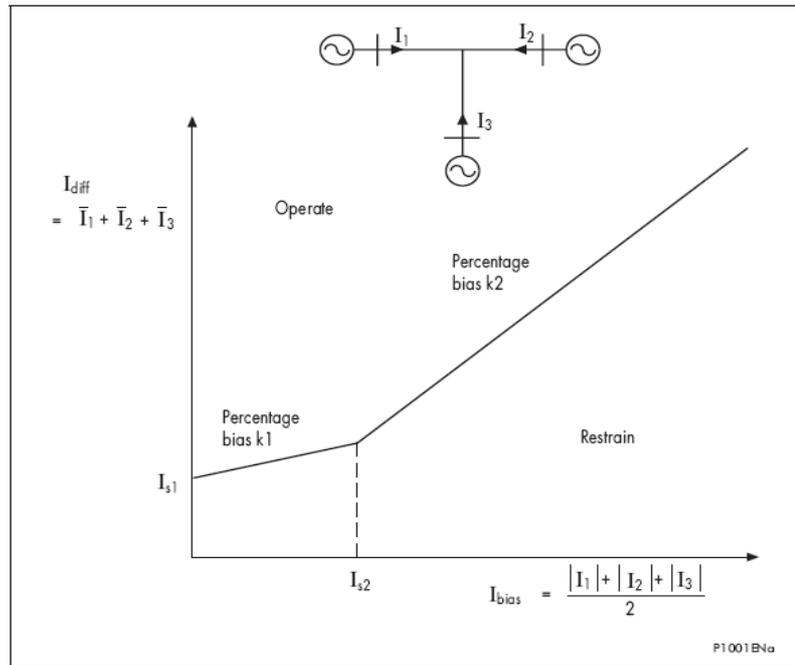


Figura 19 - Atuação Relé Diferencial [Manual Areva T&D]

No trecho do PSL mostrado na Figura 20 podemos observar que a atuação da proteção diferencial foi dividida por fase. O contato de saída R5 apenas sinalizará a atuação dessa proteção.

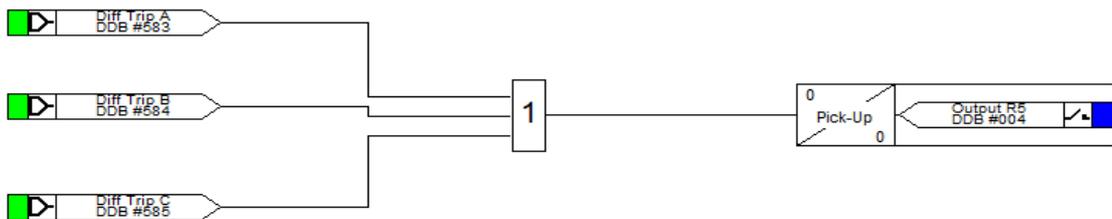


Figura 20 - Lógica PSL de Atuação Proteção Diferencial

Diff Trip A: DDB de trip diferencial de corrente da fase A.

Diff Trip B: DDB de trip diferencial de corrente da fase B.

Diff Trip C: DDB de trip diferencial de corrente da fase C.

3.1.6 Proteção de Distância

O relé de distância se apresenta como uma proteção fácil de ajustar e coordenar. Opera medindo o parâmetro de linha de transmissão até o ponto do curto-circuito ou da carga. O relé de distância recebeu este nome genérico, devido à sua filosofia de funcionamento se basear na impedância, admitância ou reatância vista pelo relé. Como estes parâmetros são proporcionais a distância, daí a origem do nome do relé.

A proteção de distância do relé de proteção P543-AREVA representado na Figura 21 possui 5 zonas de atuação. Onde cada zona possui um tipo de ajuste, impedância, e um tempo de atuação. Os tempos de atuação crescem com o aumento da zona protegida. Na Figura 21 vemos que a zona 4 protege uma área correspondente a um trecho de linha protegida por outro relé de proteção. Na verdade a proteção da zona 4 é um *backup*, que atuará caso a proteção do relé a montante que atue no trecho defeituoso falhe. O tempo de atuação da zona 4 deve ser maior do que tempo de atuação de todas as zonas do relé a montante.

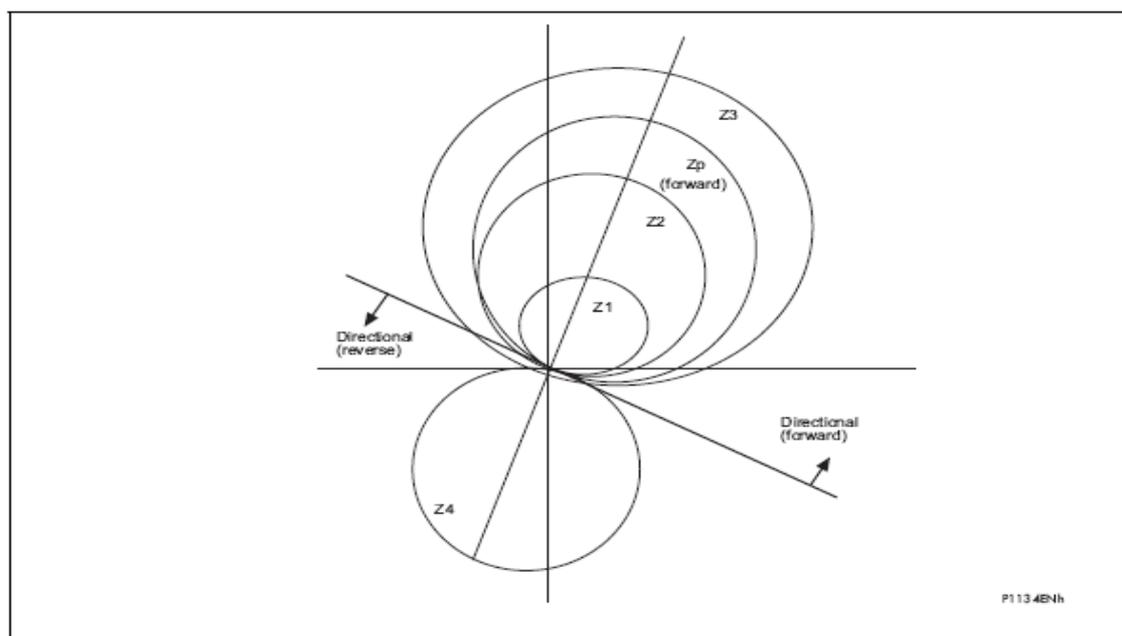


Figura 21 - Atuação Relé de Distância [Manual Areva T&D]

No PSL da Figura 22 foi utilizado todas as zonas disponibilizadas pelo relé, mas normalmente as empresas de transmissão preferem utilizar três zonas de proteção que inclui a zona de proteção reversa.

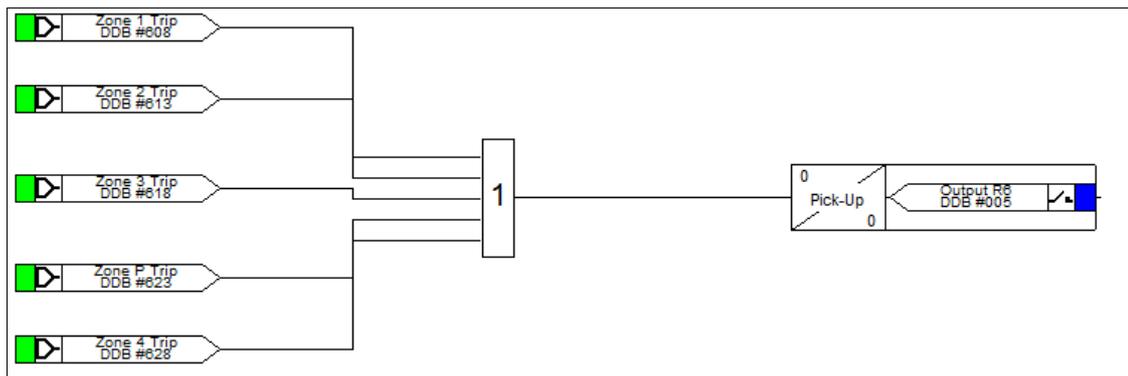


Figura 22 - Lógica PSL de Proteção de Distância

Zone 1 Trip: DDB de trip de proteção de distância de primeira zona.

Zone 2 Trip: DDB de trip de proteção de distância de segunda zona.

Zone 3 Trip: DDB de trip de proteção de distância de terceira zona.

Zone P Trip: DDB de trip de proteção de distância e que diferentemente das demais zonas de proteção, esta poderá ser ajusta para atuar a montante ou a jusante, pois a demais zonas de proteção são definidas para atuar apenas numa determinada direção.

Zone 4 Trip: DDB de trip de proteção de distância de quarta zona, onde esta zona localiza-se a montante da linha protegida.

3.1.7 TDD Mantido

O TDD mantido é utilizado em esquemas para *transfertrip*, onde esta informação deverá ser enviada ao terminal remoto. O TDD mantido reúne todas as proteções que provocam a abertura do disjuntor e conseqüente atuação do relé de bloqueio, ambos localizados no terminal remoto.

As proteções contempladas na lógica da Figura 23 são: sobretensão instantânea ou temporizada, perda de sincronismo e falha do disjuntor. O temporizador na Figura 14 é utilizado para sobrepor o *pick-up* do relé de bloqueio e da DDB 'BAR', ambos do terminal remoto. A utilização desses temporizadores se deve ao fato de que no esquema de *transfertrip* são enviados trips que bloqueiam e que não bloqueiam, e essa é uma maneira de separá-los.

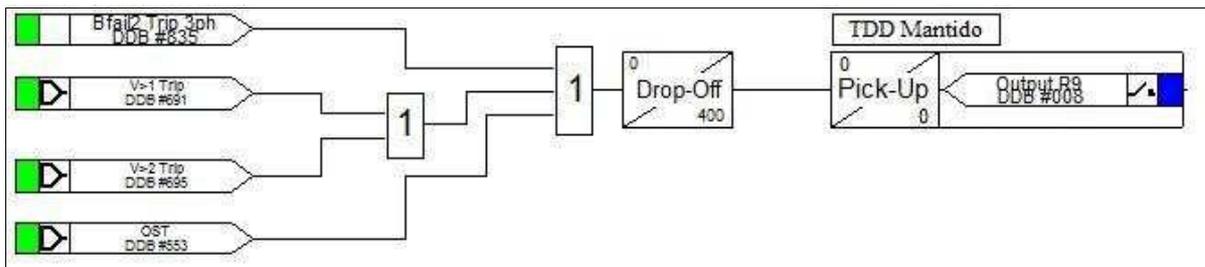


Figura 11 - Lógica PSL TDD Mantido

3.1.8 Trip Geral

Existe uma DDB nos relés de proteção da AREVA, que para qualquer tipo de falta, o relé irá se encarregar de ativar o contato de saída que provê a abertura do disjuntor. Na Figura 24 é mostrado a lógica de Trip Geral.

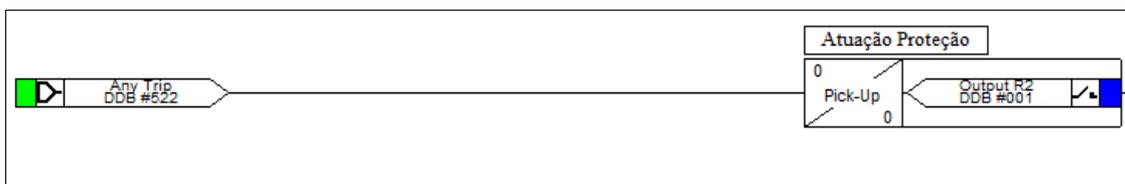


Figura 24 - Lógica PSL de Trip geral

Any Trip: A DDB será ativada quando qualquer uma das proteções habilitadas pelo relé de proteção atuar.

3.1.9 Falha de Disjuntor

A falha do disjuntor é um dos eventos mais críticos de uma subestação de energia, pois em caso de falha, a seção da barra ao qual o disjuntor está conectada deve ser desenergizada, o que implicará na abertura dos demais disjuntores conectados a esta barra.

Na Figura 25 é observado a lógica para falha do disjuntor. A falha de um disjuntor pode ser detectada quando um comando de trip é enviado ao circuito de abertura do disjuntor e, após certo tempo, o relé de proteção continua detectando corrente através da linha protegida.

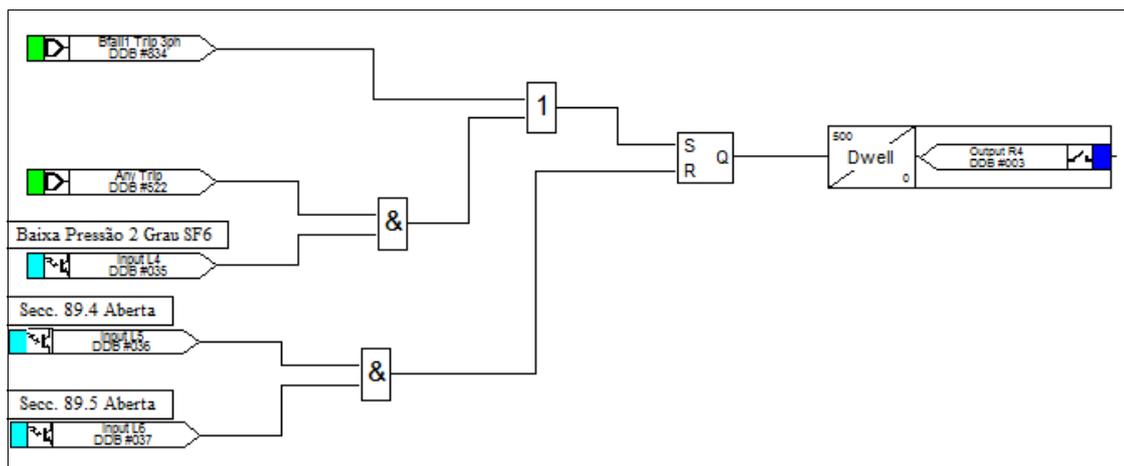


Figura 25- Lógica PSL de Falha do Disjuntor

A outra possibilidade para detecção de falha é devido ao nível de pressão do meio isolador do disjuntor. A partir do momento que a pressão do SF₆ do disjuntor cai a ponto de que não haver garantias para abertura em caso de falta, a proteção entende que o disjuntor falhou.

Bfail1 Trip 3ph: Para qualquer trip da proteção, um temporizador denominado ‘*CB Fail 1 Timer*’ é iniciado, e normalmente zerado quando o disjuntor abre e isola a falta. Se a unidade de subcorrente do relé continuar detectando corrente o ‘*CB Fail 1 Timer*’ expira e fecha um contato de saída associado a falha do disjuntor (usada no PSL). Este contato é usado para trip em todas as fontes conectadas à mesma secção de barra. O temporizador ‘*CB Fail 1 Timer*’ pode ser configurado para partir também quando trip externos provenientes de outros relés de proteção forem enviados para o disjuntor associado ao relé de proteção da linha. A DDB ‘*External Trip*’ é utilizada para tal função, e o trip externo deve ser direcionado para esta DDB a partir do PSL.

A associação entre a DDB *Any Trip* e a entrada digital de baixa pressão de 2º grau do disjuntor é utilizada para sobre passar a temporização da DDB ‘*Bfail1 Trip 3ph*’, ou seja, o relé será informado de que há baixa pressão do meio isolante e que desta forma o disjuntor não conseguirá completar a abertura para uma dada falta.

O esquema de falha do disjuntor só será zerado quando o disjuntor for isolado do sistema, ou seja, as chaves seccionadoras 89.1F, 89.2F e 89.5F, mostradas na Figura 26, estiverem abertas. Nesse tipo de situação, em que o disjuntor do vão está desligado e sem condições de uso, será utilizado o disjuntor do vão de transferência. Com as seccionadoras

acima desligadas, a seccionadora 89.6F deverá estar ligada para que seja possível transpassar o disjuntor defeituoso e ligar a linha de transmissão ao disjuntor de transferência. Para que a transferência seja completa o vão de transferência deverá estar ligado, logo, as seccionadoras 89.1C e 89.2C deste vão deverão estar ligadas. A partir da configuração estabelecida podemos dizer que o vão estará transferido.

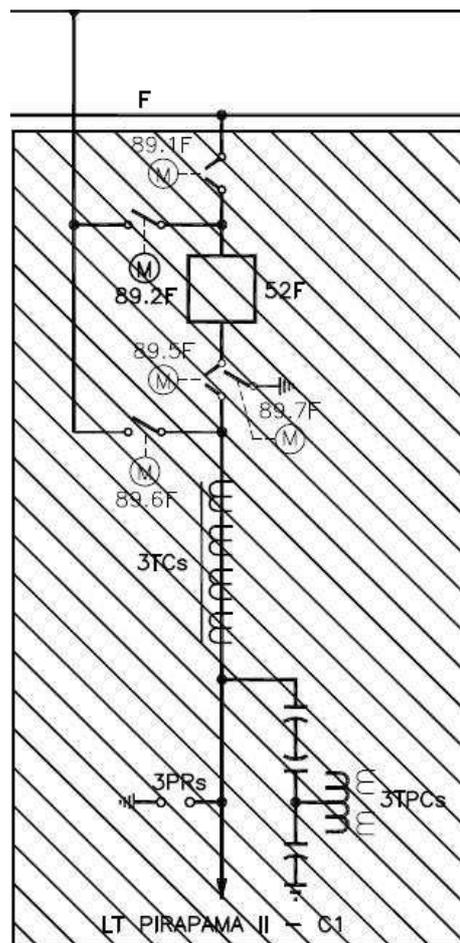


Figura 26 – Unifilar do vão F [Diagrama Funcional, SUD – 4 – F – 04]

CONSIDERAÇÕES FINAIS

Conforme mencionado ao longo do presente trabalho, os sistemas elétricos existentes não estão imunes às perturbações, defeitos e falhas diversas provenientes de fatores internos e externos. Desta forma, a proteção de sistemas elétricos se torna, cada vez mais, uma forte vertente em pesquisas na área da engenharia elétrica. É, portanto, fácil perceber que os avanços tecnológicos têm se concentrado na implementação de dispositivos inteligentes capazes de monitorar o sistema elétrico em questão de forma versátil e confiável. Estes dispositivos são os IED ou simplesmente, relés digitais.

Atualmente, os relés analógicos que por muito tempo foram os responsáveis pela proteção dos sistemas elétricos, têm sido substituídos pelos IED, os quais são capazes de associar vários tipos de proteção simultaneamente.

Este trabalho apresentou de forma sucinta, a elaboração e análise do sistema de proteção da Subestação de Suape II no intuito de evidenciar a programação dos IED que, neste caso, têm função de detectar, localizar e comandar a eliminação de possíveis defeitos na referida subestação. A lógica de proteção apresentada foi elaborada a partir do Projeto Funcional do vão F da subestação de Suape II de forma que é evidenciada a especificação realizada pelo projetista, definindo os sinais de entrada do relé bem como os procedimentos para atuação adequada da proteção que o relé deve realizar.

Portanto, pode-se dizer que este material visa proporcionar ao leitor um ponto de partida para um aprofundamento maior na elaboração e entendimento de lógicas PSL para relés de proteção AREVA com o objetivo de proteger equipamentos como transformadores, geradores, linhas de transmissão, entre outras partes integrantes do sistema elétrico a ser protegido. Vale salientar que a utilização dos relés digitais é uma tendência dos sistemas de proteção, fato este que evidencia a importância das informações a respeito das lógicas PSL trazidas no presente trabalho.

REFERÊNCIAS BIBLIOGRÁFICAS

- (1) **KINDERMANN, G.** *Proteção de Sistemas Elétricos de Potência, Volume I*, Ed. Lablan, 2005.
- (2) **MCDONALD, Jonh D.** *Electric Power Substations Engineering, Second Edition*, Ed. CRC Press, 2006.
- (3) **AREVA T&D**, *MiCOM Current differential Relay - Technical Manual P54x/EN M/J74*