

Reuben Palmer Rezende de Sousa

**Sistemas de Conversão Estáticos
Multiníveis Monofásicos e Trifásicos**

Campina Grande, Brasil

19 de agosto de 2019

Reuben Palmer Rezende de Sousa

**Sistemas de Conversão Estáticos Multiníveis
Monofásicos e Trifásicos**

Tese de doutorado apresentada à Coordenação do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, como parte dos requisitos necessários para a obtenção do título de Doutor em Ciências, no domínio da Engenharia Elétrica.

Universidade Federal de Campina Grande – UFCG

Departamento de Engenharia Elétrica

Programa de Pós-Graduação em Engenharia Elétrica - PPgEE

Orientador: Professor Cursino Brandão Jacobina, Dr. Ing.

Campina Grande, Brasil

19 de agosto de 2019

FICHA CATALOGRÁFICA ELABORADA PELA BIBLIOTECA CENTRAL DA UFCG

S725s Sousa, Reuben Palmer Rezende de.
 Sistemas de conversão estáticos multiníveis monofásicos e trifásicos /
 Reuben Palmer Rezende de Sousa. – Campina Grande, 2019.
 113 f. : il. color.

 Tese (Doutorado em Engenharia Elétrica) – Universidade Federal de
Campina Grande, Centro de Engenharia Elétrica e Informática, 2019.
 "Orientação: Prof. Dr. Ing. Cursino Brandão Jacobina".
 Referências.

 1. Retificadores. 2. Multinível. 3. NPC. 4. CA-CC. 5. Vienna.
 I. Jacobina, Cursino Brandão. II. Título

CDU 621.314(043)

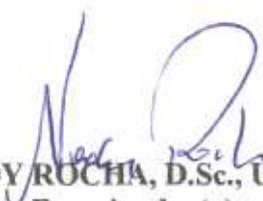
"SISTEMAS DE CONVERSÃO ESTÁTICOS MULTINÍVEIS MONOFÁSICOS E TRIFÁSICOS"

REUBEN PALMER REZENDE DE SOUSA

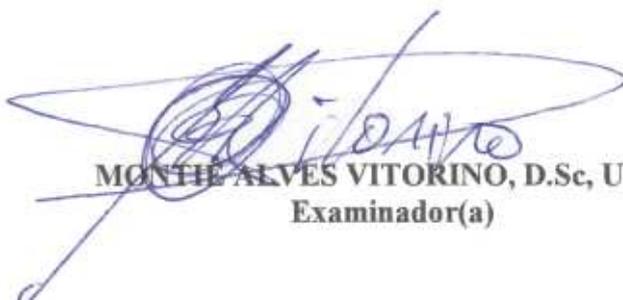
TESE APROVADA EM 19/08/2019


CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Orientador(a)

FRANCISCO DE ASSIS DOS SANTOS NEVES, Dr., UFPE
Examinador(a)


NADY ROCHA, D.Sc., UFPB
Examinador(a)


ALEXANDRE CUNHA OLIVEIRA, D.Sc., UFCG
Examinador(a)


MONTHE ALVES VITORINO, D.Sc, UFCG
Examinador(a)

CAMPINA GRANDE - PB

Este trabalho é dedicado aos meus pais Walmi Tito e Magna Coeli, à minha tia Wilane Wani e à minha avó Severina Pereira, por serem alicerces tão fortes em minha vida.

Agradecimentos

Acima de tudo, a Deus, inteligência suprema, causa primária de todas as coisas.

Ao professor orientador Cursino Brandão Jacobina por ter me dado a oportunidade de ingressar no Laboratório de Eletrônica Industrial e Acionamento de Máquinas (LEIAM), e por ter norteado este trabalho sempre com paciência e compreensão, tornando-o possível. Aos professores Alexandre Oliveira, Nady Rocha, Francisco Neves e Montiê Vitorino pelos melhoramentos sugeridos.

A todos amigos e parceiros de pesquisa do LEIAM, em especial, a: Filipe Bahia, Amanda Monteiro, João Paulo Agra, Phelipe Leal, Louelson Costa, Luciano Barros, Ivan da Silva, Bruna Gehrke, Ruan Gomes, Nayara Ingrid e Nayara Brandão.

Aos funcionários e técnicos do DEE, em especial à Ângela, pela disposição e colaboração.

Finalmente ao CNPq, que proveu o suporte financeiro para a realização deste trabalho.

*"Não importa o que fizeram com você. O que importa é o que você faz com aquilo que fizeram com você."
(Jean-Paul Sartre)*

Resumo

Conversores estáticos com reduzido número de chaves controladas possuem vantagens bastante relevantes, tais como menor complexidade, maior confiabilidade, além da redução de custos. Na busca por topologias mais simples, sem perder a quantidade de níveis das tensões sintetizadas, neste trabalho são propostas oito topologias formadas por conversores estáticos multiníveis, que foram separadas em três grupos. O primeiro grupo compreende três configurações CA-CC *open-end* unidirecionais que surgem a partir da utilização de retificadores Vienna, que são formados por braços semicontrolados. O segundo conjunto de topologias é formado por estruturas conectadas em série decorrentes da mistura de braços de dois níveis com braços NPC de três níveis, e do uso de retificadores Vienna. Dentre essas configurações, apenas uma é bidirecional. A última parte consiste em um conversor CA-CC-CA monofásico unidirecional formado por três braços de três níveis, dos quais dois são NPC convencionais. Dentre esses dois, um é compartilhado entre os lados da rede e da carga. O terceiro braço possui reduzido número de chaves. As análises dos sistemas, incluindo as técnicas PWM, são apresentadas, assim como resultados de simulação e experimentais, de modo a verificar a factibilidade das topologias. Os conversores semicontrolados operam em malha fechada de modo que a tensão e corrente no conversor sejam sincronizadas, evitando distorções na passagem por zero das correntes devido à presença de chaves não controladas. A necessidade do sincronismo decorre do fato da síntese das tensões chaveadas ser dependente não apenas dos estados das chaves, mas também do sentido das correntes do conversor.

Palavras-chave: Multinível, retificadores, NPC, CA-CC, Vienna.

Abstract

Static converters with reduced number of controlled switches have very relevant advantages, such as less complexity, higher reliability and cost savings. Looking for simpler topologies, without losing the amount of voltage levels synthesized, this work proposes eight topologies composed by multilevel static converters, which were separated into three groups. The first group comprises three unidirectional AC-DC open-end configurations arising from the use of Vienna rectifiers, which are formed by semi-controlled legs. The second set of topologies consists of series-connected structures resulting from the mixing of two-level legs with three-level NPC legs, and the use of Vienna rectifiers. Among these configurations, only one is bidirectional. The last part consists of a unidirectional single-phase AC-DC-AC converter comprising three three-level legs, two of which are conventional NPCs. One leg of these two is shared between the grid and load sides. The third leg has reduced number of controlled switches. The analyses of the systems and PWM techniques are presented, as well as, simulation and experimental results to verify the feasibility of the topologies. Semi-controlled converters operate in closed loop so that the voltage and current of the converter are synchronized, avoiding zero crossover current distortions due to the uncontrolled switches. The need for synchronization is due to the synthesis of the switched voltages being dependent not only on the switches states but also on the direction of the converter currents.

Key-words: Multilevel, Rectifiers, NPC, AC-DC, Vienna.

Lista de ilustrações

Figura 1 – Retificadores Vienna trifásicos: (a) Topologia de três níveis composta por seis chaves. (b) Topologia de três níveis composta por três chaves.	6
Figura 2 – Topologias convencionais (a) Conv. 1. (b) Conv 2.	10
Figura 3 – Topologias propostas: (a) Conf 1. (b) Conf 2. (c) Conf. 3.	11
Figura 4 – Diagrama fasorial.	12
Figura 5 – Caminho da corrente i_s fluindo na direção do braço: (a) $[q_{sx} q_{sy}] = [X 0]$, (b) $[q_{sx} q_{sy}] = [X 1]$. Caminho da corrente i_s fluindo em direção oposta ao braço: (c) $[q_{sx} q_{sy}] = [1 X]$ (d) $[q_{sx} q_{sy}] = [0 X]$	17
Figura 6 – Caminhos da corrente para a Conf. 2 quando $i_s \geq 0$: (a) $[X00X]$ (b) $[X01X]$ (c) $[X10X]$ (d) $[X11X]$	17
Figura 7 – Caminhos da corrente para a Conf. 2 quando $i_s < 0$: (a) $[1XX1]$ (b) $[1XX0]$ (c) $[0XX1]$ (d) $[0XX0]$	18
Figura 8 – Caminhos da corrente i_s fluindo em direção ao braço: (a) $q_s = 0$, (b) $q_s = 1$. Caminhos da corrente i_s fluindo em direção oposta ao braço: (c) $q_s = 0$, (d) $q_s = 1$	20
Figura 9 – Caminhos da corrente para a Conf. 3 quando $i_s \geq 0$: (a) $[00]$, (b) $[01]$, (c) $[10]$, (d) $[11]$	20
Figura 10 – Caminhos da corrente para a Conf. 3 quando $i_s < 0$: (a) $[11]$, (b) $[10]$, (c) $[01]$, (d) $[00]$	21
Figura 11 – Diagrama de blocos da estratégia de controle.	25
Figura 12 – Resultados de simulação. Tensão v_{s1} e corrente i_{s1} para: (a) Conf. 1. (b) Conf. 2 ($v_{cA} = v_{cB}$). (c) Conf. 2 ($v_{cA} = 2v_{cB}$). (d) Conf. 3 ($v_{cA} = v_{cB}$). (e) Conf. 3 ($v_{cA} = 2v_{cB}$).	31
Figura 13 – Resultados de simulação. Respostas transitórias a uma variação em degrau de I_s^* . De cima para baixo: i) i_{s1}^* e i_{s1} , ii) v_{sk} , e iii) i_{sk} . (a) Conf. 1. (b) Conf. 2 ($v_{cA} = v_{cB}$). (c) Conf. 2 ($v_{cA} = 2v_{cB}$). (d) Conf. 3 ($v_{cA} = v_{cB}$). (e) Conf. 3 ($v_{cA} = 2v_{cB}$).	32
Figura 14 – Resultados experimentais: tensões v_{s1} e v_{s2} e correntes i_{s1} e i_{s2} para Conf. 2. (a) $v_{cA} = v_{cB}$ e (c) $v_{cA} = 2v_{cB}$	34
Figura 15 – Resultados experimentais: tensões v_{s1} e v_{s2} e correntes i_{s1} e i_{s2} para Conf. 3. (a) $v_{cA} = v_{cB}$ e (c) $v_{cA} = 2v_{cB}$	34
Figura 16 – Topologias convencionais: (a) Conv. 1. (b) Conv. 2.	38
Figura 17 – Topologias propostas: (a) Conf. 1. (b) Conf. 2. (c) Conf. 3. (d) Conf. 4.	39

Figura 18 – Modelos simplificados do sistema, resultantes de: (a) substituição dos braços do conversor por fontes de tensão; (b) reflexão para o lado secundário do transformador; (c) rearranjo das fontes de tensão.	41
Figura 19 – Diagrama de blocos da estratégia de controle.	52
Figura 20 – Resultados de simulação em regime permanente. De cima para baixo: i) Tensão de linha (v_{s12}), ii) i_{sk} , e iii) v_{c1} e v_{c2} . (a) Conf. 1. (b) Conf. 2. (c) Conf. 3 ($\eta = 1$). (d) Conf. 3 ($\eta = 1/2$). (e) Conf. 4 ($\eta = 1$). (f) Conf. 4 ($\eta = 1/2$).	58
Figura 21 – Resultados experimentais. De cima para baixo: tensão de linha, v_{sA10} , ηv_{sB10} e v_{r1} . Pequenas setas verticais em v_{r1} apontam instantes em que ocorrem pulos de níveis de tensão. (a) Conf. 1. (b) Conf. 2. (c) Conf. 3 ($\eta = 1$). (d) Conf. 3 ($\eta = 1/2$). (e) Conf. 4 ($\eta = 1$). (f) Conf. 4 ($\eta = 1/2$).	60
Figura 22 – Resultados experimentais para Conf. 1. Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	61
Figura 23 – Resultados experimentais para Conf. 2. Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	62
Figura 24 – Resultados experimentais para Conf. 3 ($\eta = 1$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	63
Figura 25 – Resultados experimentais para Conf. 3 ($\eta = 1/2$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	64
Figura 26 – Resultados experimentais para Conf. 4 ($\eta = 1$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	65
Figura 27 – Resultados experimentais para Conf. 4 ($\eta = 1/2$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	66
Figura 28 – Configuração proposta, formada por três braços de três níveis - UC3L.	67
Figura 29 – Configurações convencionais. (a) Topologia composta por três braços de dois níveis (C2L). (b) Topologia formada por três braços de três níveis (C3L).	68
Figura 30 – Diagrama fasorial.	70
Figura 31 – Espaços vetoriais correspondentes a: (a) $i_g \geq 0$. (b) $i_g < 0$	73
Figura 32 – Estratégia de controle. (a) Diagrama de blocos. (b) Esquema PLL.	77

Figura 33 – Resultados de simulação da topologia proposta. (a) Tensão da rede (e_g). (b) Corrente da carga (i_l). (c) Corrente da rede (i_g). (d) Corrente do braço compartilhado (i_s).	81
Figura 34 – Resposta das tensões nos capacitores do barramento CC diante de uma perturbação em $t = 1,0$ s. (a) Utilizando a técnica proposta de balanceamento. (b) Sem balanceamento de tensão.	81
Figura 35 – Resultado experimental da topologia proposta. De cima para baixo: corrente da carga, corrente da rede, tensão da carga e tensão da rede.	83
Figura 36 – Resultado experimental da topologia C3L. De cima para baixo: corrente da carga, corrente da rede, tensão da carga e tensão da rede.	83
Figura 37 – Resultado experimental da topologia proposta. Medição do THD de i_g : 3,69%.	83
Figura 38 – Resultado experimental da topologia C3L. Medição do THD de i_g : 3,61%.	83
Figura 39 – Resultado experimental da topologia proposta alimentando uma carga não-linear. De cima para baixo: corrente da carga, corrente da rede, tensão da carga e tensão da rede.	84
Figura 40 – Resultado experimental da topologia C3L. De cima para baixo: corrente da carga, corrente da rede, corrente do braço compartilhado s	84
Figura 41 – Carga não-linear utilizada.	84
Figura 42 – Resultados experimentais da topologia proposta. Transitório ocasionado por uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.	85
Figura 43 – Topologia <i>open-end</i>	89
Figura 44 – Topologia formada por conversores conectados em série.	89
Figura 45 – Topologia CA-CC-CA unidirecional.	90

Lista de tabelas

Tabela 1 – Níveis de tensão sintetizados por Conf. 1.	15
Tabela 2 – Níveis de tensão sintetizados por Conf. 2.	16
Tabela 3 – Níveis de tensão sintetizados por Conf. 3.	19
Tabela 4 – Ciclos de trabalho das chaves - Conf. 1.	22
Tabela 5 – Ciclos de trabalho das chaves - Conf. 2 ($v_{cA} = v_{cB} = v_c$).	23
Tabela 6 – Ciclos de trabalho das chaves - Conf. 2 ($v_{cA} = 2v_{cB} = 2v_c$).	23
Tabela 7 – Ciclos de trabalho das chaves - Conf. 3 ($v_{cA} = v_{cB} = v_c$).	23
Tabela 8 – Ciclos de trabalho das chaves - Conf. 3 ($v_{cA} = 2v_{cB} = 2v_c$).	23
Tabela 9 – Parâmetros.	25
Tabela 10 – Número de chaves e diodos.	26
Tabela 11 – Número de níveis.	26
Tabela 12 – Tensões sobre os semicondutores.	27
Tabela 13 – WTHD das topologias estudadas.	28
Tabela 14 – Perdas das topologias estudadas.	29
Tabela 15 – Frequências médias de chaveamento das chaves.	29
Tabela 16 – Parâmetros experimentais.	33
Tabela 17 – Níveis de tensão sintetizados por Conf. 1.	41
Tabela 18 – Níveis de tensão sintetizados por Conf. 2.	43
Tabela 19 – Níveis de tensão sintetizados por Conf. 3.	44
Tabela 20 – Níveis de tensão sintetizados por Conf. 4.	45
Tabela 21 – Ciclos de trabalho das chaves - Conf. 1.	47
Tabela 22 – Ciclos de trabalho das chaves - Conf. 2.	47
Tabela 23 – Ciclos de trabalho das chaves - Conf. 3 ($\eta = 1$).	47
Tabela 24 – Ciclos de trabalho das chaves - Conf. 3 ($\eta = 1/2$).	47
Tabela 25 – Ciclos de trabalho das chaves - Conf. 4 ($\eta = 1$).	48
Tabela 26 – Ciclos de trabalho das chaves - Conf. 4 ($\eta = 1/2$).	48
Tabela 27 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 1 e Conf. 2.	50
Tabela 28 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 1 e Conf. 2.	50
Tabela 29 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 3.	50
Tabela 30 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 3.	51
Tabela 31 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 4.	51
Tabela 32 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 4.	51
Tabela 33 – Parâmetros.	52
Tabela 34 – Número de chaves e diodos.	53

Tabela 35 – Número de níveis.	54
Tabela 36 – Tensões sobre os semicondutores.	54
Tabela 37 – Valores de WTHD das configurações estudadas.	55
Tabela 38 – Perdas nos semicondutores das configurações estudadas.	56
Tabela 39 – Contribuições dos Conversores A e B nas perdas por condução de Conf. 3 e Conf. 4.	57
Tabela 40 – Parâmetros de simulação.	57
Tabela 41 – Parâmetros da montagem experimental.	59
Tabela 42 – Operação do braço do lado do retificador.	69
Tabela 43 – Vetores e os respectivos estados das chaves e níveis de tensão ($i_g \geq 0$).	71
Tabela 44 – Vetores e os respectivos estados das chaves e níveis de tensão ($i_g < 0$).	72
Tabela 45 – Representação dos estados dos braços do conversor de acordo com a tensão de polo.	72
Tabela 46 – Sequência de aplicação dos vetores para configuração UC3L.	75
Tabela 47 – Condições de corrente e tensão e os respectivos vetores a serem utilizados.	76
Tabela 48 – Parâmetros.	77
Tabela 49 – Valores de WTHD (%) das tensões sintetizadas.	79
Tabela 50 – Valores de THD (%) das correntes da rede e da carga.	79
Tabela 51 – Perdas nos semicondutores das topologias convencionais e proposta em porcentagem da potência do conversor.	80
Tabela 52 – Frequência média de chaveamento durante 0,1 s.	80

Lista de abreviaturas e siglas

CA	Corrente Alternada
CC	Corrente Contínua
CHB	Ponte-H em Cascata (<i>Cascaded H-Bridge</i>)
CB-PWM	Abordagem PWM Baseada em Portadora (<i>Carrier Based Pulse Width Modulation</i>)
DSCC	Dupla Estrela Baseada em Células de Meia ponte (<i>Double-Star Chopper Cells</i>)
DSP	Processador Digital de Sinais (<i>Digital Signal Processor</i>)
FC	Capacitor Flutuante (<i>Floating Capacitor</i>)
IEA	Agência Internacional de Energia (<i>International Energy Agency</i>)
IEC	Comissão Eletrotécnica Internacional (<i>International Electrotechnical Commission</i>)
IGBT	Transistor Bipolar de Porta Isolada (<i>Insulated-Gate Bipolar Transistor</i>)
MLI	Inversor Multinível (<i>Multilevel Inverter</i>)
MMC	Conversor Modular Multinível (<i>Multilevel Modular Converter</i>)
MPPT	Monitoramento do Ponto de Máxima Potência (<i>Maximum Power Point Tracking</i>)
NPC	Ponto Neutro Grampeado (<i>Neutral-Point-Clamped</i>)
OEW	Enrolamentos de Terminais Abertos (<i>Open-end Winding</i>)
PI	Proporcional-Integral
PLL	Elo Travado em Fase (<i>Phase-Locked Loop</i>)
PMSM	Máquina Síncrona de Ímã Permanente (<i>Permanent Magnet Synchronous Machine</i>)
PWM	Modulação por Largura de Pulso (<i>Pulse Width Modulation</i>)

RMS	Valor Médio Quadrático (<i>Root Mean Square</i>)
SRF-PLL	PLL - Referencial Síncrono (<i>Synchronous Reference Frame PLL</i>)
SV-PWM	PWM Vetorial (<i>Space Vector PWM</i>)
THD	Distorção Harmônica Total (<i>Total Harmonic Distortion</i>)
WTHD	Distorção Harmônica Total Ponderada (<i>Weighted Total Harmonic Distortion</i>)
UPS	Fonte de Alimentação Ininterrupta (<i>Uninterrupted Power Source</i>)

Sumário

	1 INTRODUÇÃO	1
1.1	Localização do tema	1
1.2	Motivação e contribuições do trabalho	2
1.3	Revisão bibliográfica	2
1.4	Contribuições do trabalho	7
1.5	Produção gerada	8
	2 CONFIGURAÇÕES OPEN-END	9
2.1	Modelo do sistema	10
2.1.1	Nomenclatura	10
2.1.2	Cálculo de v_s e i_s em regime permanente	12
2.1.3	Modelo dinâmico	13
2.1.4	Tensões sintetizadas - Conf. 1	13
2.1.5	Tensões sintetizadas - Conf. 2	15
2.1.6	Tensões sintetizadas - Conf. 3	17
2.2	Técnica PWM	20
2.3	Estratégia de controle	24
2.4	Comparação entre as topologias convencionais e propostas 25	
2.4.1	Número de chaves e diodos	25
2.4.2	Níveis de tensão	26
2.4.3	Tensão sobre os dispositivos semicondutores	27
2.4.4	Distorção harmônica	27
2.4.5	Perdas nos dispositivos semicondutores	28
2.5	Resultados de simulação e experimentais	30
2.6	Conclusões	34
	3 CONVERSORES CONECTADOS EM SÉRIE	36
3.1	Modelo do sistema	37
3.1.1	Modelo dinâmico	38
3.1.2	Tensões sintetizadas - Conf. 1	40
3.1.3	Tensões sintetizadas - Conf. 2	42
3.1.4	Tensões sintetizadas - Conf. 3	43
3.1.5	Tensões sintetizadas - Conf. 4	44
3.2	Estratégia PWM	45

3.2.1	Balanceamento das tensões dos capacitores	46
3.3	Estratégia de controle	50
3.4	Comparação entre as topologias convencionais e propostas 52	
3.4.1	Número de chaves e diodos	52
3.4.2	Níveis de tensão	53
3.4.3	Tensão sobre os dispositivos semicondutores	54
3.4.4	Distorção harmônica	54
3.4.5	Perdas nos dispositivos semicondutores	55
3.5	Resultados de simulação e experimentais	57
3.6	Conclusões	59
	4 CONVERSOR MONOFÁSICO CA-CC-CA DE TRÊS BRAÇOS 67	
4.1	Modelo do sistema	68
4.1.1	Corrente no braço compartilhado	69
4.2	Estratégia PWM	70
4.2.1	Balanceamento das tensões dos capacitores	75
4.3	Estratégia de controle	75
4.4	Comparação entre as topologias convencionais e a proposta 76	
4.4.1	Número de chaves e diodos	77
4.4.2	Níveis de tensão	78
4.4.3	Tensão sobre os dispositivos semicondutores	78
4.4.4	Distorção harmônica	78
4.4.5	Perdas nos dispositivos semicondutores	79
4.5	Resultados de simulação	80
4.6	Resultados experimentais	81
4.7	Conclusões	83
	5 CONCLUSÕES GERAIS E TRABALHOS FUTUROS 86	
5.1	Conclusões gerais	86
5.2	Trabalhos futuros	88
	REFERÊNCIAS	91

1 | Introdução

1.1 Localização do tema

Os carros híbridos e elétricos, que foram preteridos aos veículos de combustão interna desde a década de 1930, tiveram seu desenvolvimento retomado nos últimos anos e alguns fatos mostram o futuro promissor dessa tecnologia: até 2030 a Alemanha pretende eliminar carros a combustão e o Reino Unido anunciou que acabará com a venda de carros novos movidos a gasolina e a diesel até 2040. Ao mesmo tempo, a compra de energia limpa por corporações bate recorde em 2017 e, segundo um relatório publicado no mesmo ano pela Agência Internacional de Energia (IEA), pela primeira vez o ritmo de crescimento de fontes renováveis de energia é maior que o de combustíveis fósseis. A IEA acredita que até 2022 o setor renovável pode crescer 43% no mundo todo, acumulando 920 GW.

O que esses dois cenários mundiais têm em comum? Eles mostram que a demanda por conversores estáticos de potência não para de crescer, uma vez que a integração de renováveis necessita desse tipo de tecnologia. De acordo com o número de níveis, os conversores estáticos podem ser classificados em dois grupos: dois níveis e multiníveis.

Os conversores multiníveis possuem diversas vantagens sobre aqueles de dois níveis, dentre as quais podem-se citar a melhor qualidade de energia, e menor interferência eletromagnética. Entretanto, os conversores multiníveis apresentam maior complexidade devido ao maior número de dispositivos em sua estrutura e, de forma geral, necessitam de várias fontes CC isoladas. O aumento da complexidade reduz a confiabilidade e aumenta os custos. Assim, a busca por conversores mais confiáveis e de custo reduzido é uma área de pesquisa cada vez mais atraente no âmbito da eletrônica de potência.

O desenvolvimento de novas técnicas de fabricação dos dispositivos semicondutores é uma forma de se reduzir custos e melhorar a confiabilidade. Outro meio de se alcançar esses dois objetivos é por meio da redução do número de componentes do circuito, sem necessariamente haver perdas de qualidade de energia. A mistura entre braços que sintetizam

diferentes quantidades de níveis na estrutura é uma forma mais direta de simplificação. A substituição de chaves ativas por diodos na estrutura do conversor também leva a circuitos mais simples, entretanto, esta última alternativa leva a conversores unidirecionais, em que apenas a conversão CA-CC é possível.

1.2 Motivação e contribuições do trabalho

De modo geral, o elevado número de componentes tem por consequência maior custo dos conversores estáticos de potência. Além disso, estão associadas maior complexidade e redução da confiabilidade do sistema. Dessa forma, a busca por topologias de número reduzido de componentes, mantendo-se a qualidade de energia igual ou aproximada, se faz importante na eletrônica de potência.

Assim, são propostas neste trabalho estruturas resultantes tanto da mistura entre braços de dois e três níveis, quanto da substituição de chaves ativas por diodos, de modo a se obterem topologias mais simples, e conseqüentemente, mais confiáveis e de menor custo.

As topologias estudadas são divididas em três grupos: configurações em *open-end*, em série, e conversor CA-CC-CA. São propostas três topologias no primeiro grupo, quatro no segundo e no último grupo é proposta uma configuração.

São abordados os seguintes tópicos para cada configuração estudada:

- Estratégia PWM;
- Estratégia de controle;
- Balanceamento do ponto central do barramento CC, discutido nas configurações do tipo série e CA-CC-CA;
- Distorção harmônica;
- Perdas de potência nos dispositivos semicondutores;

1.3 Revisão bibliográfica

Os conversores com braços de dois níveis possuem algumas desvantagens quando comparados com os multiníveis, tais quais maior estresse de tensão nos dispositivos semicondutores, menor eficiência e formas de onda de qualidade inferior (RAJEEVAN et al., 2013). Dentre as topologias multiníveis presentes na literatura, três tipos têm sido extensivamente investigadas: Ponto Neutro Grampeado (NPC) (RODRIGUEZ et al., 2010),

Capacitor Flutuante (FC) (DIECKERHOFF; BERNET; KRUG, 2005; MEYNARD et al., 2002), e ponte H em cascata (CHB) (DIXON et al., 2007; KOURO et al., 2012).

Apesar de alguns autores apontarem algumas questões sobre a necessidade de balanceamento de tensão e maior complexidade (CELANOVIC; BOROYEVICH, 2000; SOEIRO; KOLAR, 2013a), o uso de conversores multiníveis é difundido na indústria devido a suas vantagens, e são considerados como uma das soluções industriais de alto desempenho e para aplicações que exigem qualidade de energia (BATSCHAUER; MUSSA; HELDWEIN, 2012; RAHIM; ELIAS; HEW, 2013; CAPELLA et al., 2015; LÓPEZ et al., 2016), sendo uma tecnologia madura e comprovada (KOURO et al., 2010). Além disso, conversores multiníveis são largamente utilizados em aplicações de média tensão, e.g., laminadores, ventiladores, bombas, equipamentos náuticos, mineração, locomotivas, e energia renovável (KOURO et al., 2010; NABAE; TAKAHASHI; AKAGI, 1981; ABU-RUB et al., 2010; BRUCKNER; BERNET; GULDNER, 2005; LEZANA et al., 2010). Estudos recentes têm mostrado que o NPC é também uma alternativa promissora em aplicações de baixa tensão (TEICHMANN; BERNET, 2005; SCHWEIZER et al., 2010).

Várias topologias têm sido propostas na literatura visando a redução do número de componentes dos circuitos (AALAMI; BABAEI; SABAH, 2018; KANGARLU; BABAEI, 2013; ELIAS et al., 2014; EBRAHIMI; BABAEI; GHAREHPETIAN, 2011). No que se refere às topologias em cascata, em (EBRAHIMI; BABAEI; GHAREHPETIAN, 2012) é apresentada uma estrutura multinível com reduzido número de elementos em comparação à topologia em cascata convencional. Sua estrutura consiste em um módulo multinível conectado a um conversor ponte H; possui $n - 1$ capacitores em sua estrutura (sendo n o número de chaves que não fazem parte do conversor ponte H) e, portanto, exige igual número de fontes CC isoladas. Além disso, sua ponte H, formada por braços de 2 níveis, é submetida à alta tensão de bloqueio.

Com o objetivo de mitigar problemas encontrados em (EBRAHIMI; BABAEI; GHAREHPETIAN, 2012), é proposta em (ALISHAH et al., 2015) uma nova estrutura de conversor multinível simétrica com menor número de elementos, em que a razão do número de IGBTs sobre a quantidade de níveis sintetizados é menor que a topologia apresentada em (EBRAHIMI; BABAEI; GHAREHPETIAN, 2012). Porém essa configuração demanda $n + 1$ capacitores na estrutura (em que n é o número de chaves que não fazem parte da estrutura da ponte H), e além disso, para alimentá-los, é necessária a utilização de várias pontes retificadoras conectadas a um transformador de múltiplos enrolamentos.

O acionamento de máquina com enrolamentos abertos (OEW - *Open-end Windig*), consiste em alimentar o motor em ambos os terminais dos enrolamentos abertos do estator da máquina; é uma forma interessante de acionamento, uma vez que é possível obter

tensões multiníveis através de topologias que sintetizam menos níveis. Desde a primeira configuração *open-end*, proposta por Stemmler e Geggenbach no ano de 1993 (STEMMLER; GUGGENBACH, 1993), várias topologias de acionamento OEW têm sido discutidas na literatura, com diferentes técnicas de modulação e esquemas de controle (MAIA et al., 2017; MELO; JACOBINA; FREITAS, 2017; BAIJU et al., 2004; CASADEI et al., 2008; GAO et al., 2007; KWAK; SUL, 2008). As configurações OEW de conversores de potência têm algumas vantagens sobre aquelas com neutro, tais como supressão de tensões de modo comum, melhor qualidade das tensões sintetizadas, flexibilidade de controle e necessidade de menor tensão nos barramentos CC (DIAB et al., 2018; FIGARADO et al., 2010). Se dois barramentos CC são adotados, as correntes de circulação nos enrolamentos da máquina são anuladas e diferentes combinações de tensão nos barramentos CC levam a maior número de níveis de tensão (SEKHAR; SRINIVAS, 2018; MAIA et al., 2017; WANG et al., 2013).

É proposta em (FOTI et al., 2018) uma configuração na qual um inversor multinível (MLI) genérico NPC de n níveis e outro de 2 níveis são conectados em *open-end* a uma máquina CA, sendo este último alimentado por capacitor flutuante. Essa é uma característica interessante, uma vez que apenas um barramento CC é necessário. Além disso, a forma de onda do conversor MLI é de baixa frequência, em forma de escada, reduzindo as perdas por chaveamento, enquanto a maior frequência de chaveamento é aplicada através do conversor de 2 níveis. A topologia proposta, operando com o MLI de 3 e de 5 níveis é comparada com topologias com neutro convencionais NPC de 3 e 5 níveis. Claramente a topologia proposta apresenta superioridade em termos de distorção harmônica, por ser capaz de sintetizar mais níveis de tensão que as topologias convencionais.

Em (SILVA et al., 2015) é proposto um inversor OEW capaz de sintetizar 21 níveis de tensão e que consiste em um conversor MMC com DSCC (*Double-Star Chopper Cells*) e um conversor tradicional de dois níveis. Cada um dos três braços do conversor DSCC conta com 4 capacitores eletrolíticos em sua estrutura e 8 chaves ativas. Assim, o conversor DSCC possui 12 capacitores em seus braços, cujas tensões são monitoradas, juntamente com as seis correntes nos braços, totalizando 18 sensores. Além disso, a configuração totaliza 30 chaves ativas. Essa é uma estrutura complexa, até mesmo quando comparada com a topologia OEW tradicional formada apenas por braços NPC, que é capaz de gerar 17 níveis (ou até 23 com relação de tensão 2:1 entre os barramentos CC) e possui 24 chaves ativas e exige apenas 4 sensores de tensão para a equalização das tensões nos capacitores.

Outra topologia *open-end* formada por dois conversores MMC é apresentada em (DIAB et al., 2018). Uma característica de destaque dessa configuração é a possibilidade de acionamento da máquina em torque nominal em velocidade nula, uma vez que conversores MMC apresentam problema de *ripple* nos capacitores quando o acionamento ocorre em

baixas velocidades.

De forma geral, nos domínios da conversão CA em CC, os conversores podem ser classificados de acordo com o fluxo de potência em bidirecionais ou unidirecionais. O primeiro grupo compreende conversores completamente controláveis, que também podem realizar a conversão do domínio CC para CA, possuem baixa distorção harmônica e operam com alto fator de potência. Entretanto, são mais complexos, (especialmente as topologias multiníveis), menos confiáveis e de maior custo.

Quando o fluxo de potência bidirecional não é necessário, a complexidade do sistema pode ser reduzida com o uso de conversores unidirecionais, uma vez que conversores completamente controláveis possuem maior número de chaves de potência (LIN; YANG, 2005). Dentre os conversores unidirecionais, encontram-se os retificadores passivos, que de modo geral apresentam baixo custo, alta eficiência e confiabilidade. Entretanto, normalmente injetam harmônicos de corrente na rede e estágios de filtragem adicionais são necessários para que seja obtido o fator de potência unitário.

Os retificadores Vienna possuem as características positivas dos conversores passivos e completamente controlados. De modo geral, são formados por uma ponte a diodo operando juntamente a um conversor *boost*, sendo menos complexos, de menor custo, e mais confiáveis em relação àqueles completamente controlados. Além disso, ao contrário dos retificadores passivos, permitem o controle da tensão CC de saída, operam com fator de potência próximo da unidade e as correntes do lado CA possuem forma senoidal.

Devido à suas vantagens, o retificador Vienna tem sido objeto de estudo nas últimas décadas (LIU et al., 2017; BURGOS et al., 2008; ADHIKARI; IV; PANDA, 2017; SOEIRO; KOLAR, 2013b; HELDWEIN; MUSSA; BARBI, 2010; LIN; WEI, 2004; LIN; YANG, 2005), sendo aplicado em sistemas de telecomunicações, sistemas de conversão de energia eólica (LEE; LEE, 2016), filtros ativos, fontes de alimentação para aeronaves e em outras aplicações nas quais estresse de tensão e densidade de potência são critérios de grande importância (ZHANG et al., 2013).

Na Figura 1 são mostradas duas formas de implementação do retificador Vienna, conforme apresentado em (KOLAR; ZACH, 1997; AL., 2018). Na Figura 1a é ilustrada a configuração formada por 6 chaves ativas e 18 diodos, enquanto a topologia apresentada na Figura 1b consiste em apenas 3 chaves e igual quantidade de diodos. Portanto, a configuração da Figura 1b possui menor quantidade de dispositivos semicondutores (diodos e chaves) em sua estrutura, quando comparada com o circuito da Figura 1a. Ambas estruturas possuem naturalmente a característica de não ser possível haver curto-circuito ocasionado pelas chaves ativas, independentemente de seus estados de condução.

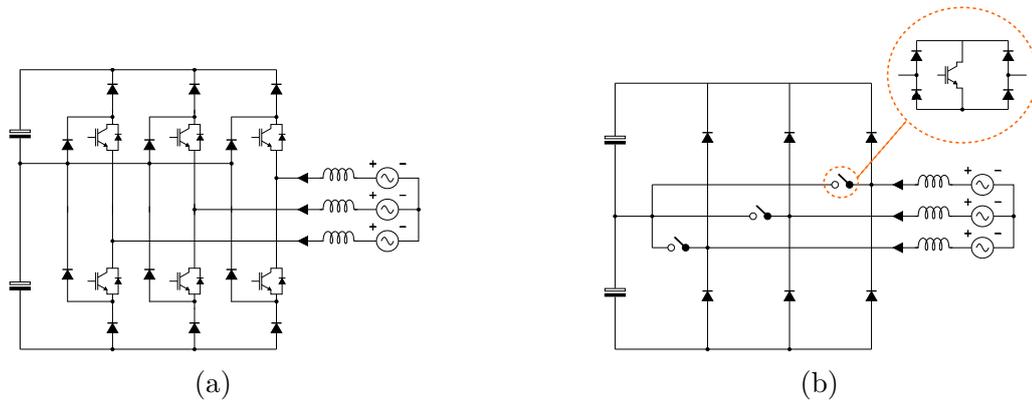


Figura 1 – Retificadores Vienna trifásicos: (a) Topologia de três níveis composta por seis chaves. (b) Topologia de três níveis composta por três chaves.

Os conversores CA-CC-CA monofásicos têm seu uso difundido em diversas aplicações, como reguladores de tensão, filtros de potência ativa universal, fontes de alimentação de emergência e fontes de alimentação ininterruptas (UPS), conectando cargas sensíveis que precisam de tensão CA estável (por exemplo, computadores, equipamentos de comunicação e instrumentação biomédica, etc.) a fontes de energia instáveis (KWON; KWON; KWON, 2018).

Diversos conversores monofásicos têm sido estudados na literatura com o objetivo de alimentar cargas CA monofásicas, como motores elétricos e equipamentos eletrônicos (DIAO et al., 2016; RODRIGUEZ; LAI; PENG, 2002; MALINOWSKI et al., 2010). Um sistema de fonte de alimentação ininterrupta CA-CC-CA monofásico geralmente emprega um conversor com três braços de dois níveis (CHOI et al., 2005b; JACOBINA; OLIVEIRA; SILVA, 2006; KWON; KIM; KWON, 2013; JACOBINA et al., 2012).

Um conversor CA-CC-CA de três braços que opera como carregador de bateria e como inversor é proposto em (CHOI et al., 2005a). Nesta topologia, o lado do carregador é conectado à rede e opera corrigindo o fator de potência. Um braço é utilizado para carga de bateria enquanto outro braço sintetiza a tensão de saída. O terceiro braço é compartilhado entre esses dois lados do conversor.

Visando aplicações envolvendo cargas críticas, é projetado e implementado em (CHIANG et al., 2010) um sistema híbrido que combina geração eólica e fotovoltaica formado por um conversor de seis braços, dos quais três são utilizados no lado retificador. A geração fotovoltaica, a geração eólica e o carregamento de bateria utilizam um braço cada.

Alternativamente, os braços de dois níveis podem ser substituídos por três braços de NPC (FREITAS et al., 2010). Em (FREITAS et al., 2010) é proposto um conversor

CA-CC-CA de três braços NPC, discutida a equalização das tensões dos capacitores através da abordagem vetorial da estratégia PWM.

Baseado naquele apresentado em (FREITAS et al., 2010), é proposto em (KWON; KIM; KWON, 2013) um conversor CA-CC-CA de três braços dentre os quais apenas um opera em alta frequência, enquanto os outros dois chaveiam na frequência da rede. Conseqüentemente, as perdas por chaveamento nos dispositivos semicondutores é reduzida consideravelmente.

Ainda no contexto dos braços NPC de três níveis, é apresentado em (MLODZIKOWSKI et al., 2013) um conversor de três braços cujo lado retificador é conectado a uma Máquina Síncrona a Ímã Permanente (PMSM - *Permanent Magnet Synchronous Machine*) trifásica e o lado inversor é conectado à rede monofásica. Dessa forma, a redução da quantidade de dispositivos semicondutores é uma vantagem interessante dessa topologia.

A interface entre sistemas trifásico e monofásico também é tratada em (ROCHA et al., 2016), que propõe duas topologias com reduzido número de chaves que permitem a conexão de carga trifásica à rede monofásica. No lado da rede, dois retificadores monofásicos são conectados em paralelo para redução da potência processada pelas chaves.

1.4 Contribuições do trabalho

Ao longo deste trabalho são propostas e analisadas oito topologias, que são comparadas com cinco outras já existentes na literatura, consideradas convencionais. As configurações estudadas foram classificadas em três conjuntos.

O primeiro grupo é formado por topologias *open-end* trifásicas unidirecionais, visando aplicações em sistemas de geração eólica. Cada topologia é formada por dois conversores trifásicos, e origina-se da combinação destes, que podem ser do tipo NPC com braços de três níveis, ou unidirecionais. Neste último caso, são utilizados retificadores Vienna ou ponte retificadora a diodo, todos trifásicos. As análises são realizadas para a condição de tensões iguais nos barramentos, e, quando possível, para condição em que a tensão de um barramento é o dobro da tensão do outro.

O segundo conjunto é formado por quatro configurações nas quais cada uma é constituída por dois conversores conectados em série através de um transformador. Assim como no grupo anterior, essas configurações também podem ser aplicadas em sistemas de geração eólica, por exemplo. Dentre as quatro topologias, apenas uma é constituída exclusivamente por conversores bidirecionais, sendo, portanto, a única bidirecional. As demais possuem ao menos um conversor unidirecional, que pode ser do tipo Vienna ou retificador a diodo. De forma análoga aos sistemas do primeiro grupo, as configurações

são analisadas considerando-se a relação de espiras do transformador unitária, e quando aplicável, para a relação 1:2 de espiras.

Por fim, é proposto um conversor CA-CC-CA unidirecional monofásico, que pode ser aplicado em sistemas de UPS, ou em equipamentos reguladores de tensão. Essa configuração é formada por três braços de três níveis, dentre os quais um possui número reduzido de chaves e os outros dois são do tipo NPC.

Conforme mencionado anteriormente, todas as configurações propostas são caracterizadas e analisadas através de figuras de mérito, como distorção harmônica, perdas nos dispositivos semicondutores, número de chaves ativas, e níveis de tensão sobre os dispositivos.

1.5 Produção gerada

Este trabalho teve como consequência três artigos publicados em congressos patrocinados pelo IEEE, sendo um através do APEC 2017 (SOUSA; JACOBINA, 2017), e dois através do ECCE 2017 (SOUSA; JACOBINA; BARROS, 2017; SOUSA et al., 2017). Além disso, dois artigos foram publicados em periódico (*IEEE Transactions on Industry Applications*) (SOUSA et al., 2019a; SOUSA et al., 2019b).

2 | Configurações *open-end*

Cada topologia proposta neste capítulo é composta por dois conversores trifásicos, denominados Conversor A e Conversor B, ou ainda lado A e lado B, respectivamente, associados a barramentos CC isolados. Na Figura 2 são mostradas as configurações Conv. 1 e Conv. 2, consideradas convencionais e que foram escolhidas para fins de comparação. Conv. 1 é formada por um conversor NPC (no lado A) e um conversor de dois níveis (no lado B), enquanto que Conv. 2 é baseada em dois conversores NPC (nos lados A e B). Os componentes circulos por uma linha tracejada representam uma máquina síncrona de ímã permanente (PMSM - *Permanent Magnet Synchronous Machine*) que é acoplada a um sistema de conversão de energia eólica.

Na Figura 3 estão ilustradas as topologias propostas. Conf. 1, ilustrada na Figura 3a, é comparada à Conv. 1; seu lado A é um conversor NPC enquanto que seu lado B é um retificador a diodo. Conf. 2, mostrada na Figura 3b, e Conf. 3, ilustrada na Figura 3c, são baseadas em retificadores Vienna apresentados em (HELDWEIN; MUSSA; BARBI, 2010) e em (KOLAR; ZACH, 1997), respectivamente. Os lados A e B de Conf. 2, assim como no caso de Conf. 3, são retificadores Vienna trifásicos. Na Figura 3c é detalhado o circuito de um dos interruptores, que é formado por uma chave ativa e quatro diodos retificadores, conforme destacado para S_{u3} .

As configurações propostas apresentam reduzido número de chaves em relação às convencionais. A configuração Conf. 1 é constituída por 12 chaves ativas, ao passo que Conv. 1 é formada por 18 chaves de potência. As topologias Conf. 2 e Conf. 3 possuem 12 e 6 chaves ativas, respectivamente, enquanto que Conv. 2 possui 24 chaves. As topologias propostas são analisadas para tensões de barramento CC iguais. O caso em que a tensão do barramento CC do lado A é o dobro daquela no barramento do lado B também é analisado para Conf. 2 e para Conf. 3. Para a mesma relação entre as tensões de barramento, Conv. 1 e Conf. 1 apresentam a mesma quantidade de níveis de tensão. Isso também ocorre para Conv. 2, Conf. 2 e Conf. 3.

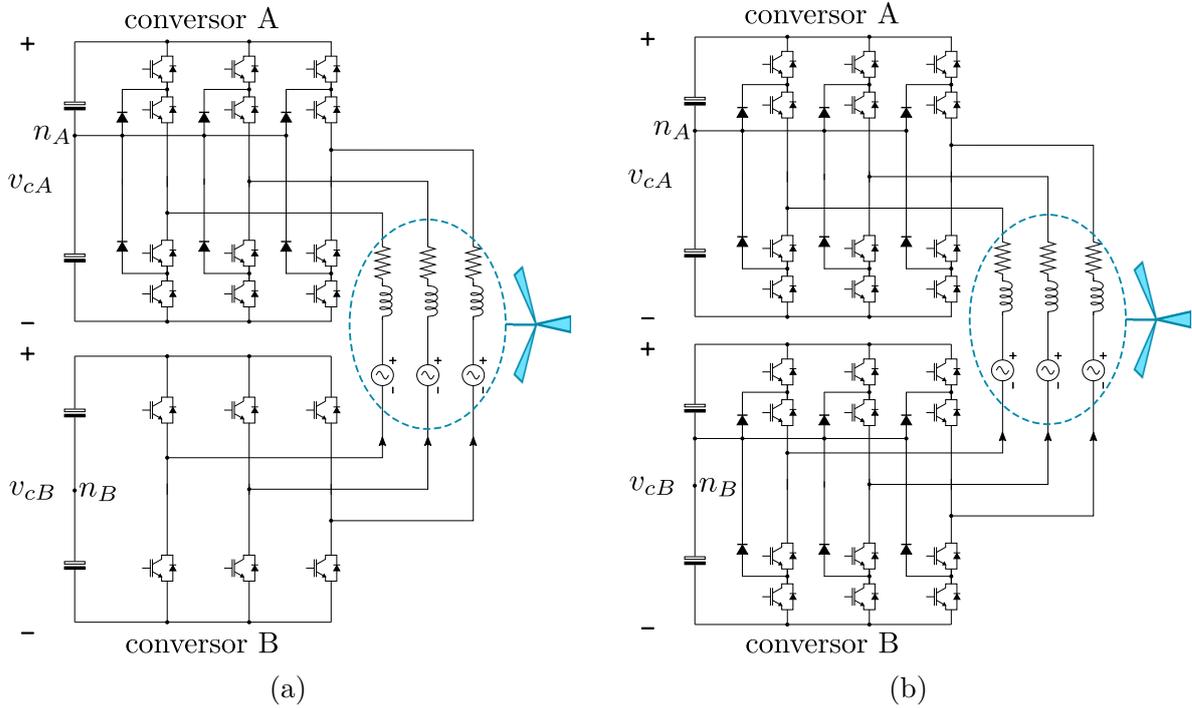


Figura 2 – Topologias convencionais (a) Conv. 1. (b) Conv 2.

2.1 Modelo do sistema

Esta seção apresenta o modelo dinâmico e a análise de regime permanente válidos para as topologias estudadas. Em seguida, as tensões dos conversores são descritas em função dos estados das chaves para as topologias propostas.

2.1.1 Nomenclatura

Os conversores A e B são referenciados através dos índices A e B, respectivamente. Por exemplo, v_{cA} e v_{cB} são as tensões dos barramentos CC dos conversores A e B, respectivamente.

A variável q_s representa não apenas as chaves ativas, mas também seus estados de condução. Se $q_s = 0$, a respectiva chave está aberta; enquanto que está fechada quando $q_s = 1$. Além disso, se as tensões de polo não dependem de uma chave específica do braço, atribui-se o estado X a ela, significando que ela pode estar aberta ou fechada e que seu estado é irrelevante. O estado X ocorre especificamente para a Conf. 2.

Em todas as topologias, cada fase é indexada por $k = \{1,2,3\}$. São utilizados os subíndices a e b para indexar as chaves do conversor NPC de Conf. 1.

Cada braço da Conf. 2 tem duas chaves ativas (ver Fig. Figura 3b), sendo x e y os subscritos das chaves superior e inferior do Conversor A, respectivamente. Analogamente,

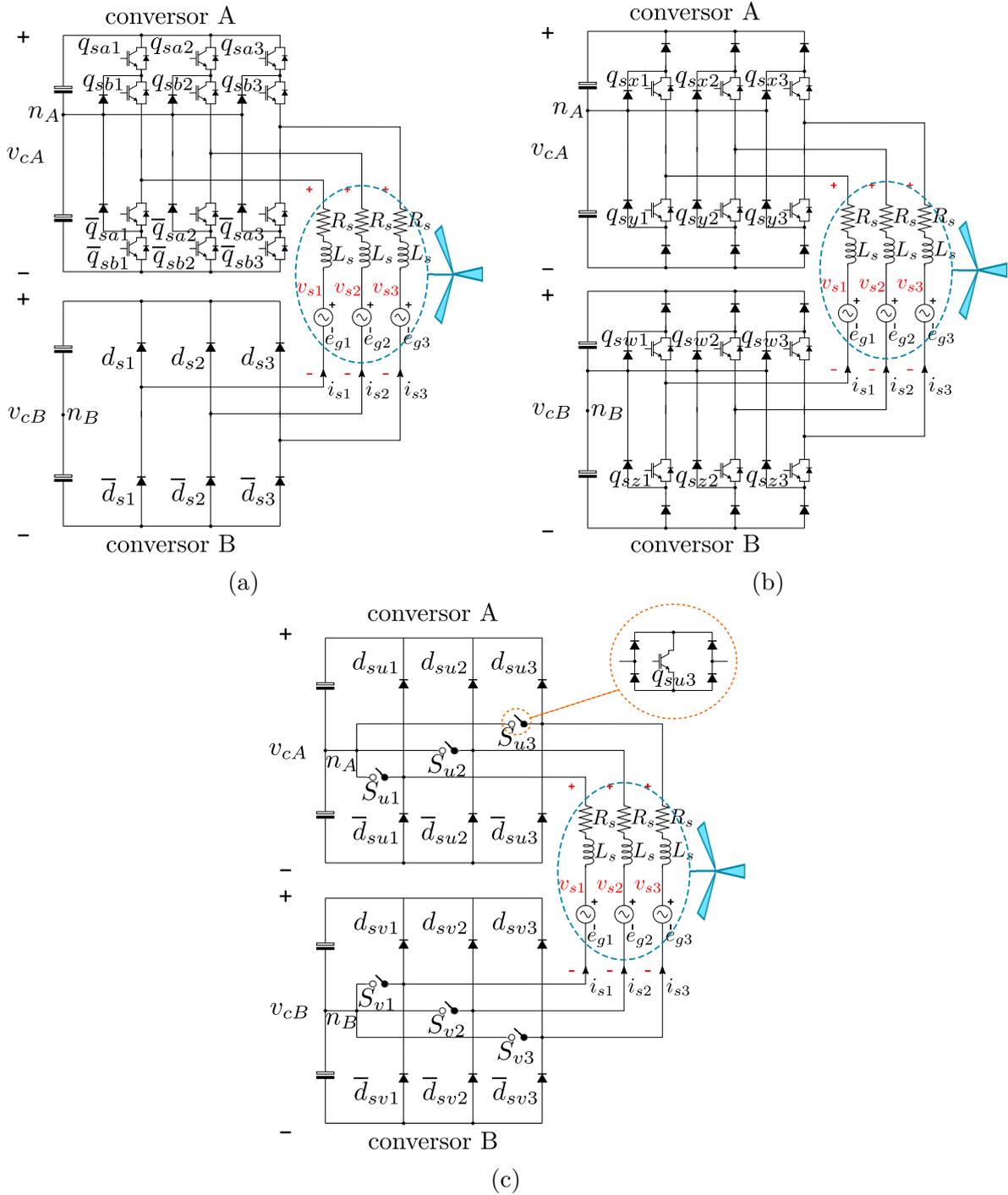


Figura 3 – Topologias propostas: (a) Conf 1. (b) Conf 2. (c) Conf. 3.

w e z correspondem às chaves superior e inferior do Conversor B, respectivamente.

Do mesmo modo, as chaves ativas dos conversores A e B da Conf. 3 são referenciadas através de u e v , respectivamente. Por exemplo, como pode ser visto na Figura 3c, a chave q_{su3} , circulada no circuito, pertence à fase 3 do conversor A.

2.1.2 Cálculo de v_s e i_s em regime permanente

A sincronização entre as correntes e tensões em cada fase é necessária devido às tensões de polo também serem dependentes do sentido das correntes. O sincronismo é alcançado através da estratégia de controle, de modo a anular as distorções na passagem por zero das correntes. O diagrama fasorial ilustrado na Figura 4 representa essa condição. Os fasores \hat{E}_g e \hat{I}_s correspondem a e_{gk} e i_{sk} , respectivamente, \hat{V}_s é a tensão do conversor, e ω é a frequência angular. Como pode ser visto na Figura 4, \hat{E}_g possui fase zero enquanto que \hat{V}_s e \hat{I}_s são proporcionais e são atrasadas θ graus em relação a \hat{E}_g .

A partir da Figura 4, podem-se escrever:

$$\sin \theta = (-\omega L_s I_s) / E_g, \quad (2.1)$$

$$\cos \theta = (V_s + R_s I_s) / E_g, \quad (2.2)$$

em que V_s , I_s e E_g são módulos dos fasores \hat{V}_s , \hat{I}_s e \hat{E}_g , que representam as grandezas v_s , i_s e e_g , respectivamente.

A potência total processada pelo conversor é

$$P = 3P_3 = 3\hat{V}_s \hat{I}_s^* = 3V_s I_s. \quad (2.3)$$

Substituindo as Equações (2.1) e (2.2) na identidade trigonométrica $\sin^2 \theta + \cos^2 \theta = 1$, e usando a Equação (2.3), o módulo de \hat{I}_s pode ser calculado por

$$(R_s^2 + \omega^2 L_s^2) I_s^4 + (2R_s P_3 - E_g^2) I_s^2 + P_3^2 = 0 \quad (2.4)$$

ou ainda, resolvendo para o V_s :

$$V_s^4 + (2R_s P_3 - E_g^2) V_s^2 + [(R_s P_3)^2 + (\omega L_s P_3)^2] = 0 \quad (2.5)$$

A fase de \hat{I}_s (que é a mesma de \hat{V}_s) pode ser obtida a partir de Equação (2.1):

$$\theta = -\sin^{-1}(\omega L_s I_s / E_g). \quad (2.6)$$

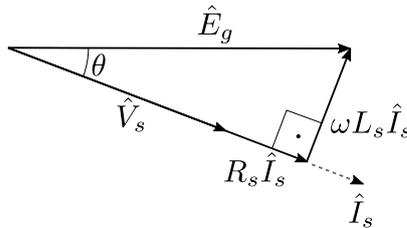


Figura 4 – Diagrama fasorial.

O cálculo de v_s e i_s em regime permanente é necessário para a correta operação das configurações propostas em malha aberta, além de permitir o dimensionamento das chaves e do barramento CC.

2.1.3 Modelo dinâmico

A partir da análise da Figura 3, as tensões de fase v_{sk} no lado da rede são dadas por

$$v_{sk} = e_{gk} - R_s i_{sk} - L_s \frac{di_{sk}}{dt}. \quad (2.7)$$

As tensões v_{sk} podem ser representadas considerando a tensão entre os braços dos conversores A e B (v_{rk}) e a tensão de modo comum (v_{nAB}), conforme a seguinte equação:

$$v_{sk} = v_{rk} - v_{nAB}. \quad (2.8)$$

As tensões v_{rk} podem ser expressadas em função das tensões de polo v_{sAk} e v_{sBk} , da seguinte forma:

$$v_{rk} = v_{sAk} - v_{sBk}. \quad (2.9)$$

A tensão v_{nAB} corresponde a diferença de potencial entre os pontos centrais dos dois barramentos CC, n_A e n_B . Uma vez que o sistema é trifásico balanceado ($e_{g1} + e_{g2} + e_{g3} = 0$ e $i_{s1} + i_{s2} + i_{s3} = 0$), substituindo (2.8) em (2.9), v_{nAB} pode ser expressada por:

$$v_{nAB} = \frac{1}{3} \sum_{k=1}^3 v_{sAk} - \frac{1}{3} \sum_{k=1}^3 v_{sBk} = \frac{1}{3} \sum_{k=1}^3 v_{rk}. \quad (2.10)$$

Assim, a equação do modelo dinâmico válido para todas as configurações propostas é

$$v_{rk} - \frac{1}{3} \sum_{k=1}^3 v_{rk} = e_{gk} - R_s i_{sk} - L_s \frac{di_{sk}}{dt}. \quad (2.11)$$

Observa-se então que a solução da Equação (2.11) exige o cálculo de v_{rk} . Portanto, a seguir é mostrado o estudo das tensões v_{rk} sintetizadas em cada topologia proposta.

2.1.4 Tensões sintetizadas - Conf. 1

O Conversor A de Conf. 1 é formado por braços NPC de três níveis. Sendo assim, suas tensões de polo (v_{sAk}) são

$$v_{sAk} = (q_{sak} + q_{sbk} - 1) \frac{v_{cA}}{2} \quad (2.12)$$

em que q_{sak} e q_{sbk} são os estados das chaves e o estado $[q_{sak} \ q_{sbk}] = [1 \ 0]$ é proibido.

Por outro lado, o Conversor B não possui chaves ativas, e a tensão de polo em cada fase desse conversor é função do sentido da corrente que a percorre. Analisando a

Figura 3a, é possível notar que quando a corrente i_s (foi omitido o índice k pois essa grandeza pode representar qualquer uma das três fases) é positiva o diodo inferior do braço conduz e o diodo de cima encontra-se bloqueado. Conseqüentemente, a tensão de polo que corresponde a esse braço, v_{sBk} , é $-v_{cB}/2$. Caso a corrente i_s seja negativa, a situação se inverte: o diodo superior conduz e o de baixo bloqueia a passagem da corrente, e a tensão de polo torna-se $v_{cB}/2$. Por conseguinte, é possível representar esse comportamento através da seguinte equação condicional:

$$v_{sBk} = \begin{cases} -\frac{v_{cB}}{2}, & \text{se } i_{sk} \geq 0 \\ \frac{v_{cB}}{2}, & \text{se } i_{sk} < 0. \end{cases} \quad (2.13)$$

Combinando as Equações (2.12) e (2.13), através da Equação (2.9), obtém-se

$$v_{rk} = \begin{cases} \frac{1}{2} (q_{sak}v_{cA} + q_{sbk}v_{cA} - v_{cA} + v_{cB}), & \text{se } i_{sk} \geq 0 \\ \frac{1}{2} (q_{sak}v_{cA} + q_{sbk}v_{cA} - v_{cA} - v_{cB}), & \text{se } i_{sk} < 0. \end{cases} \quad (2.14)$$

Aplicando todos os estados das chaves $[q_{sak} q_{sbk}]$ permitidos (com exceção de $[q_{sak} q_{sbk}] = [1 0]$), é possível listar todos os valores possíveis para v_{rk} , conforme mostrado na Tabela 1. A variável d_{sk} indica o estado de condução do diodo de cima do braço do Conversor B, sendo $d_{sk} = 1$ quando o diodo está diretamente polarizado e $d_{sk} = 0$ quando o diodo está inversamente polarizado. Observe que os estados d_{sk} estão de acordo com a análise realizada anteriormente: se $i_{sk} \geq 0$, o diodo superior do braço não conduz corrente ($d_{sk} = 0$), mas se $i_{sk} < 0$, o diodo de cima conduz corrente ($d_{sk} = 1$).

É possível perceber que a tensão v_{rk} pode ser sintetizada com até cinco níveis distintos ($v_c, 0.5v_c, 0, -0.5v_c$ e $-v_c$). Apesar de haver dois níveis de tensão nulos, é necessário que seja respeitada a condição de corrente. Dessa forma, só é possível gerar o nível de tensão 0 fazendo-se $[q_{sak} q_{sbk}] = [1 1]$ se a corrente for negativa. Por outro lado, se a corrente for positiva, é necessário que $[q_{sak} q_{sbk}] = [0 0]$.

Se a relação entre as tensões dos barramentos CC não é unitária, não é possível sintetizar o nível de tensão nulo em ambos os semiciclos da corrente, e os níveis de tensão não são uniformemente espaçados. É por esse motivo que Conf. 1 é analisada apenas para a condição em que $v_{cA} = v_{cB}$. Ao contrário da Conf. 1, as topologias Conf. 2 e Conf. 3 sintetizam tensão nula também quando $v_{cA} = 2v_{cB}$, obtendo-se níveis de tensão igualmente espaçados. Sendo assim, Conf. 1 é analisada apenas para o caso de tensões simétricas,

enquanto que Conf. 2 e Conf. 3 são estudadas não apenas para o caso simétrico, mas também para o cenário em que $v_{cA} = 2v_{cB}$.

Tabela 1 – Níveis de tensão sintetizados por Conf. 1.

	$[q_{sak} \ q_{sbk} \ d_{sk}]$	v_{rk}
$i_{sk} \geq 0$	[1 1 0]	v_c
	[0 1 0]	$0,5v_c$
	[0 0 0]	0
$i_{sk} < 0$	[1 1 1]	0
	[0 1 1]	$-0,5v_c$
	[0 0 1]	$-v_c$

2.1.5 Tensões sintetizadas - Conf. 2

Os retificadores Vienna dos lados A e B de Conf. 2 (veja a Figura 3b) surgem da substituição das chaves superior e inferior nos braços NPC do Conv. 2. As tensões de polo do conversor A podem ser calculadas da seguinte forma:

$$v_{sAk} = \begin{cases} (1 - q_{syk}) \frac{v_{cA}}{2}, & \text{se } i_{sk} \geq 0 \\ -(1 - q_{sxk}) \frac{v_{cA}}{2}, & \text{se } i_{sk} < 0. \end{cases} \quad (2.15)$$

Como pode ser visto, a tensão v_{sAk} é positiva e não depende do estado de q_{sxk} quando $i_{sk} \geq 0$, enquanto que, se $i_{sk} < 0$, a tensão v_{sAk} é negativa e não é função de q_{syk} . Analogamente ao Conversor A, as tensões de polo do conversor B são descritas da seguinte forma:

$$v_{sBk} = \begin{cases} -(1 - q_{swk}) \frac{v_{cB}}{2}, & \text{se } i_{sk} \geq 0 \\ (1 - q_{szk}) \frac{v_{cB}}{2}, & \text{se } i_{sk} < 0. \end{cases} \quad (2.16)$$

A tensão v_{rk} pode ser calculada utilizando as Equações (2.9), (2.15) e (2.16):

$$v_{rk} = \begin{cases} \frac{1}{2} (v_{cA} + v_{cB} - q_{syk}v_{cA} - q_{swk}v_{cB}), & \text{se } i_{sk} \geq 0 \\ -\frac{1}{2} (v_{cA} + v_{cB} - q_{syk}v_{cA} - q_{swk}v_{cB}), & \text{se } i_{sk} < 0. \end{cases} \quad (2.17)$$

Assim, os níveis de tensão de v_{rk} da Conf. 2 podem ser obtidos a partir da combinação de todos os estados das chaves em (2.17), que estão listados na Tabela 2 para os casos em que $v_{cA} = v_{cB}$ e $v_{cA} = 2v_{cB}$. As tensões v_{cA} e v_{cB} iguais permitem a síntese de v_{rk} com cinco níveis de tensão distintos, enquanto que sete níveis podem ser obtidos quando v_{cA} é o dobro de v_{cB} .

Para o melhor entendimento do princípio de funcionamento, os caminhos de corrente para um braço de Conf. 2 são ilustrados na Figura 5. Considerando a corrente i_s fluindo em direção ao braço (esse caso é mostrado nas Figuras 5a e 5b), pode ser notado que a tensão de polo do braço, v_p , não depende do estado de condução de q_{sx} , mas de q_{sy} . Observando as Figuras 5c e 5d, percebe-se que quando i_s flui para fora do braço, a dependência é oposta: v_p não varia com q_{sy} , mas de acordo com q_{sx} .

Observando a Figura 5, é possível concluir que, independentemente dos estados de condução das chaves, não é possível haver curto-circuito no barramento CC. Dessa forma, não é necessário tempo morto no acionamento das chaves. Além disso, a tensão nominal sob a qual os dispositivos semicondutores são submetidos é de $v_c/2$.

É fácil perceber que se i_s está na direção de um braço de um conversor, está em direção oposta ao outro conversor da mesma fase. Então, o resultado da combinação dos casos mostrados na Figura 5 encontra-se nas Figuras 6 e 7 para $i_s \geq 0$ e $i_s < 0$, respectivamente. As combinações são mostradas na mesma ordem em que foram listadas na Tabela 2.

Tabela 2 – Níveis de tensão sintetizados por Conf. 2.

	$[q_{sxk} \ q_{syk} \ q_{swk} \ q_{szk}]$	v_{rk}	
		$v_{cA} = v_{cB} = v_c$	$v_{cA} = 2v_{cB} = 2v_c$
$i_{sk} \geq 0$	$[X \ 0 \ 0 \ X]$	v_c	$1,5v_c$
	$[X \ 0 \ 1 \ X]$	$0,5v_c$	v_c
	$[X \ 1 \ 0 \ X]$	$0,5v_c$	$0,5v_c$
	$[X \ 1 \ 1 \ X]$	0	0
$i_{sk} < 0$	$[1 \ X \ X \ 1]$	0	0
	$[1 \ X \ X \ 0]$	$-0,5v_c$	$-0,5v_c$
	$[0 \ X \ X \ 1]$	$-0,5v_c$	$-v_c$
	$[0 \ X \ X \ 0]$	$-v_c$	$-1,5v_c$

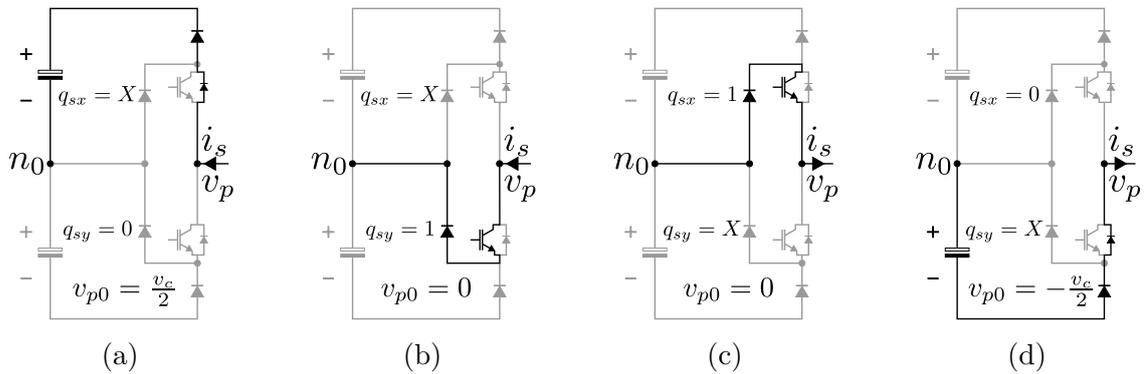


Figura 5 – Caminho da corrente i_s fluindo na direção do braço: (a) $[q_{sx} \ q_{sy}] = [X \ 0]$, (b) $[q_{sx} \ q_{sy}] = [X \ 1]$. Caminho da corrente i_s fluindo em direção oposta ao braço: (c) $[q_{sx} \ q_{sy}] = [1 \ X]$ (d) $[q_{sx} \ q_{sy}] = [0 \ X]$.

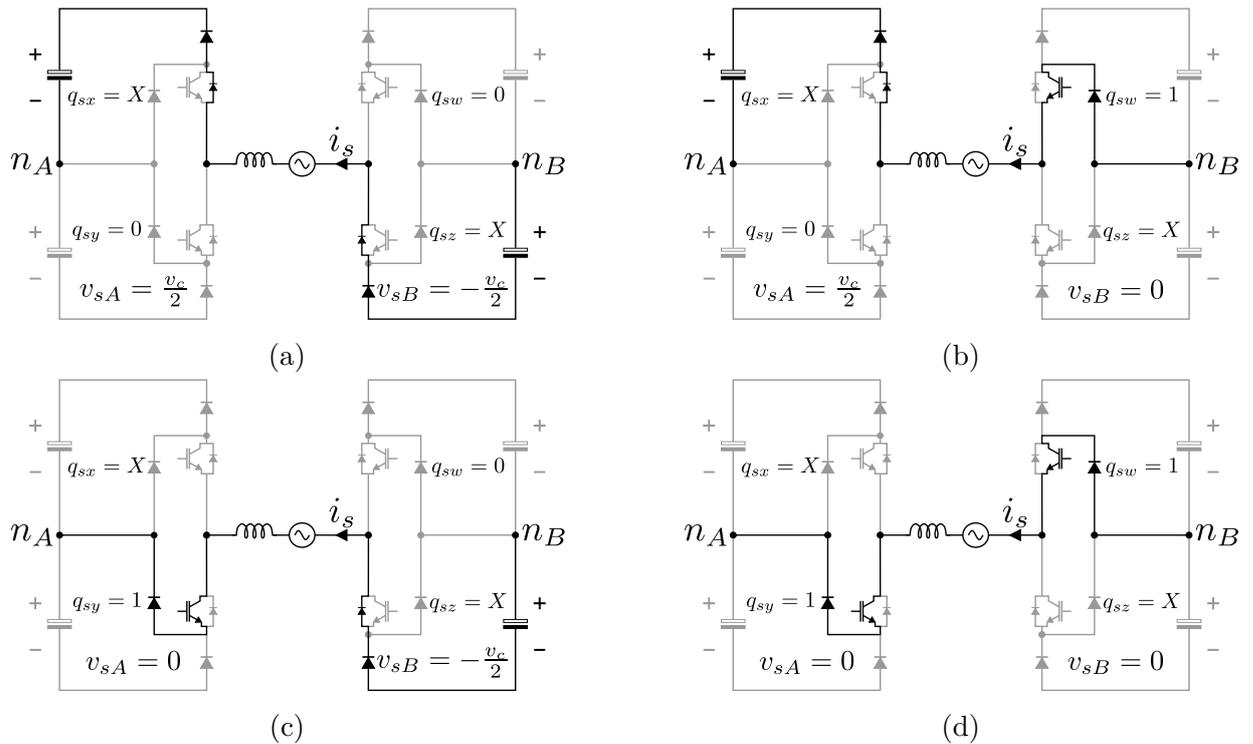


Figura 6 – Caminhos da corrente para a Conf. 2 quando $i_s \geq 0$: (a) $[X00X]$ (b) $[X01X]$ (c) $[X10X]$ (d) $[X11X]$.

2.1.6 Tensões sintetizadas - Conf. 3

Da mesma forma que a Conf. 2, as tensões de polo da Conf. 3 dependem dos estados das chaves, bem como da direção da corrente. As tensões de polo do Conversor A da Conf.

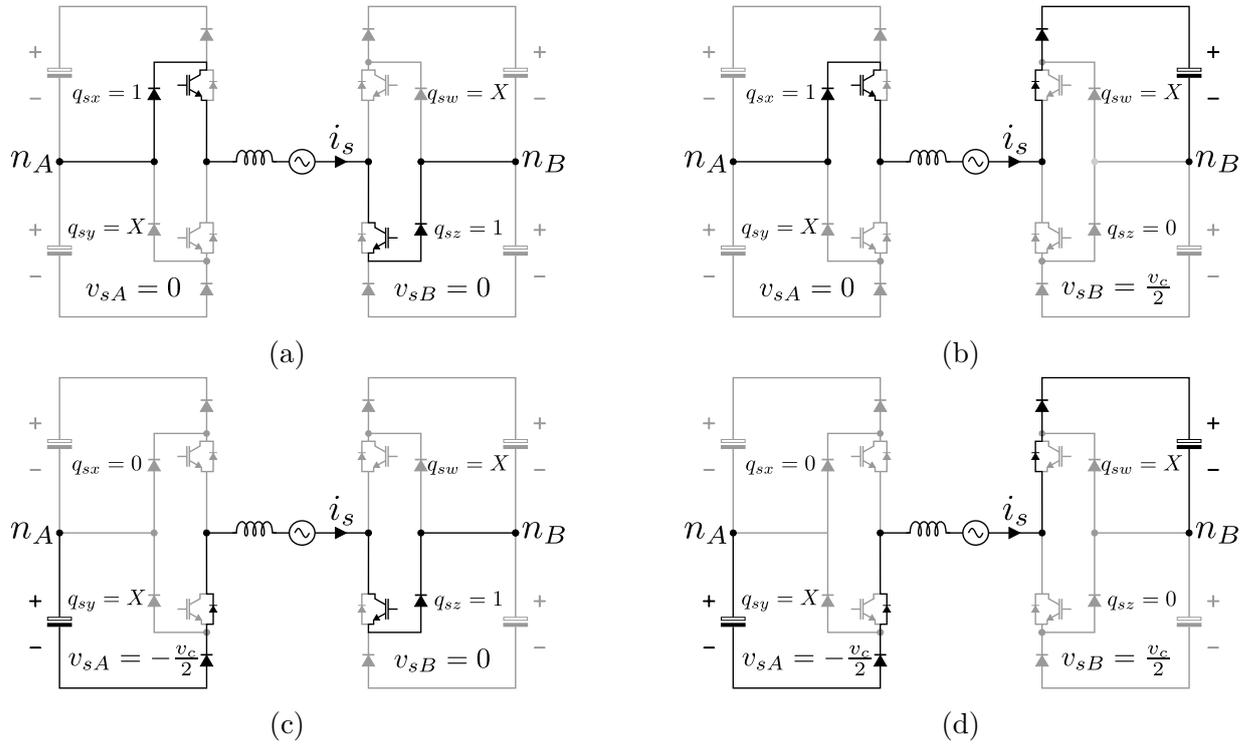


Figura 7 – Caminhos da corrente para a Conf. 2 quando $i_s < 0$: (a) [1XX1] (b) [1XX0] (c) [0XX1] (d) [0XX0].

3 (veja a Figura 3c) podem ser calculadas por

$$v_{sAk} = \begin{cases} (1 - q_{uk}) \frac{v_{cA}}{2}, & \text{se } i_{sk} \geq 0 \\ -(1 - q_{uk}) \frac{v_{cA}}{2}, & \text{se } i_{sk} < 0. \end{cases} \quad (2.18)$$

As tensões de polo do conversor B podem ser determinadas da seguinte forma:

$$v_{sBk} = \begin{cases} -(1 - q_{vk}) \frac{v_{cB}}{2}, & \text{se } i_{sk} \geq 0 \\ (1 - q_{vk}) \frac{v_{cB}}{2}, & \text{se } i_{sk} < 0. \end{cases} \quad (2.19)$$

Assim, a tensão v_{rk} para a Conf. 3 é obtida utilizando as Equações (2.9), (2.18)

e (2.19):

$$v_{rk} = \begin{cases} \frac{1}{2} (v_{cA} + v_{cB} - q_{uk}v_{cA} - q_{vk}v_{cB}), & \text{se } i_{sk} \geq 0 \\ -\frac{1}{2} (v_{cA} + v_{cB} - q_{uk}v_{cA} - q_{vk}v_{cB}), & \text{se } i_{sk} < 0. \end{cases} \quad (2.20)$$

A relação entre os estados das chaves, correntes e tensões v_{rk} é mostrada na Tabela 3 para as seguintes relações de tensão entre os barramentos CC: $v_{cA} = v_{cB}$ e $v_{cA} = 2v_{cB}$.

A Conf. 3 sintetiza a mesma quantidade de níveis de tensão que a Conf. 2 para a mesma relação de tensão entre os barramentos CC. Além disso, ambas configurações não possuem redundância quando $v_{cA} = 2v_{cB}$.

Os percursos de corrente para um braço da Conf. 3 são mostrados na Figura 8. Quando i_s está na direção do braço (veja as Figuras 8a e 8b) e $q_s = 0$, a tensão de polo v_p é igual a $v_c/2$, e para $q_s = 1$, $v_{p0} = 0$. Se a corrente flui no sentido oposto ao do braço (veja as Figuras 8c e 8d), o comportamento do circuito é semelhante: quando q_s está aberta, $v_{p0} = -v_c/2$ e quando q_s está fechada, $v_{p0} = 0$.

Analogamente à Conf. 2, de acordo com a Figura 8, não é possível ocorrer curto-circuito no barramento CC, independentemente do estado de condução de q_s , então, tempo morto não é necessário no acionamento das chaves. Além disso, conforme observado para a Conf. 2, a maior tensão sobre os terminais dos dispositivos semicondutores é $v_c/2$.

A combinação de todos os casos mostrados na Figura 8 leva às Figuras 9 ($i_s \geq 0$) e 10 ($i_s < 0$), que mostram todos os percursos de corrente para uma fase. Os casos são mostrados na mesma ordem em que estão listados na Tabela 3.

Tabela 3 – Níveis de tensão sintetizados por Conf. 3.

		v_{rk}	
		$v_{cA} = v_{cB} = v_c$	$v_{cA} = 2v_{cB} = 2v_c$
$i_{sk} \geq 0$	$[0 \ 0]$	v_c	$1,5v_c$
	$[0 \ 1]$	$0,5v_c$	v_c
	$[1 \ 0]$	$0,5v_c$	$0,5v_c$
	$[1 \ 1]$	0	0
$i_{sk} < 0$	$[1 \ 1]$	0	0
	$[1 \ 0]$	$-0,5v_c$	$-0,5v_c$
	$[0 \ 1]$	$-0,5v_c$	$-v_c$
	$[0 \ 0]$	$-v_c$	$-1,5v_c$

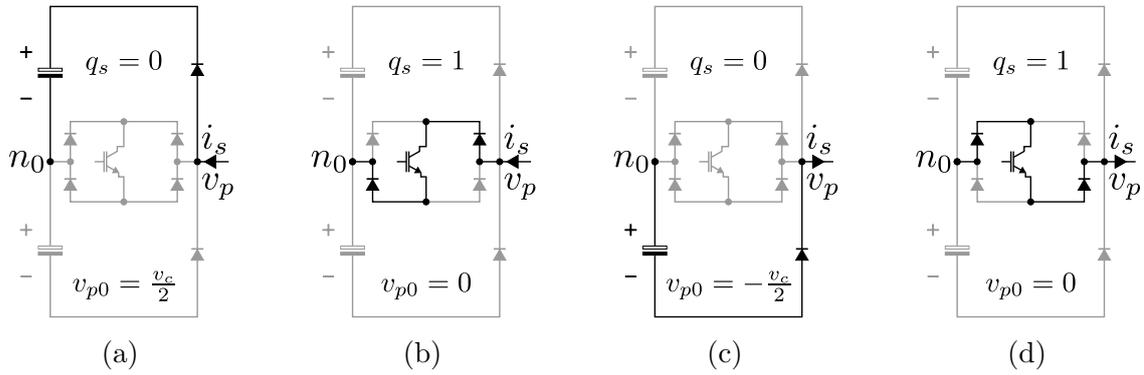


Figura 8 – Caminhos da corrente i_s fluindo em direção ao braço: (a) $q_s = 0$, (b) $q_s = 1$. Caminhos da corrente i_s fluindo em direção oposta ao braço: (c) $q_s = 0$, (d) $q_s = 1$.

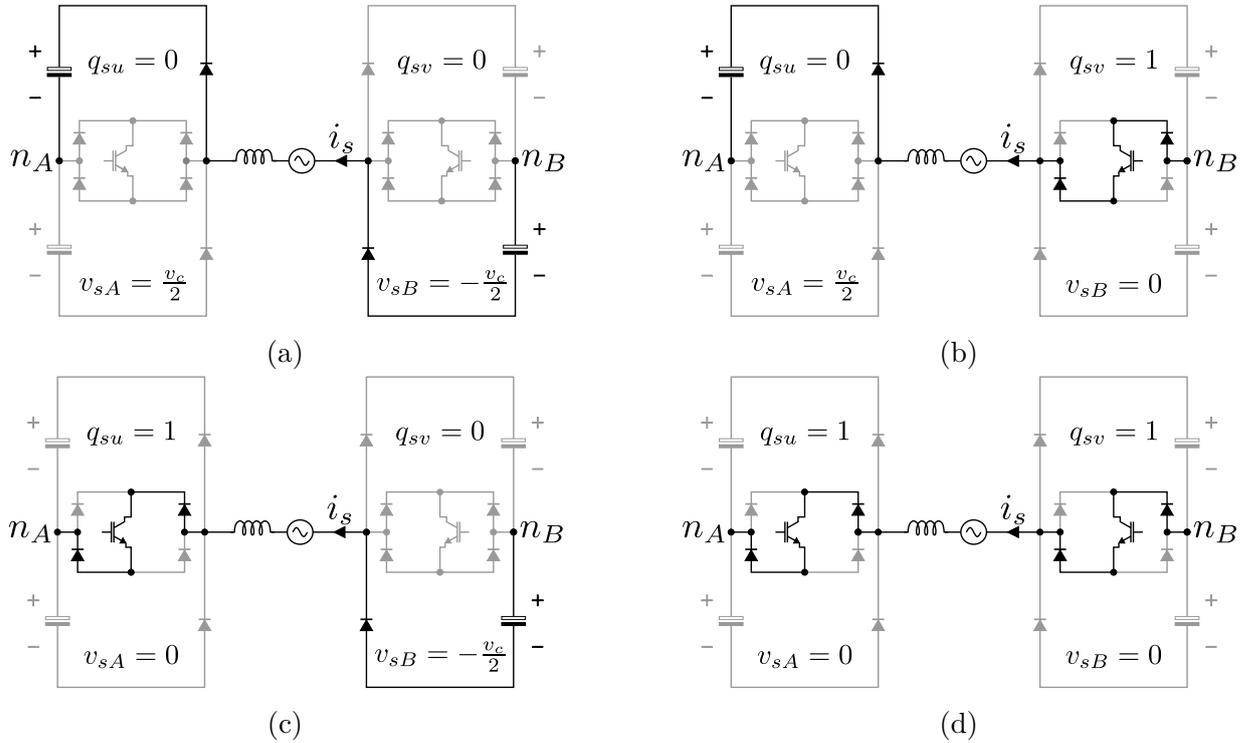


Figura 9 – Caminhos da corrente para a Conf. 3 quando $i_s \geq 0$: (a) [00], (b) [01], (c) [10], (d) [11].

2.2 Técnica PWM

A técnica PWM utilizada é baseada no cálculo dos ciclos de trabalho das chaves para impor tensões médias no lado CA correspondentes às tensões de fase v_{sk}^* (em que “*” indica que é uma variável cujo valor é de referência). Para isso, utilizando a Equação (2.8), a tensão de referência v_{rk}^* pode ser calculada como função da tensão de modo comum de

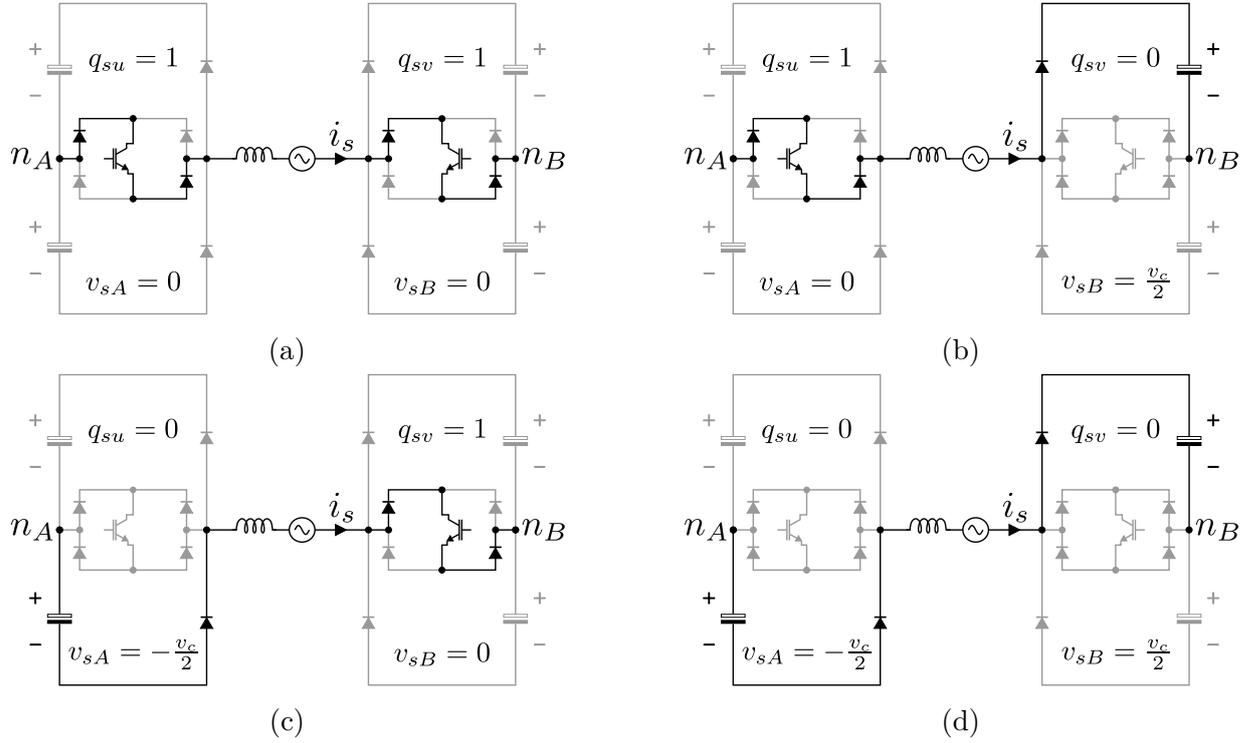


Figura 10 – Caminhos da corrente para a Conf. 3 quando $i_s < 0$: (a) [11], (b) [10], (c) [01], (d) [00].

referência v_{nAB}^* e da tensão de fase de referência v_{sk}^* da seguinte forma:

$$v_{rk}^* = v_{sk}^* + v_{nAB}^*. \quad (2.21)$$

A variável v_{nAB}^* pode ser determinada respeitando seus valores máximo e mínimo, dados por

$$v_{nAB}^* \min \leq v_{nAB}^* \leq v_{nAB}^* \max \quad (2.22)$$

$$v_{nAB}^* \min = -0,5v_c - \min\{v_{s1}^*, v_{s2}^*, v_{s3}^*\} \quad (2.23)$$

$$v_{nAB}^* \max = 0,5v_c - \max\{v_{s1}^*, v_{s2}^*, v_{s3}^*\} \quad (2.24)$$

em que $\max\{\}$ e $\min\{\}$ são funções que retornam os valores máximo e mínimo dos parâmetros fornecidos, respectivamente. De modo a normalizar a escolha de v_{nAB}^* , respeitando seus limites, o parâmetro μ ($0 \leq \mu \leq 1$) pode ser introduzido, de forma que:

$$v_{nAB}^* = \mu v_{nAB}^* \max + (1 - \mu) v_{nAB}^* \min. \quad (2.25)$$

É importante destacar que para $\mu = 0,5$ a menor distorção harmônica é obtida.

O algoritmo descrito a seguir é resolvido para cada fase. Após o cálculo de v_{rk}^* , dois níveis de tensão adjacentes são escolhidos de forma a reduzir a distorção harmônica, sendo

um maior e outro menor que a tensão de referência. Então, os estados das chaves a serem utilizados durante o período PWM podem ser determinados utilizando as Tabelas 1, 2 e 3. Os ciclos de trabalho das chaves dependem dos dois níveis de tensão adotados, e podem ser calculados da seguinte forma:

$$d = \frac{v_r^* - v_{r\text{final}}}{v_{r\text{inicial}} - v_{r\text{final}}} \quad (2.26)$$

em que $v_{r\text{inicial}}$ e $v_{r\text{final}}$ são os níveis de tensão inicial e final utilizados no período PWM, respectivamente, e d é o ciclo de trabalho. Quando $v_r^* = v_{r\text{final}}$, $d = 0$ e quando $v_r^* = v_{r\text{inicial}}$, $d = 1$, portanto, o valor de d é situado no intervalo de 0 a 1.

Os pares de tensão foram definidos de forma que $v_{r\text{inicial}}$ e $v_{r\text{final}}$ são adjacentes, sendo portanto considerado o máximo número de níveis de tensão, reduzindo a distorção harmônica. Assim, os ciclos de trabalho e os respectivos estados das chaves estão listados na Tabela 4 para Conf. 1, nas Tabelas 5 ($v_{cA} = v_{cB}$) e 6 ($v_{cA} = 2v_{cB}$) para a Conf. 2 e nas Tabelas 7 ($v_{cA} = v_{cB}$) e 8 ($v_{cA} = 2v_{cB}$) para a Conf. 3. Os conjuntos $q = [q_{sak} q_{sbk}]$, $q = [q_{sxk} q_{syk} q_{swk} q_{szk}]$ e $q = [q_{uk} q_{vk}]$ representam todos os estados das chaves para Conf. 1, Conf. 2 e Conf. 3, respectivamente. Os estados das chaves q^{inicial} e q^{final} sintetizam $v_{r\text{inicial}}$ e $v_{r\text{final}}$, respectivamente. Por fim, é importante mencionar que as fases (em radianos) das portadoras triangulares devem ser respeitadas para que os estados das chaves sejam aplicados corretamente.

Considere, por exemplo, a Conf. 3 operando com tensões iguais nos dois barramentos CC. Assume-se que a corrente e a tensão do conversor em cada fase são sincronizadas pela técnica de controle. Se o valor instantâneo de $v_{s1}^* = 0,35v_c$, então $v_{sk}^*/v_c = 0,35$. Segundo a Tabela 7, 0,35 encontra-se no intervalo (0,0; 0,5). Portanto, no início do período PWM, $p = [0 \ 1]$ e após o chaveamento, $p = [1 \ 1]$. Para isso, é necessário que as portadoras de q_{u1} e q_{v1} tenham fases π e 0, respectivamente. O ciclo de trabalho é calculado de acordo com a quinta coluna da Tabela 7: $d = 0,7$.

Tabela 4 – Ciclos de trabalho das chaves - Conf. 1.

	Intervalo de		fase da	
	v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadora	d
$i_{sk} \geq 0$	(0,5; 1,0)	[1 1] \rightarrow [0 1]	0 0	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	[0 1] \rightarrow [0 0]	0 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	[1 1] \rightarrow [0 1]	0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	[0 1] \rightarrow [0 0]	0 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 5 – Ciclos de trabalho das chaves - Conf. 2 ($v_{cA} = v_{cB} = v_c$).

	Intervalo de		fase da	
	v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadora	d
$i_{sk} \geq 0$	(0,5; 1,0)	$[1\ 0\ 0\ 1] \rightarrow [1\ 1\ 0\ 1]$	0 π 0 0	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[1\ 1\ 0\ 1] \rightarrow [1\ 1\ 1\ 1]$	0 0 π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[1\ 1\ 1\ 1] \rightarrow [1\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[1\ 1\ 1\ 0] \rightarrow [0\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 6 – Ciclos de trabalho das chaves - Conf. 2 ($v_{cA} = 2v_{cB} = 2v_c$).

	Intervalo de		fase da	
	v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadora	d
$i_{sk} \geq 0$	(1,0; 1,5)	$[0\ 0\ 0\ 0] \rightarrow [0\ 0\ 1\ 0]$	0 0 π 0	$2(v_{rk}^*/v_c - 1,0)$
	(0,5; 1,0)	$[0\ 0\ 1\ 0] \rightarrow [0\ 1\ 0\ 0]$	0 π 0 0	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[0\ 1\ 0\ 0] \rightarrow [0\ 1\ 1\ 0]$	0 0 π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[1\ 1\ 1\ 1] \rightarrow [1\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[1\ 1\ 1\ 0] \rightarrow [0\ 1\ 1\ 1]$	0 0 0 π	$2(v_{rk}^*/v_c + 1,0)$
	(-1,5; -1,0)	$[0\ 1\ 1\ 1] \rightarrow [0\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 1,5)$

Tabela 7 – Ciclos de trabalho das chaves - Conf. 3 ($v_{cA} = v_{cB} = v_c$).

	Intervalo de		fase da	
	v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadora	d
$i_{sk} \geq 0$	(0,5; 1,0)	$[0\ 0] \rightarrow [0\ 1]$	0 π	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[0\ 1] \rightarrow [1\ 1]$	π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[1\ 1] \rightarrow [0\ 1]$	0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[1\ 0] \rightarrow [0\ 0]$	π 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 8 – Ciclos de trabalho das chaves - Conf. 3 ($v_{cA} = 2v_{cB} = 2v_c$).

	Intervalo de		fase da	
	v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadora	d
$i_{sk} \geq 0$	(1,0; 1,5)	$[0\ 0] \rightarrow [0\ 1]$	0 π	$2(v_{rk}^*/v_c - 1,0)$
	(0,5; 1,0)	$[0\ 1] \rightarrow [1\ 0]$	π 0	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[1\ 0] \rightarrow [1\ 1]$	0 π	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[1\ 1] \rightarrow [1\ 0]$	0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[1\ 0] \rightarrow [0\ 1]$	π 0	$2(v_{rk}^*/v_c + 1,0)$
	(-1,5; -1,0)	$[0\ 1] \rightarrow [0\ 0]$	0 0	$2(v_{rk}^*/v_c + 1,5)$

2.3 Estratégia de controle

A operação correta dos sistemas depende da sincronização entre correntes e tensões do lado CA, uma vez que, conforme pode ser observado na seção 2.2, as tensões sintetizadas pelo PWM são função não apenas dos estados das chaves mas também dependem do sentido das correntes i_{sk} . A necessidade do sincronismo entre as tensões e correntes nas topologias propostas surge dessa questão, caso contrário, as tensões não são sintetizadas corretamente e haverá distorções na passagem das correntes por zero. A sincronização é realizada através do sistema de controle, que é mostrado na Figura 11. A finalidade dessa estratégia de controle é apenas validar as topologias propostas. Caso uma máquina síncrona de ímã permanente seja utilizada, uma estratégia de controle adequada deve ser empregada de forma que a máquina opere com fator de potência unitário (MOUSSA et al., 2008). Essa restrição do fator de potencia unitário não se aplica às topologias convencionais.

O bloco PLL do sistema da Figura 11 é um *Phase-Locked Loop* (PLL) que opera no referencial síncrono, sendo portanto do tipo SRF-PLL (*Synchronous Reference Frame PLL*), discutido em (KAURA; BLASKO, 1997) e em (TEODORESCU; LISERRE; RODRIGUEZ, 2011). O PLL faz a estimativa do ângulo de fase da tensão v_{sk} , necessário para a geração das correntes de referência i_{s1}^* e i_{s2}^* que é realizada pelo bloco GEN- i_{s12}^* da seguinte forma:

$$i_{s1}^* = I_s^* \sin(\hat{\theta}_g) \quad (2.27)$$

$$i_{s2}^* = I_s^* \sin(\hat{\theta}_g - 2\pi/3). \quad (2.28)$$

em que o ângulo $\hat{\theta}_g$ é em radianos.

As entradas do bloco GEN- i_{s12}^* são o ângulo $\hat{\theta}_g$ estimado pelo PLL e a amplitude I_s^* , que pode ser fornecida, por exemplo, através de um algoritmo de Monitoramento do Ponto de Máxima Potência (MPPT) do gerador eólico (BARAKATI; KAZERANI; APLEVICH, 2009; SHEN et al., 2009; DEHGHAN; MOHAMADIAN; VARJANI, 2009). O bloco R_i é um controlador de dupla sequência, que define as tensões v_{s1}^* e v_{s2}^* , que são fornecidas ao bloco PWM, que realiza o cálculo dos estados das chaves (q_s) dos Conversores A e B, representados pelo bloco Conversor.

Assumindo que as topologias propostas fazem parte de um sistema de geração, processando a potência entregue por uma máquina a ímã permanente, uma vez que o lado CC-CA é conectado a um barramento CA, o controle das tensões dos barramentos CC bem como a equalização das tensões dos capacitores pode ser realizada através do lado do inversor.

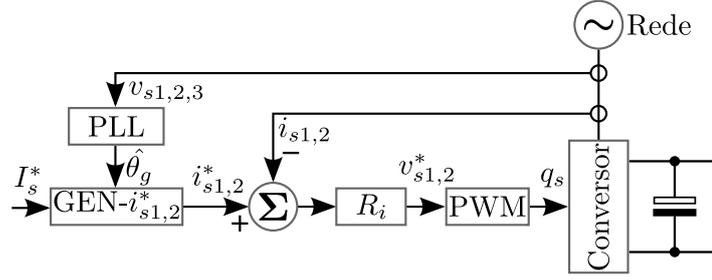


Figura 11 – Diagrama de blocos da estratégia de controle.

2.4 Comparação entre as topologias convencionais e propostas

A comparação apresentada nesta seção abrange as perdas por condução e por chaveamento nos dispositivos semicondutores, distorção harmônica (especificamente, a WTHD), quantidade de níveis de tensão sintetizados, número de chaves, e de diodos.

Os parâmetros das topologias utilizados durante as análises estão listados na Tabela 9. Para os cálculos de distorção harmônica, todas as topologias foram simuladas em malha aberta, e a amplitude e fase das tensões de referência do PWM (v_{sk}^*) foram obtidas utilizando a análise realizada na subseção 2.1.2, enquanto que as perdas foram estimadas com operação em malha fechada. As tensões dos barramentos CC foram escolhidas de modo que o índice de modulação seja o mesmo quando $v_{cA} = v_{cB}$ e quando $v_{cA} = 2v_{cB}$.

Tabela 9 – Parâmetros.

Parâmetro	Valor
Frequência do PWM	10 kHz
Índice de modulação em amplitude	0,95
Tensões dos barramentos CC ($v_{cA} = v_{cB}$)	$v_{cA} = 278,7$ V
Tensões dos barramentos CC ($v_{cA} = 2v_{cB}$)	$v_{cA} = 371,6$ V
Potência da carga	4,81 kW
R_s	0,4 Ω
L_s	7 mH

2.4.1 Número de chaves e diodos

Na Tabela 10 estão listadas as quantidades de diodos e de chaves controladas presentes nas topologias estudadas. Com relação às configurações convencionais, a partir da Tabela 10, constata-se que a topologia Conv. 1 possui 18 chaves de potência, além de 24 diodos, enquanto que há 24 chaves controladas e 36 diodos no circuito de Conv. 2.

Cada topologia proposta apresenta a mesma quantidade de diodos que sua topologia convencional correspondente. Dessa forma, Conf. 1 possui 24 diodos, e tanto Conf. 2 quanto Conf. 3 apresentam 36 diodos cada. Em relação às suas convencionais, todas as configurações propostas apresentam reduzido número de chaves de potência: Conf. 1 e Conf. 2 possuem 12, enquanto que Conf. 3 é composta por apenas 6 delas. A redução da quantidade desse tipo de componente significa menos *drivers*, reduzindo a complexidade do sistema, tamanho e custo. Ademais, conforme mencionado anteriormente, não é necessário tempo morto no acionamento das chaves das topologias Conf. 2 e Conf. 3, uma vez que não é possível ocasionar curto-circuito no barramento CC através dos sinais PWM.

Tabela 10 – Número de chaves e diodos.

Topologia	chaves controladas	diodos
Conv. 1	18	24
Conv. 2	24	36
Conf. 1	12	24
Conf. 2	12	36
Conf. 3	6	36

2.4.2 Níveis de tensão

Na Tabela 11 é mostrado o número de níveis da tensão v_{rk} e da tensão v_{sk} para cada topologia estudada. É possível perceber que, sob a mesma relação de tensão entre os barramentos CC, todas as topologias apresentam mesmo número de níveis de tensão. Considerando-se o índice de modulação unitário, no caso de tensões iguais, v_{rk} possui cinco níveis, e sete níveis são sintetizados quando $v_{cA} = 2v_{cB}$, enquanto que v_{sk} possui 17 e 25 níveis para $v_{cA} = v_{cB}$ e $v_{cA} = 2v_{cB}$, respectivamente, acrescidos devido à tensão de neutro.

Tabela 11 – Número de níveis.

Topologia	v_{rk}	v_{sk}
Conv. 1	5	17
Conv. 2 ($v_{cA} = v_{cB}$)	5	17
Conv. 2 ($v_{cA} = 2v_{cB}$)	7	25
Conf. 1	5	17
Conf. 2 ($v_{cA} = v_{cB}$)	5	17
Conf. 2 ($v_{cA} = 2v_{cB}$)	7	25
Conf. 3 ($v_{cA} = v_{cB}$)	5	17
Conf. 3 ($v_{cA} = 2v_{cB}$)	7	25

2.4.3 Tensão sobre os dispositivos semicondutores

A partir da análise apresentada na seção 2.1, a tensão nominal em que os dispositivos semicondutores são submetidos é metade da tensão do barramento CC para os dois tipos de braço que compõem as topologias Conf. 2 e Conf. 3, conforme apontado na Tabela 12. De acordo com esta tabela, essa é a mesma tensão que é aplicada aos dispositivos semicondutores da Conv. 2. Isso também ocorre no lado A de Conv. 1 e de Conf. 1, mas no lado B dessas configurações os dispositivos são submetidos à tensão integral do barramento (v_{cB}). Entretanto, enquanto que no caso da Conv. 1 esses dispositivos são chaves controladas, na Conf. 1 são diodos retificadores, sendo, portanto dispositivos de menor custo.

Tabela 12 – Tensões sobre os semicondutores.

Topologia	lado A	lado B
Conv. 1	$v_{cA}/2$	v_{cB}
Conv. 2	$v_{cA}/2$	$v_{cB}/2$
Conf. 1	$v_{cA}/2$	v_{cB}
Conf. 2	$v_{cA}/2$	$v_{cB}/2$
Conf. 3	$v_{cA}/2$	$v_{cB}/2$

2.4.4 Distorção harmônica

A distorção harmônica das topologias foi avaliada através do cálculo da Distorção Harmônica Total Ponderada, ou WTHD, que é definida por

$$\text{WTHD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\alpha_h}{h}\right)^2} \quad (2.29)$$

em que N_h é o número de harmônicas levadas em consideração, α_1 e α_h são as amplitudes das componentes fundamental e harmônica, respectivamente.

Os valores de WTHD das tensões v_{sk} estão listados na Tabela 13 para as configurações propostas e convencionais. Observa-se maior distorção harmônica nas topologias propostas em relação às convencionais. O valor de WTHD da Conf. 1 é 32,5% maior em relação à Conv. 1, enquanto que Conf. 2 é 2,0% e 23% maior que o da Conv. 2 para tensões iguais e diferentes do barramento CC, respectivamente. A distorção harmônica da Conf. 3 é 34,3% (pior caso) e 30,4% maior para os casos de tensões simétricas e assimétricas, respectivamente.

Tabela 13 – WTHD das topologias estudadas.

Topologia	WTHD (%)
Conv. 1	0,0551
Conv. 2 ($v_{cA} = v_{cB}$)	0,0551
Conv. 2 ($v_{cA} = 2v_{cB}$)	0,0392
Conf. 1	0,0730
Conf. 2 ($v_{cA} = v_{cB}$)	0,0562
Conf. 2 ($v_{cA} = 2v_{cB}$)	0,0482
Conf. 3 ($v_{cA} = v_{cB}$)	0,0740
Conf. 3 ($v_{cA} = 2v_{cB}$)	0,0511

2.4.5 Perdas nos dispositivos semicondutores

As perdas nos dispositivos semicondutores são estimadas empregando módulos térmicos do *software* PSIMTM. Foram utilizados os módulos térmicos correspondentes ao IGBT CM1000HA-24H e ao diodo CS240650, que são dispositivos fabricados pela POWEREX. O modelo das perdas incluem perdas por condução (P_{cond}) nos diodos e IGBTs; e perdas por chaveamento (P_{sw}), que inclui as perdas ao ligar e desligar os IGBTs, e energia para desligar os diodos. As perdas totais nos semicondutores são calculadas por

$$P_{tot} = P_{sw} + P_{cd} \quad (2.30)$$

Os resultados obtidos para as topologias proposta e convencional são apresentados na Tabela 14 como porcentagem da potência total processada pelo conversor (4,81 kW).

Com relação às perdas totais (P_{tot}), observa-se que os casos de tensões assimétricas apresentam menores perdas em relação aos casos de tensões simétricas, devido à redução das perdas de chaveamento. Além disso, considerando cenários iguais de tensões de barramento, as topologias propostas possuem menores perdas em relação às convencionais. Quando as tensões CC não são iguais, as perdas totais da Conf. 1 são 3,2% menores que aquelas referentes à Conv. 1, ao passo que nesse contexto Conf. 2 e Conf. 3 são 7,62% e 31,4% mais eficientes, respectivamente, quando comparadas com a Conv. 2. Ademais, a topologia Conf. 3 apresentou as menores perdas totais dentre todas as configurações estudadas.

A redução das perdas de chaveamento (P_{sw}) pode ser melhor explicada através da análise da frequência média de chaveamento. Na Tabela 15 encontram-se listadas as frequências médias das chaves dos lados A e B de todas as topologias analisadas calculadas durante 0,5 s de operação. No caso da Conv. 2, são mostrados dois valores porque em um mesmo braço há duas chaves comutando em 4 kHz e as outras duas, em 1 kHz. Nos demais casos, a frequência média é a mesma para todas as chaves de um mesmo braço.

Constata-se que no cenário assimétrico, a frequência média das chaves do Conversor A, que é submetido à maior tensão CC, diminui, e essa variação é maior que o aumento da frequência nas chaves do Conversor B, tendo como resultado uma tendência à redução das perdas de chaveamento.

Essa redução de P_{sw} entre os cenários de tensões simétricas e assimétricas é mais evidente no caso da Conv. 2, em que a frequência no Conversor A cai drasticamente de 4 kHz/1 kHz para 60 Hz, enquanto que no lado B o aumento é de apenas 4 kHz/1 kHz para 5 kHz, levando à maior queda de P_{sw} dentre as topologias analisadas, que é de 33,3% aproximadamente. Ainda sobre as perdas por chaveamento, observa-se que Conf. 3 apresenta menores valores que Conf. 2 quando ambas operam assimetricamente (0,57% e 0,59%, respectivamente), apesar de Conf. 3 operar com frequências médias maiores em seus dois conversores. Isso pode ser justificado pelo fato de existir uma única chave por braço em Conf. 3, ao passo que em Conf. 2 há duas chaves por braço.

Tabela 14 – Perdas das topologias estudadas.

Topologia	P_{sw} (%)	P_{cd} (%)	P_{tot} (%)
Conv. 1	0,81	1,05	1,86
Conv. 2 ($v_{cA} = v_{cB}$)	0,84	1,40	2,23
Conv. 2 ($v_{cA} = 2v_{cB}$)	0,56	1,40	1,96
Conf. 1	0,81	1,00	1,80
Conf. 2 ($v_{cA} = v_{cB}$)	0,75	1,31	2,06
Conf. 2 ($v_{cA} = 2v_{cB}$)	0,59	1,31	1,91
Conf. 3 ($v_{cA} = v_{cB}$)	0,74	0,79	1,53
Conf. 3 ($v_{cA} = 2v_{cB}$)	0,57	0,86	1,43

Tabela 15 – Frequências médias de chaveamento das chaves.

Topologia	Conversor A	Conversor B
Conv. 1	5 kHz	60 Hz
Conv. 2 ($v_{cA} = v_{cB}$)	4 kHz/1 kHz	4 kHz/1 kHz
Conv. 2 ($v_{cA} = 2v_{cB}$)	60 Hz	5 kHz
Conf. 1	5 kHz	60 Hz
Conf. 2 ($v_{cA} = v_{cB}$)	4 kHz	1 kHz
Conf. 2 ($v_{cA} = 2v_{cB}$)	0,7 kHz	5 kHz
Conf. 3 ($v_{cA} = v_{cB}$)	2 kHz	8 kHz
Conf. 3 ($v_{cA} = 2v_{cB}$)	1,5 kHz	10 kHz

2.5 Resultados de simulação e experimentais

As configurações propostas foram simuladas em malha fechada através do *software* PSIMTM. Os parâmetros utilizados nas simulações encontram-se listados na Tabela 9. Observam-se na Figura 12a as formas de onda da corrente i_{s1} e da tensão v_{s1} , relativas à Conf. 1. Conforme mencionado na subseção 2.1.4, essa topologia tem a restrição de operar apenas com tensões de barramento iguais por ser essa a única situação em que ocorre a síntese do nível de tensão nulo em ambos os semiciclos da corrente. Nas Figuras 12b e 12c são mostrados os resultados para Conf. 2, assim como nas Figuras 12d e 12e são apresentados os resultados para Conf. 3, operando com tensões do barramento CC iguais ($v_{cA} = v_{cB}$) e diferentes ($v_{cA} = 2v_{cB}$), respectivamente. Como pode ser notado, em todas as formas de onda da Figura 12, v_{s1} possui 17 níveis quando as tensões dos barramentos são iguais e, quando $v_{cA} = 2v_{cB}$, são obtidos 25 níveis de tensão. Além disso, é possível notar que as tensões e correntes encontram-se sincronizadas, evitando distorções na passagem das correntes por zero.

Um transitório causado por uma variação na amplitude das correntes de referência é mostrado na Figura 13 para mostrar a operação do esquema de controle. Em $t = 0$ s, o sistema encontra-se em regime permanente e $I_s^* = 10$ A. Quando $t = 0,1$ s, uma variação de 10 A para 100 A da forma de um degrau ocorre em I_s^* . É possível perceber que em todos os cenários mostrados as correntes de referência são rastreadas corretamente, de modo que em menos de meio ciclo as correntes i_{s1} e i_{s1}^* encontram-se sobrepostas. A redução na amplitude das tensões v_{sk} pode ser explicada através do diagrama fasorial mostrado na Figura 4. Aplicando o teorema de Pitágoras ao triângulo retângulo do diagrama:

$$(V_s + R_s I_s)^2 + (\omega L_s I_s)^2 = E_g^2. \quad (2.31)$$

Como E_g , R_s , L_s e ω são constantes, o aumento da amplitude da corrente (I_s) faz com que V_s diminua para que a igualdade se mantenha.

Para demonstrar a viabilidade das topologias Conf. 2 e Conf. 3, foi montado um protótipo em escala reduzida. a montagem experimental utilizou um DSP TMS320F28335 da Texas Instruments para execução das rotinas de controle e do PWM. Conectado a sensores e placas de condicionamento de sinal, o DSP realizou a leitura das grandezas elétricas necessárias. Foram utilizados os módulos IGBT SK50MLI066 da Semikron, cujas chaves de potência eram acionadas por *drivers* SKHI20opA, também fabricados pela Semikron.

Os parâmetros utilizados encontram-se na Tabela 16. A amplitude das correntes de referência I_s^* foi ajustada para 14 A ($v_{cA} = v_{cB}$) e 20 A ($v_{cA} = 2v_{cB}$). Três transformadores

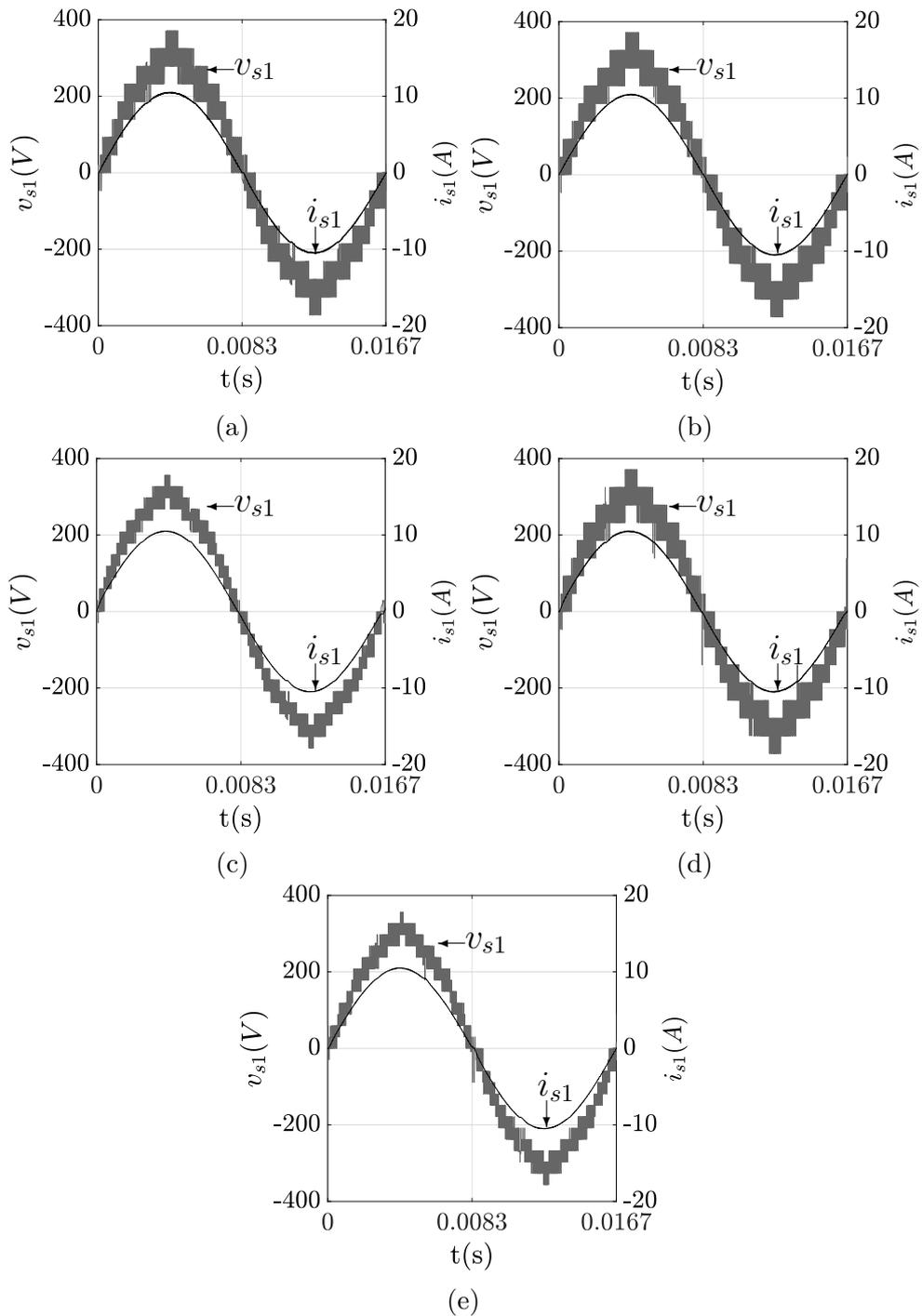


Figura 12 – Resultados de simulação. Tensão v_{s1} e corrente i_{s1} para: (a) Conf. 1. (b) Conf. 2 ($v_{cA} = v_{cB}$). (c) Conf. 2 ($v_{cA} = 2v_{cB}$). (d) Conf. 3 ($v_{cA} = v_{cB}$). (e) Conf. 3 ($v_{cA} = 2v_{cB}$).

monofásicos com relação de espiras unitária (1:1) de 2 kVA cada foram utilizados para conectar o lado CA das topologias à rede.

Nos barramentos CC, foi conectada em cada capacitor uma fonte CC formada

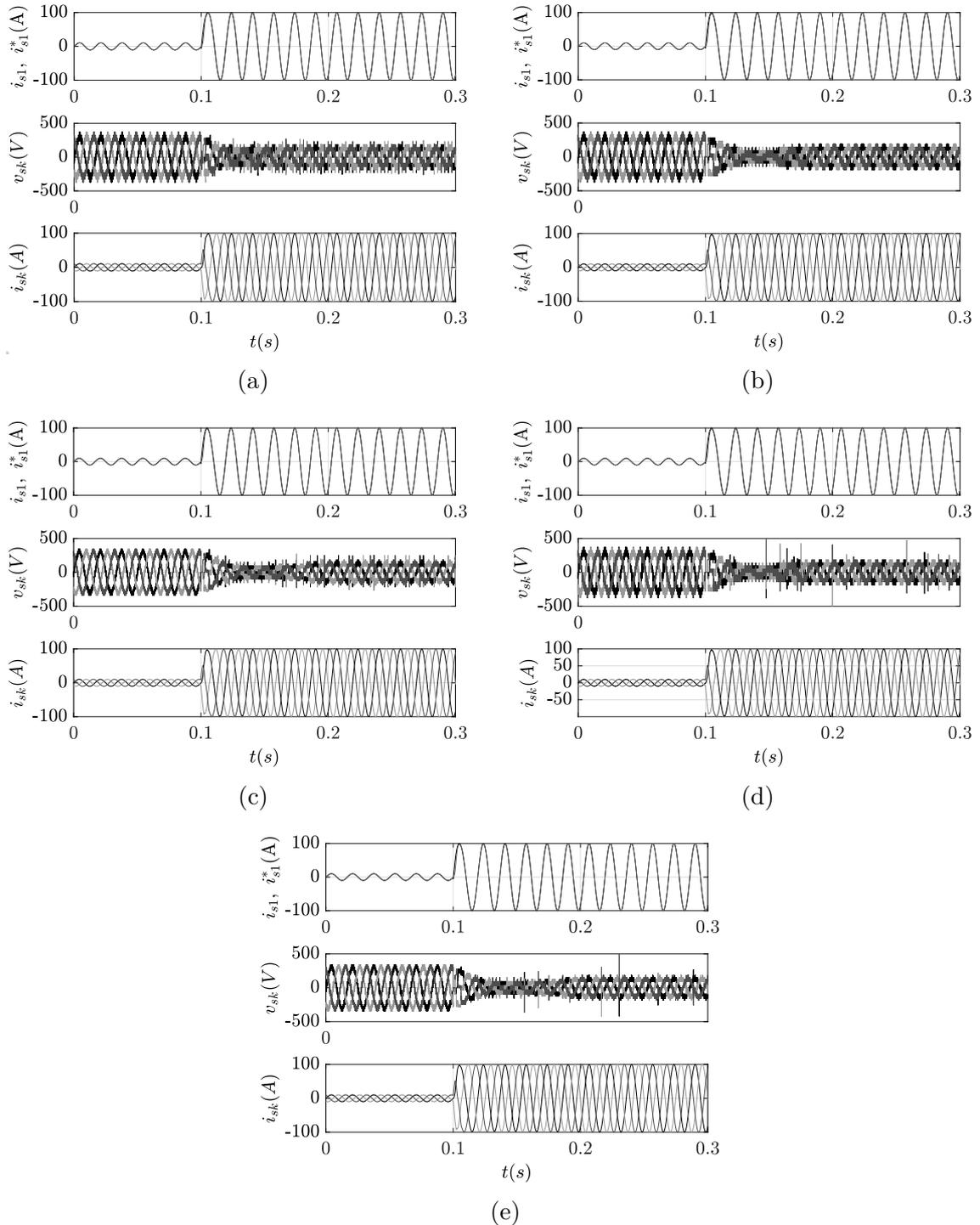


Figura 13 – Resultados de simulação. Respostas transitórias a uma variação em degrau de I_s^* . De cima para baixo: i) i_{s1}^* e i_{s1} , ii) v_{sk} , e iii) i_{sk} . (a) Conf. 1. (b) Conf. 2 ($v_{cA} = v_{cB}$). (c) Conf. 2 ($v_{cA} = 2v_{cB}$). (d) Conf. 3 ($v_{cA} = v_{cB}$). (e) Conf. 3 ($v_{cA} = 2v_{cB}$).

por um retificador a diodo monofásico isolado, de modo a evitar que, em um mesmo barramento, a tensão de um capacitor seja menor que a tensão do outro, equalizando as

tensões nos barramentos. Resistores foram conectados nos barramentos para absorção da potência fornecida.

Os resultados experimentais correspondentes a Conf. 2 e Conf. 3 encontram-se nas Figuras 14 e 15, respectivamente. Em relação à operação com tensões de barramento iguais, é possível notar que as tensões v_{sk} apresentam 17 níveis para ambas topologias, tal qual observado nos resultados de simulação. Além disso, as correntes apresentaram valores por volta de 10 A (RMS), o que corresponde à amplitude das correntes de referência (14 A), indicando que o sistema de controle operou adequadamente. Em relação à operação com tensões dos barramentos diferentes, o valor RMS das correntes de Conf. 2 e de Conf. 3 foi de 14.6 A aproximadamente, correspondendo à amplitude das correntes de referência (20 A), o que também indica o funcionamento adequado da estratégia de controle.

Nas Figuras 14b e 15b são observados 23 níveis de tensão, entretanto, foram obtidos através de simulação v_{sk} com 25 níveis para o caso das tensões de barramento assimétricas. Isso é consequência da impossibilidade de as tensões nos barramentos CC serem impostas no contexto experimental, haja vista que se a tensão em determinado capacitor for maior que a tensão de saída do retificador a diodo, os diodos do retificador ficam inversamente polarizados e não seria possível, nesse caso, impor a tensão desejada. Isso impossibilitou a obtenção de resultados dos circuitos funcionando sob o mesmo ponto de operação.

Esse problema pode ser contornado através da utilização de quatro fontes CC programáveis isoladas que operam nos quadrantes pares do plano $I \times V$ (ou seja, no modo dreno, também chamado *sink*), cada uma substituindo um capacitor do barramento. Dessa forma, as fontes impõem as tensões desejadas, enquanto absorvem a potência fornecida pela topologia experimentada. Outra solução consiste na utilização de dois conversores CC-CA formados por braços NPC, cada um conectado a um barramento CC, e seus lados CA conectados à rede através de transformador.

Tabela 16 – Parâmetros experimentais.

Parâmetro	Valor
Capacitância de cada capacitor	4400 μ F
Frequência do PWM	10 kHz
Tensões dos barramentos CC	$v_{cA} = 160$ V ($v_{cA} = v_{cB}$) $v_{cA} = 210$ V ($v_{cA} = 2v_{cB}$)
Potência da carga	4,2 kW ($v_{cA} = v_{cB}$) 5,5 kW ($v_{cA} = 2v_{cB}$)

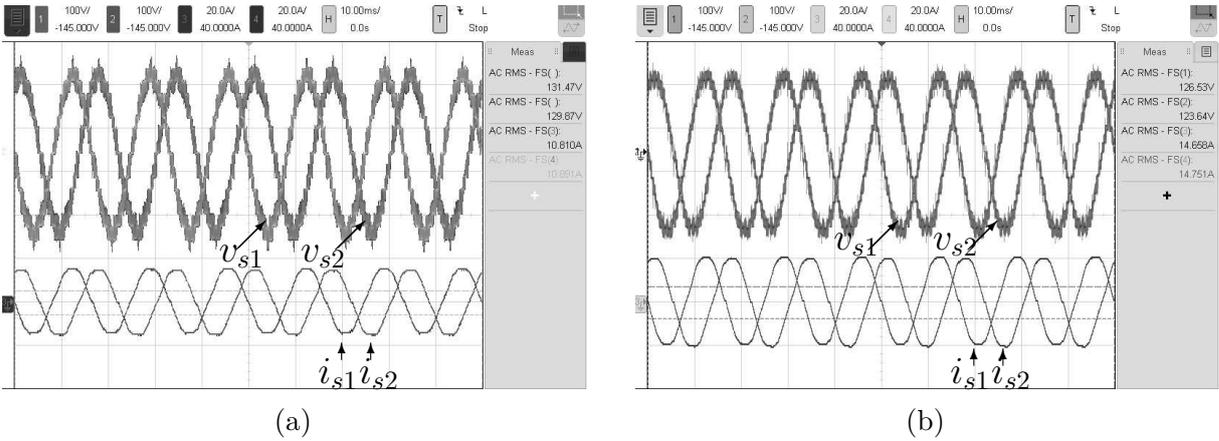


Figura 14 – Resultados experimentais: tensões v_{s1} e v_{s2} e correntes i_{s1} e i_{s2} para Conf. 2. (a) $v_{cA} = v_{cB}$ e (c) $v_{cA} = 2v_{cB}$.

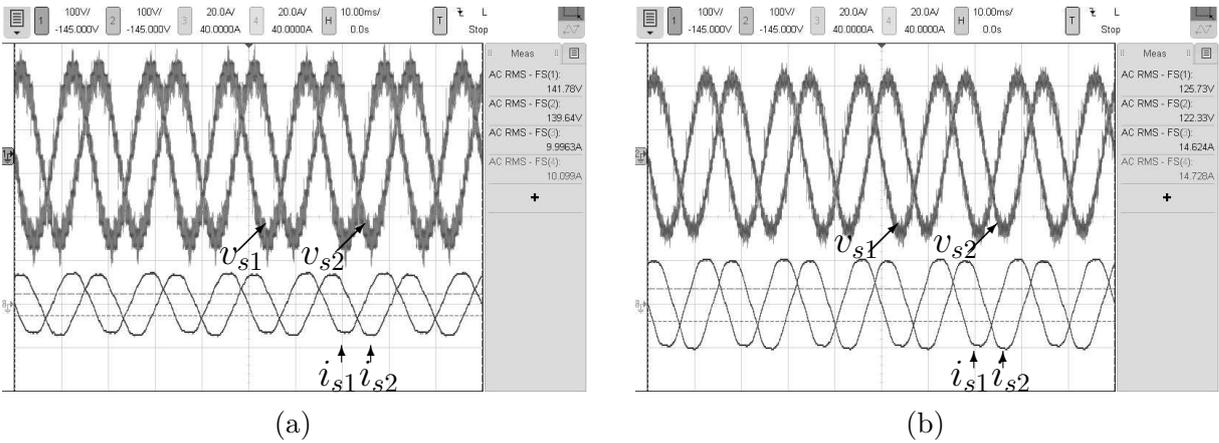


Figura 15 – Resultados experimentais: tensões v_{s1} e v_{s2} e correntes i_{s1} e i_{s2} para Conf. 3. (a) $v_{cA} = v_{cB}$ e (c) $v_{cA} = 2v_{cB}$.

2.6 Conclusões

Neste capítulo, três topologias CA-CC *open-end* unidirecionais foram propostas e analisadas juntamente com duas configurações consideradas convencionais. As comparações foram realizadas entre Conv. 1 e Conf. 1, e entre Conv. 2, Conf. 2 e Conf. 3.

As topologias propostas sintetizam a mesma quantidade de níveis de tensão que as topologias convencionais correspondentes, empregando menos chaves ativas. As tensões de saída v_{sk} apresentam 17 e 25 níveis para os casos em que $v_{cA} = v_{cB}$ e em que $v_{cA} = 2v_{cB}$, respectivamente. Com menos chaves ativas, menos *drivers* para acionamento são necessários para acioná-las, tornando os sistemas propostos mais baratos, simples, e de tamanho reduzido. Apenas 12 chaves foram empregadas na Conf. 2, enquanto que Conf. 3 possui apenas 6 chaves controladas. Portanto, as configurações propostas possuem melhor custo-benefício que as convencionais. Além disso, nas topologias Conf. 2 e Conf. 3, não é possível

ocasionar curto-circuito no barramento CC através dos sinais PWM, tornando o tempo morto dispensável.

As configurações propostas possuem menores perdas nos dispositivos semicondutores operando sob a mesma relação de tensão entre os barramentos CC. Enquanto Conf. 1 apresentou 3,2% menos perdas em relação à Conv. 1, comparando-se Conf. 2 e Conf. 3 com Conv. 2 para tensões iguais, obtiveram-se 7,62% e 31,4% menos perdas, e quando $v_{cA} = 2v_{cB}$, a redução foi de 2,55% e 27,0%, respectivamente. Em relação à distorção harmônica, as topologias propostas apresentaram maiores valores de WTHD que as convencionais. A Conf. 2 operando com tensões de barramento iguais apresentou a menor distorção dentre as topologias propostas.

As topologias propostas Conf. 2 e Conf. 3 foram validadas experimentalmente. A impossibilidade de se impor as tensões nos barramentos CC foi um fator limitante na obtenção dos resultados experimentais, uma vez que não foi possível obter os 25 níveis de tensão esperados. Ao invés disso, foram obtidos 23 níveis. Esse problema pode ser contornado através a utilização de quatro fontes de tensão CC programáveis e isoladas conectadas no lugar dos capacitores dos barramentos, de forma a absorverem a potência fornecida proveniente dos conversores. Outra forma de resolver essa questão é através da conexão de um conversor CC-CA isolado em cada barramento CC, e o lado CA desses conversores ser conectado à rede.

3 | Conversores conectados em série

Neste capítulo são propostas quatro topologias CA-CC trifásicas, que possuem único barramento CC e são baseadas em dois conversores conectados em série através de transformadores de injeção, conforme mostrado na Figura 17, visando a conversão CA-CC em aplicações em WECS. Para conexão à rede, é necessário o circuito adicional que realize a conversão CC-CA, não ilustrado na Figura 17. As configurações propostas são denominadas Conf. 1, Conf. 2, Conf. 3 e Conf. 4. Em todas elas, o Conversor A é conectado ao lado primário do transformador, enquanto os outros terminais desses enrolamentos são conectados à rede, de modo que o lado primário encontra-se em série com o Conversor A. No lado secundário, um terminal de cada enrolamento é conectado ao ponto médio do barramento CC, formando um ponto neutro, enquanto que os outros terminais desse lado do transformador são conectados ao Conversor B. Dessa forma, as tensões sintetizadas pelo Conversor B são injetadas em série com o Conversor A.

Em Conf. 1, o Conversor A (também denominado lado A) é trifásico de dois níveis enquanto que o lado B (ou Conversor B) é composto por um conversor NPC trifásico de três níveis, o que torna Conf. 1 bidirecional. Conf. 2 origina-se a partir da substituição do conversor de dois níveis da Conf. 1 por um retificador a diodo trifásico. Conf. 3 é composta pelo mesmo tipo de conversor nos lados A e B, bem como Conf. 4. Essas duas últimas topologias empregam retificadores Viena em suas estruturas. Em Conf. 3, cada braço possui duas chaves controladas, enquanto que apenas uma chave de potência é utilizada em cada braço da Conf. 4. Portanto, com exceção da Conf. 1, o fluxo de potência nas topologias propostas é unidirecional.

As topologias propostas são analisadas para relação entre o número de espiras do primário e do secundário unitária (1:1) do transformador. Adicionalmente, Conf. 3 e Conf. 4 são também analisadas para relação de transformação 1:2, uma vez que esse caso também permite a síntese de níveis de tensão uniformemente espaçados, além da síntese

do nível de tensão zero.

Para fins de comparação, as topologias propostas são analisadas juntamente com aquelas ilustradas na Figura 16, que são denominadas Conv. 1 e Conv. 2 e consideradas convencionais neste trabalho. Observe que essas topologias, ao contrário daquelas propostas, não empregam transformador. É importante mencionar que, assim como no caso da Figura 17, é mostrado na Figura 16 apenas o lado da máquina (lado CA-CC). Dessa forma, para as configurações convencionais é necessário ainda um transformador para conexão à rede no lado de conversão CC-CA (que não é mostrado na Figura 16). Dessa forma, ambos os sistemas de conversão proposto e convencional empregam transformador.

As configurações propostas são capazes de sintetizar o mesmo número de níveis de tensão que as convencionais, possuem apenas um barramento CC (enquanto que as convencionais possuem dois barramentos), e por isso requerem um único conversor no lado CC-CA (ao passo que as convencionais exigem dois conversores). Além disso, as topologias propostas apresentam redução do número de chaves de potência e, conseqüentemente, menos circuitos de acionamento (como *drivers*) são necessários, com exceção da Conf. 1 (que possui mesmo número de chaves controladas que Conv. 1). Isso significa que a complexidade e o custo dos sistemas podem ser reduzidos. Além disso, Conf. 3 e Conf. 4 não necessitam de tempo morto, uma vez que, para qualquer combinação de estados de chave, não há curto-circuito do barramento CC.

Neste capítulo é apresentado inicialmente o modelo de sistema, válido para todas as topologias, além das tensões sintetizadas em cada topologia proposta, incluindo o caso em que a relação de transformação é 1:2 para Conf. 3 e Conf. 4. Em seguida, é descrita a estratégia PWM utilizada, juntamente com a técnica de balanceamento da tensão do ponto central do barramento CC. As topologias são então comparadas com as convencionais em termos de distorção harmônica, número de chaves, e perdas de condução e de chaveamento nos dispositivos semicondutores. Também são apresentados resultados experimentais, que validam as topologias propostas.

3.1 Modelo do sistema

Nesta seção é apresentado o modelo dinâmico válido para as topologias propostas, bem como a equivalência entre os circuitos das configurações propostas e das convencionais, que são *open-end*. Além disso, são mostradas para cada topologia as tensões sintetizadas.

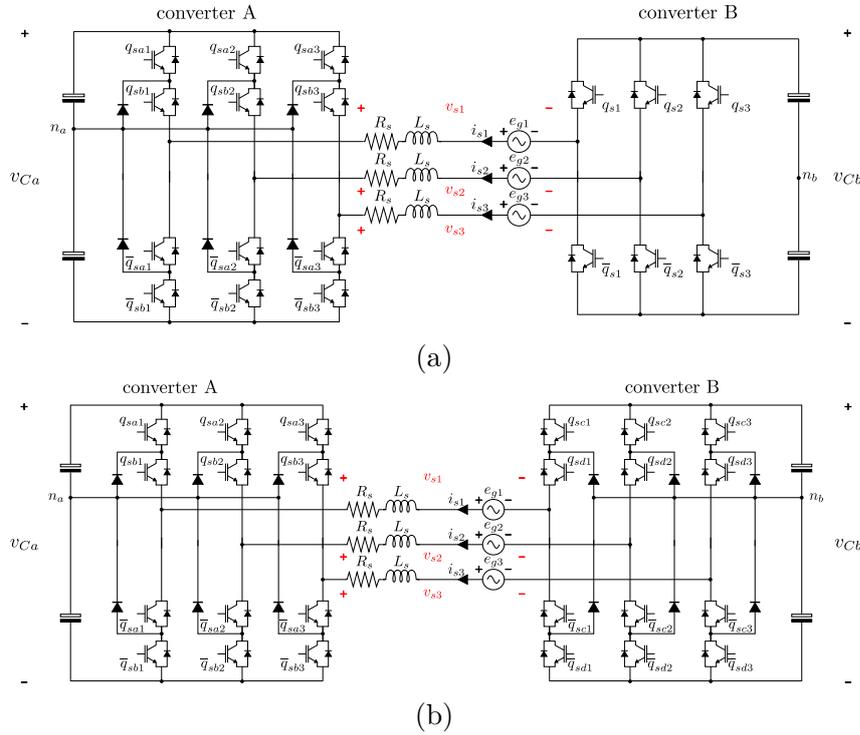


Figura 16 – Topologias convencionais: (a) Conv. 1. (b) Conv. 2.

3.1.1 Modelo dinâmico

O modelo dinâmico desenvolvido nesta seção é baseado na reflexão das grandezas elétricas do lado secundário para o lado do primário do transformador. A relação de espiras η é definida como

$$\eta = \frac{n_p}{n_s} \quad (3.1)$$

em que n_p e n_s são o número de espiras do primário (conectado à rede) e do secundário (conectado ao Conversor B, também referido como lado B), respectivamente. É importante destacar que o transformador é considerado ideal nesta análise.

Por questões de simplicidade, mas sem perda de generalidade, os braços dos conversores podem ser substituídos por fontes de tensão, conforme ilustrado na Figura 18a. Esse modelo simplificado é válido para todas as topologias propostas. É possível notar que as tensões de polo do lado B estão conectadas em série com as tensões do lado A, e a tensão refletida para lado primário é igual a η vezes a tensão sintetizada pelo Conversor B.

Na Figura 18b é mostrado o modelo resultante da reflexão das tensões do secundário para o lado primário do transformador. Assim, o circuito visto na Figura 18c é obtido a partir do rearranjo das fontes de tensão ηv_{sBk0} , e é o mesmo modelo de uma configuração *open-end*. Portanto, a comparação entre as topologias propostas e aquelas *open-end*

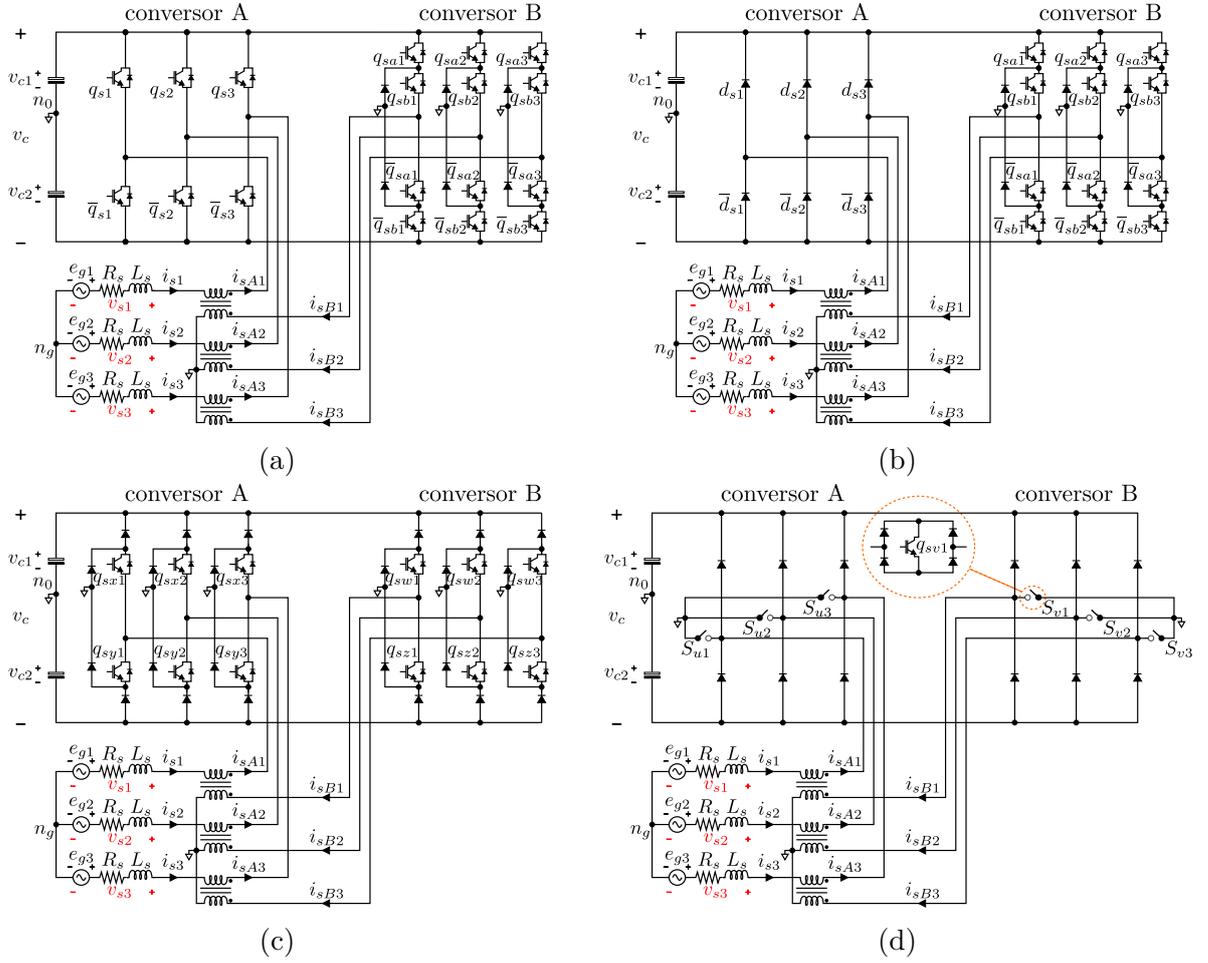


Figura 17 – Topologias propostas: (a) Conf. 1. (b) Conf. 2. (c) Conf. 3. (d) Conf. 4.

consideradas convencionais (Figura 16) é justa devido a seus modelos serem equivalentes entre si.

As tensões resultantes do conversor v_{rk} , de acordo com a Figura 18b, são expressas como

$$v_{rk} = v_{sAk0} - \eta v_{sBk0}, \quad (3.2)$$

em que o índice $k = \{1,2,3\}$ indexa as fases, e v_{sAk0} e v_{sBk0} são as tensões de polo correspondentes aos Conversores A e B, respectivamente. Definindo

$$v_{ng0} = v_{ng} - v_{n0}, \quad (3.3)$$

as tensões de fase v_{sk} do lado da rede podem ser escritas da seguinte forma:

$$v_{sk} = v_{rk} - v_{ng0}. \quad (3.4)$$

A partir da análise da Figura 18c, as tensões v_{sk} também podem ser escritas em função das correntes i_{sk} :

$$v_{sk} = e_{gk} - Ri_{sk} - L \frac{di_{sk}}{dt}. \quad (3.5)$$

Para que seja obtida a solução da Equação (3.5), faz-se então necessário o cálculo das tensões v_{sk} , que pode ser realizado através da Equação (3.4). Entretanto, a tensão v_{ng0} precisa ser calculada. Para isso, pode-se considerar que o sistema é trifásico equilibrado, ou seja,

$$e_{g1} + e_{g2} + e_{g3} = 0, \quad (3.6)$$

$$i_{s1} + i_{s2} + i_{s3} = 0. \quad (3.7)$$

Assim, substituindo as Equações (3.4), (3.6) e (3.7) na Equação (3.5), a tensão v_{ng0} pode ser expressa por

$$v_{ng0} = \frac{1}{3} \sum_{k=1}^3 v_{sAk0} - \eta \frac{1}{3} \sum_{k=1}^3 v_{sBk0} = \frac{1}{3} \sum_{k=1}^3 v_{rk}. \quad (3.8)$$

Por fim, o modelo dinâmico do sistema é dado pela seguinte equação diferencial:

$$v_{sAk0} - \eta v_{sBk0} - \frac{1}{3} \sum_{k=1}^3 v_{sAk0} + \eta \frac{1}{3} \sum_{k=1}^3 v_{sBk0} = e_{gk} - Ri_{sk} - L \frac{di_{sk}}{dt}, \quad (3.9)$$

ou ainda, em função das tensões v_{rk} ,

$$v_{rk} - \frac{1}{3} \sum_{k=1}^3 v_{rk} = e_{gk} - Ri_{sk} - L \frac{di_{sk}}{dt}. \quad (3.10)$$

A solução da Equação (3.10) exige o cálculo de v_{rk} . Portanto, a seguir é mostrado o estudo das tensões v_{rk} sintetizadas em cada topologia proposta.

3.1.2 Tensões sintetizadas - Conf. 1

A topologia Conf. 1 é a única em que as tensões de polo não dependem do sinal da corrente, mas são função apenas dos estados de chave. As tensões de polo sintetizadas pelos braços de dois níveis do Conversor A (v_{sAk0}) podem ser calculadas por

$$v_{sAk0} = (2q_{sk} - 1) \frac{v_c}{2}. \quad (3.11)$$

O lado B é formado por um conversor NPC de três níveis trifásico, e suas tensões de polo (v_{sBk0}) são

$$v_{sBk0} = (q_{sak} + q_{sbk} - 1) \frac{v_c}{2}, \quad (3.12)$$

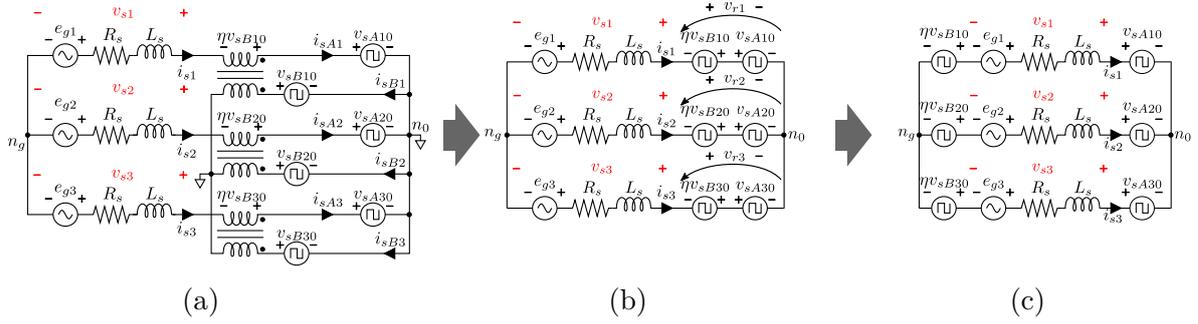


Figura 18 – Modelos simplificados do sistema, resultantes de: (a) substituição dos braços do conversor por fontes de tensão; (b) reflexão para o lado secundário do transformador; (c) rearranjo das fontes de tensão.

em que q_{sak} e q_{sbk} são os estados de chave dos respectivos braços e o estado $[q_{sak} \ q_{sbk}] = [1 \ 0]$ é proibido.

Substituindo as Equações (3.11) e (3.12) na Equação (3.2), obtém-se

$$v_{rk} = (2q_{sk} - \eta q_{sak} - \eta q_{sbk} - \eta - 1) \frac{v_c}{2}. \quad (3.13)$$

Combinando todos estados de chave permitidos na Equação (3.13), obtêm-se os casos listados na Tabela 17, que resume a análise realizada para $\eta = 1$ (ou seja, relação de espiras 1:1), em que os níveis de tensão são uniformemente distribuídos. Para $\eta = 1/2$ (ou seja, relação de espiras 1:2) os níveis de tensão também são igualmente espaçados, entretanto são sintetizados apenas quatro níveis. Por esse motivo o caso $\eta = 1/2$ não será analisado.

Na Tabela 17 são mostrados os estados de chave e seus respectivos níveis de tensão de v_{rk} , que encontram-se normalizados em relação à tensão do barramento CC (v_c). Observa-se que as tensões v_{rk} possuem cinco níveis e há redundância em $v_{rk} = 0$. A última coluna da Tabela 17 será discutida na subseção 3.2.1.

Tabela 17 – Níveis de tensão sintetizados por Conf. 1.

$[q_{sk} \ q_{sak} \ q_{sbk}]$	v_{rk}	Δv_{c12}
[1 0 0]	v_c	–
[1 0 1]	$0,5v_c$	0
[1 1 1]	0	–
[0 0 0]	0	+
[0 0 1]	$-0,5v_c$	0
[0 1 1]	$-v_c$	+

3.1.3 Tensões sintetizadas - Conf. 2

Diferentemente da Conf. 1, a síntese das tensões de polo do Conversor A é realizada através de um retificador a diodo trifásico, que pode ser interpretado como um conversor de dois níveis cujas tensões de polo são determinadas através do sentido das correntes instantâneas que o percorrem. Assim, as tensões de polo do lado A podem ser calculadas a partir de uma equação análoga à Equação (3.11):

$$v_{sAk0} = (2d_{sk} - 1) \frac{v_c}{2}, \quad (3.14)$$

em que o estado de condução d_{sk} é função de i_{sAk} . Se i_{sAk} é positiva, o diodo de cima do braço está conduzindo, ou seja, está diretamente polarizado, e $d_{sk} = 1$. Se i_{sAk} é negativa, o diodo de baixo do braço está desligado, ou seja, está inversamente polarizado, e $d_{sk} = 0$. Uma vez que

$$i_{sAk} = i_{sk}, \quad (3.15)$$

a seguinte equação descreve esse comportamento:

$$d_{sk} = u(i_{sk}), \quad (3.16)$$

em que $u(x)$ é a função degrau unitário. A expressão referente a v_{sAk0} pode ser obtida substituindo a Equação (3.16) em Equação (3.14):

$$v_{sAk0} = (2u(i_{sk}) - 1) \frac{v_c}{2}. \quad (3.17)$$

O Conversor B da Conf. 2 é do mesmo tipo daquele da Conf. 1. Portanto, suas tensões de polo também podem ser obtidas através da Equação (3.12). Assim, substituindo as Equações (3.17) e (3.12) na Equação (3.2), obtém-se

$$v_{rk} = (2u(i_{sk}) - \eta q_{sak} - \eta q_{sbk} - \eta - 1) \frac{v_c}{2}. \quad (3.18)$$

Na Tabela 18 estão listados os estados de chave e os respectivos níveis de tensão de v_{rk} obtidos através de procedimento análogo ao que foi feito para Conf. 1 utilizando as Equações (3.2), (3.12) e (3.17).

Diferentemente da Conf. 1, agora as tensões sintetizadas também dependem do sentido das correntes instantâneas. Consequentemente, não é possível utilizar o estado $[d_{sk} q_{sak} q_{sbk}] = [001]$ quando $i_{sk} > 0$, por exemplo. De modo semelhante ao caso da Conf. 1, os níveis encontram-se uniformemente distribuídos quando $\eta = 1$. Além disso, como as tensões sintetizadas são dependentes também do sentido da corrente, é importante que seja possível gerar ao menos um nível de tensão em ambas condições de corrente. No caso da

Tabela 18, esse nível em comum é $v_{rk} = 0$. Para obtê-lo, deve-se utilizar o estado de chave $[d_{sk} q_{sak} q_{sbk}] = [1 1 1]$ para $i_{sk} \geq 0$. Entretanto, se $i_{sk} < 0$, então $[d_{sk} q_{sak} q_{sbk}] = [0 0 0]$ deve ser utilizado.

A Conf. 2, assim como Conf. 1, sintetiza v_{rk} com cinco níveis, mas utilizando menos chaves controladas, e conseqüentemente menos *drivers*, reduzindo custos.

Tabela 18 – Níveis de tensão sintetizados por Conf. 2.

	$[d_{sk} q_{sak} q_{sbk}]$	v_{rk}	Δv_{c12}
$i_{sk} \geq 0$	[1 0 0]	v_c	–
	[1 0 1]	$0,5v_c$	0
	[1 1 1]	0	–
$i_{sk} < 0$	[0 0 0]	0	+
	[0 0 1]	$-0,5v_c$	0
	[0 1 1]	$-v_c$	+

3.1.4 Tensões sintetizadas - Conf. 3

Nesta topologia ambos os Conversores A e B possuem o mesmo tipo de braço. As tensões de polo dependem dos estados de chave assim como do sentido da corrente instantânea. Uma vez que as correntes de mesma fase possuem sentidos opostos em um dado instante (isto é, $i_{sAk} \geq 0$ quando $i_{sBk} \leq 0$ e vice-versa), as expressões das tensões de polo são diferentes. Levando em conta a Equação (3.15), para o lado A:

$$v_{sAk0} = \left[u(i_{sk})(1 - q_{syk}) - u(-i_{sk})(1 - q_{sxx}) \right] \frac{v_c}{2}, \quad (3.19)$$

e para o lado B:

$$v_{sBk0} = \left[u(-i_{sk})(1 - q_{szz}) - u(i_{sk})(1 - q_{sww}) \right] \frac{v_c}{2}. \quad (3.20)$$

Como pode ser notado, v_{rk} não depende de q_{sxx} nem de q_{szz} quando a corrente é positiva. Por outro lado, quando a corrente é negativa, os estados de chave q_{syk} e q_{sww} são irrelevantes. A partir das Equações (3.2), (3.19) e (3.20), a seguinte equação pode ser escrita:

$$v_{rk} = (2u(-i_{sk}) - \eta q_{sak} - \eta q_{sbk} - \eta - 1) \frac{v_c}{2}. \quad (3.21)$$

Realizando a combinação dos estados de chaves possíveis na Equação (3.21), obtêm-se os níveis de tensão listados na Tabela 19. A irrelevância dos estados de chave é indicada através do estado X , que pode assumir 1 ou 0. Observa-se que, o nível de tensão zero

(sintetizado em ambas condições de corrente) é gerado independentemente da relação de espiras do transformador.

Assim como em $\eta = 1$, níveis de tensão uniformemente espaçados também são obtidos quando $\eta = 1/2$. Isso pode ser verificado fazendo $\eta = 1/2$ na Tabela 19. Há cinco níveis de tensão com duas redundâncias em $-0,5v_c$ e em $0,5v_c$ quando $\eta = 1$, enquanto que para $\eta = 1/2$ é possível sintetizar sete níveis sem redundância.

É importante destacar que, independentemente dos estados das chaves, não é possível ocasionar curto-circuito no barramento CC. Portanto, não é necessário tempo morto no chaveamento.

Tabela 19 – Níveis de tensão sintetizados por Conf. 3.

	$[q_{sxk} \ q_{syk} \ q_{swk} \ q_{szk}]$	v_{rk}	Δv_{c12}
$i_{sk} \geq 0$	$[X \ 0 \ 0 \ X]$	$0,5(\eta + 1)v_c$	0
	$[X \ 1 \ 0 \ X]$	$0,5v_c$	-
	$[X \ 0 \ 1 \ X]$	$0,5(\eta)v_c$	+
	$[X \ 1 \ 1 \ X]$	0	0
$i_{sk} < 0$	$[1 \ X \ X \ 1]$	0	0
	$[0 \ X \ X \ 1]$	$-0,5(\eta)v_c$	-
	$[1 \ X \ X \ 0]$	$-0,5v_c$	+
	$[0 \ X \ X \ 0]$	$-0,5(\eta + 1)v_c$	0

3.1.5 Tensões sintetizadas - Conf. 4

Analogamente à Conf. 3, ambos os lados A e B da Conf. 4 são formados pelo mesmo tipo de braço, cuja tensão de polo depende tanto dos estados de chave quanto do sentido da corrente. Como em uma mesma fase os sentidos das correntes instantâneas dos lados A e B são opostos, as tensões de polo nos Conversores A e B são diferentes. Para o Conversor A:

$$v_{sAk0} = \left[u(i_{sk})(1 - q_{suk}) - u(-i_{sk})(1 - q_{suk}) \right] \frac{v_c}{2}, \quad (3.22)$$

e para o Conversor B:

$$v_{sBk0} = \left[u(-i_{sk})(1 - q_{svk}) - u(i_{sk})(1 - q_{svk}) \right] \frac{v_c}{2}. \quad (3.23)$$

A partir das Equações (3.2), (3.22) e (3.23) é obtida a seguinte equação:

$$v_{rk} = \left\{ u(i_{sk})[1 - q_{suk} - \eta + \eta q_{svk}] - u(-i_{sk})[1 - q_{suk} + \eta - \eta q_{svk}] \right\} \frac{v_c}{2}. \quad (3.24)$$

A Tabela 20 é construída a partir da Equação (3.24). Assim como Conf. 3, o nível de tensão zero é gerado independentemente do sinal da corrente i_{sk} , e níveis uniformemente distribuídos são obtidos tanto para $\eta = 1$ quando para $\eta = 1/2$. Enquanto são gerados cinco níveis com redundâncias em $-0,5v_c$ e em $0,5v_c$ para $\eta = 1$, sete níveis sem redundância são sintetizados quando $\eta = 1/2$.

Conforme mencionado anteriormente, a coluna Δv_{c12} será discutida na subseção 3.2.1.

É importante destacar que, assim como no caso da Conf. 3, não é preciso tempo morto no chaveamento dos conversores na Conf. 4, uma vez que há apenas uma chave controlada por braço.

Tabela 20 – Níveis de tensão sintetizados por Conf. 4.

	$[q_{suk} \ q_{svk}]$	v_{rk}	Δv_{c12}
$i_{sk} \geq 0$	[0 0]	$0,5(\eta + 1)v_c$	0
	[1 0]	$0,5v_c$	–
	[0 1]	$0,5(\eta)v_c$	+
	[1 1]	0	0
$i_{sk} < 0$	[1 1]	0	0
	[0 1]	$-0,5(\eta)v_c$	–
	[1 0]	$-0,5v_c$	+
	[0 0]	$-0,5(\eta + 1)v_c$	0

3.2 Estratégia PWM

A técnica PWM é baseada no cálculo de ciclos de trabalho, de modo a impor uma tensão média em cada fase correspondente à respectiva tensão de referência v_{sk}^* . O asterisco sobrescrito em v_{sk}^* indica que a variável é de referência.

O algoritmo descrito a seguir é realizado individualmente para cada fase. Por esse motivo o índice k será omitido. O cálculo do ciclo de trabalho d depende da tensão de referência v_r^* assim como os dois níveis de tensão v_r escolhidos (listados nas Tabelas 17, 18, 19 e 20). O ciclo de trabalho d pode ser calculado através de:

$$d = \frac{v_r^* - v_{r\text{final}}}{v_{r\text{inicial}} - v_{r\text{final}}}, \quad (3.25)$$

em que $v_{r\text{inicial}}$ e $v_{r\text{final}}$ são o primeiro e o segundo nível de tensão v_r utilizados na síntese da tensão de referência v_r^* .

Considera-se inicialmente que o par de tensões $v_{r\text{inicial}}$ e $v_{r\text{final}}$ são adjacentes, e portanto é considerado o máximo número de níveis de tensão, reduzindo a distorção harmônica. Quando não são utilizados níveis adjacentes para a síntese da tensão de referência, diz-se que há pulso de nível no chaveamento. Conforme será visto na subseção 3.2.1, dependendo da diferença entre as tensões do barramento v_{c1} e v_{c2} , alguns níveis de tensão podem ser pulados de modo a equalizar v_{c1} e v_{c2} . O desbalanceamento entre v_{c1} e v_{c2} tem como consequência a deterioração das tensões sintetizadas, aumentando a distorção harmônica.

Em relação à Conf. 1, na primeira coluna da Tabela 21 são mostrados os intervalos compostos por pares de tensão v_r adjacentes listados na Tabela 17. Os estados de chave que serão utilizados são aqueles cujo intervalo correspondente contém a tensão de referência. Os estados de chave inicial e final são mostrados na segunda coluna, assim como as fases das portadoras (em radianos) e os respectivos ciclos de trabalho na terceira e quarta colunas, respectivamente. Foi adotado o mesmo formato do estado de chaves q utilizado na Tabela 17, ou seja, $q = [q_{sk} q_{sak} q_{sbk}]$. As fases das portadoras e os ciclos de trabalho devem ser respeitados para que a aplicação dos estados das chaves seja correta.

Por exemplo, supondo que $v_{r1}^*/v_c^* = 0,75$ na Conf. 1, então a tensão de referência da fase 1 está dentro do intervalo $(0,5; 1,0)$ da Tabela 21. Portanto, o estado de chave $q = [1\ 0\ 0]$ deve ser aplicado no início do período de PWM. Após o tempo de transição, determinado por d , o estado de chave $q = [1\ 0\ 1]$ deve ser aplicado. De acordo com a Tabela 21, neste caso $d = 0,5$, ou seja, 50% do período PWM.

A Tabela 22 é relativa à Conf. 2 e foi construída da mesma forma que a Tabela 21. A diferença entre as duas tabelas é a condição de corrente: ao contrário da Conf. 1, a tensão e a corrente de cada fase da Conf. 2 devem ter o mesmo sinal, caso contrário as tensões não são sintetizadas corretamente pelo PWM. Esta tarefa de sincronizar tensão e corrente é atribuída à estratégia de controle. Os estados de condução dos diodos foram omitidos na Tabela 22.

São mostrados nas Tabelas 23 e 24 os ciclos de trabalho para Conf. 3 operando com $\eta = 1$ e $\eta = 1/2$, respectivamente, enquanto que as Tabelas 25 ($\eta = 1$) e 26 ($\eta = 1/2$) correspondem à Conf. 4.

3.2.1 Balanceamento das tensões dos capacitores

O balanceamento de tensão do barramento CC é uma questão importante em conversores NPC, sendo investigado em vários trabalhos (LÓPEZ et al., 2016; KOURO et al., 2010; RODRIGUEZ et al., 2009). O algoritmo para equalização das tensões v_{c1} e v_{c2} descrito nesta seção é válido para todas as topologias propostas e é baseado na seleção

Tabela 21 – Ciclos de trabalho das chaves - Conf. 1.

Intervalo de		fases das		
v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadoras	d	
(0,5; 1,0)	$[1\ 0\ 0] \rightarrow [1\ 0\ 1]$	0 0 π	$2(v_{rk}^*/v_c - 0,5)$	
(0,0; 0,5)	$[1\ 0\ 1] \rightarrow [1\ 1\ 1]$	0 π 0	$2(v_{rk}^*/v_c)$	
(-0,5; 0,0)	$[0\ 0\ 0] \rightarrow [0\ 0\ 1]$	0 0 π	$2(v_{rk}^*/v_c + 0,5)$	
(-1,0; -0,5)	$[0\ 0\ 1] \rightarrow [0\ 1\ 1]$	0 π 0	$2(v_{rk}^*/v_c + 1,0)$	

Tabela 22 – Ciclos de trabalho das chaves - Conf. 2.

Intervalo de		fases das		
v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d	
$i_{sk} \geq 0$	(0,5; 1,0)	$[0\ 0] \rightarrow [0\ 1]$	0 π	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[0\ 1] \rightarrow [1\ 1]$	π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[0\ 0] \rightarrow [0\ 1]$	0 π	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[0\ 1] \rightarrow [1\ 1]$	π 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 23 – Ciclos de trabalho das chaves - Conf. 3 ($\eta = 1$).

Intervalo de		fases das		
v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d	
$i_{sk} \geq 0$	(0,5; 1,0)	$[1\ 0\ 0\ 1] \rightarrow [1\ 1\ 0\ 1]$	0 π 0 0	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	$[1\ 1\ 0\ 1] \rightarrow [1\ 1\ 1\ 1]$	0 0 π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	$[1\ 1\ 1\ 1] \rightarrow [1\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	$[1\ 1\ 1\ 0] \rightarrow [0\ 1\ 1\ 0]$	0 0 0 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 24 – Ciclos de trabalho das chaves - Conf. 3 ($\eta = 1/2$).

Intervalo de		fases das		
v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d	
$i_{sk} \geq 0$	(0,5; 0,75)	$[0\ 0\ 0\ 0] \rightarrow [0\ 1\ 0\ 0]$	0 π 0 0	$4(v_{rk}^*/v_c - 0,5)$
	(0,25; 0,5)	$[0\ 1\ 0\ 0] \rightarrow [0\ 0\ 1\ 0]$	0 0 π 0	$4(v_{rk}^*/v_c - 0,25)$
	(0,0; 0,25)	$[0\ 0\ 1\ 0] \rightarrow [0\ 1\ 1\ 0]$	0 π 0 0	$4(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,25; 0,0)	$[1\ 1\ 1\ 1] \rightarrow [0\ 1\ 1\ 1]$	0 0 0 0	$4(v_{rk}^*/v_c + 0,25)$
	(-0,5; -0,25)	$[0\ 1\ 1\ 1] \rightarrow [1\ 1\ 1\ 0]$	π 0 0 0	$4(v_{rk}^*/v_c + 0,5)$
	(-0,75; -0,5)	$[1\ 1\ 1\ 0] \rightarrow [0\ 1\ 1\ 0]$	0 0 0 0	$4(v_{rk}^*/v_c + 0,75)$

de estados de chave. As últimas colunas das Tabelas 17, 18, 19 e 20 indicam o efeito da

Tabela 25 – Ciclos de trabalho das chaves - Conf. 4 ($\eta = 1$).

	Intervalo de		fases das	
	v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d
$i_{sk} \geq 0$	(0,5; 1,0)	[0 0] \rightarrow [0 1]	0 π	$2(v_{rk}^*/v_c - 0,5)$
	(0,0; 0,5)	[0 1] \rightarrow [1 1]	π 0	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,5; 0,0)	[1 1] \rightarrow [0 1]	0 0	$2(v_{rk}^*/v_c + 0,5)$
	(-1,0; -0,5)	[1 0] \rightarrow [0 0]	π 0	$2(v_{rk}^*/v_c + 1,0)$

Tabela 26 – Ciclos de trabalho das chaves - Conf. 4 ($\eta = 1/2$).

	Intervalo de		fases das	
	v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d
$i_{sk} \geq 0$	(0,5; 0,75)	[0 0] \rightarrow [1 0]	π 0	$4(v_{rk}^*/v_c - 0,5)$
	(0,25; 0,5)	[1 0] \rightarrow [0 1]	0 π	$4(v_{rk}^*/v_c - 0,25)$
	(0,0; 0,25)	[0 1] \rightarrow [1 1]	π 0	$4(v_{rk}^*/v_c)$
$i_{sk} < 0$	(-0,25; 0,0)	[1 1] \rightarrow [0 1]	0 0	$4(v_{rk}^*/v_c + 0,25)$
	(-0,5; -0,25)	[0 1] \rightarrow [1 0]	π 0	$4(v_{rk}^*/v_c + 0,5)$
	(-0,75; -0,5)	[1 0] \rightarrow [0 0]	0 0	$4(v_{rk}^*/v_c + 0,75)$

aplicação dos estados de chave. O parâmetro Δv_{c12} é definido da seguinte maneira:

$$\Delta v_{c12} = v_{c1} - v_{c2}. \quad (3.26)$$

O sinal “+” significa um valor positivo de Δv_{c12} e, conseqüentemente, que o capacitor superior do barramento, associado a v_{c1} , é carregado (sua tensão aumenta) e aquele associado a v_{c2} é descarregado (sua tensão diminui), uma vez que a tensão total do barramento, v_c , é controlada e considerada constante. O sinal “-” representa o efeito oposto nos capacitores do barramento, ou seja, o capacitor superior e o inferior descarrega-se e carrega-se, respectivamente. O “0” indica que não há efeito na diferença das tensões dos capacitores (Δv_{c12} constante).

Definindo o erro relativo ϵ entre as tensões do barramento CC como

$$\epsilon = \frac{\Delta v_{c12}}{v_c}, \quad (3.27)$$

podem-se definir padrões de chaveamento que são utilizados para reduzir o erro ϵ quando este for maior que determinado valor máximo admissível ϵ' . Pode-se considerar 3% um valor razoável para ϵ' , cujos valores baixos levam à frequente mudança do padrão de chaveamento (podendo aumentar a quantidade de pulos de nível, elevando a distorção harmônica). Além disso, valores muito baixos de ϵ' são irrelevantes devido a própria acurácia do sistema de

medição das tensões dos capacitores. Se há tolerância de, por exemplo, 2% nas leituras, fazendo $\epsilon' = 1\%$ não garante que o erro estará dentro da faixa de 1%. Por outro lado, o aumento de ϵ' leva a maiores diferenças entre as tensões dos capacitores, e a forma de onda sintetizada apresenta maiores distorções, elevando a distorção harmônica.

Quando $|\epsilon| < \epsilon'$, o máximo número de níveis é utilizado, conforme mostrado anteriormente nesta seção. Caso contrário, o algoritmo de balanceamento entra em ação, pulando níveis caso necessário.

Observando as Tabelas 17 e 18 é fácil perceber que não há Δv_{c12} positivo no semiciclo positivo, assim como não há Δv_{c12} negativo no semiciclo negativo. Portanto, nesses casos, a ideia é basicamente usar os estados de chave com o efeito desejado em Δv_{c12} durante período máximo de tempo. O algoritmo válido para Conf. 1 e Conf. 2 é descrito a seguir:

- se $\epsilon > \epsilon'$, apenas estados de chave associados a Δv_{c12} negativo devem ser usados no semiciclo positivo, enquanto que no semiciclo negativo, devem ser utilizados aqueles correspondentes a Δv_{c12} nulo e positivo;
- se $\epsilon < -\epsilon'$, apenas estados de chave associados a Δv_{c12} positivo devem ser usados no semiciclo negativo, e aqueles associados a Δv_{c12} negativo e nulo devem ser usados no semiciclo positivo.

Observe que na Conf. 1 e na Conf. 2 ocorre pulo de nível quando $|\epsilon| > \epsilon'$.

Em relação a Conf. 3 e a Conf. 4, considerando as Tabelas 19 e 20, o algoritmo para equalização das tensões é o seguinte:

- se $\epsilon > \epsilon'$, é necessário utilizar os estados de chave que aumentam v_{c2} e diminuem v_{c1} , isto é, utilizar os estados de chave nos quais Δv_{c12} é “-”;
- se $\epsilon < -\epsilon'$, é necessário utilizar os estados de chave que aumentam v_{c1} e diminuem v_{c2} , ou seja, utilizar os estados de chave nos quais Δv_{c12} é “+”.

As linhas da tabela que não têm efeito na diferença de tensão ($\Delta v_{c12} = 0$) também podem ser usadas, uma vez que não agravam o desequilíbrio.

Nas Tabelas 27 e 28 estão listados os estados de chave e ciclos de trabalho para Conf. 1 e Conf. 2 quando $\epsilon < -\epsilon'$ e quando $\epsilon > \epsilon'$, respectivamente.

Os casos relativos à topologia Conf. 3 são mostrados de forma mais compacta nas Tabelas 29 e 30 para $\epsilon < -\epsilon'$ e $\epsilon > \epsilon'$, respectivamente. As faixas de tensões assim como os ciclos de trabalho são função de η . É possível notar que não há pulo de níveis de tensão

para $\eta = 1$. Entretanto, quando $\eta = 1/2$, níveis são pulados em ambos semiciclos de v_{rk}^* . Esse comportamento também é observado no caso de Conf. 4, como pode ser visto nas Tabelas 31 e 32.

Similarmente às topologias Conf. 1 e Conf. 2, há pulo de nível quando o algoritmo entra em ação na Conf. 3 e na Conf. 4 operando com $\eta = 1/2$ porque para esse valor de η não há redundância de estados de chave.

 Tabela 27 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 1 e Conf. 2.

Intervalo de		fases das	
v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadoras	d
$(0,5; 1,0)$	$[1\ 0\ 0] \rightarrow [1\ 0\ 1]$	$0\ 0\ \pi$	$2(v_{rk}^*/v_c - 0,5)$
$(0,0; 0,5)$	$[1\ 0\ 1] \rightarrow [1\ 1\ 1]$	$0\ \pi\ 0$	$2(v_{rk}^*/v_c)$
$(-1,0; 0,0)$	$[0\ 0\ 0] \rightarrow [0\ 1\ 1]$	$0\ \pi\ \pi$	$(v_{rk}^*/v_c + 1,0)$

 Tabela 28 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 1 e Conf. 2.

Intervalo de		fases das	
v_{rk}^*/v_c	$[q^{\text{inicial}}] \rightarrow [q^{\text{final}}]$	portadoras	d
$(0,0; 1,0)$	$[1\ 0\ 0] \rightarrow [1\ 1\ 1]$	$0\ \pi\ \pi$	(v_{rk}^*/v_c)
$(-0,5; 0,0)$	$[0\ 0\ 0] \rightarrow [0\ 0\ 1]$	$0\ 0\ \pi$	$2(v_{rk}^*/v_c + 0,5)$
$(-1,0; -0,5)$	$[0\ 0\ 1] \rightarrow [0\ 1\ 1]$	$0\ \pi\ 0$	$2(v_{rk}^*/v_c + 1,0)$

 Tabela 29 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 3.

Intervalo de		fases das		
v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	portadoras	d	
$i_{sk} \geq 0$	$(0,5\eta; 0,5(\eta + 1))$	$[1\ 0\ 0\ 1] \rightarrow [1\ 0\ 1\ 1]$	$0\ 0\ \pi\ 0$	$2(v_{rk}^*/v_c - 0,5\eta)$
	$(0,0; 0,5\eta)$	$[1\ 0\ 1\ 1] \rightarrow [1\ 1\ 1\ 1]$	$0\ \pi\ 0\ 0$	$2(v_{rk}^*/v_c)/\eta$
$i_{sk} < 0$	$(-0,5; 0,0)$	$[1\ 1\ 1\ 1] \rightarrow [1\ 1\ 1\ 0]$	$0\ 0\ 0\ 0$	$2(v_{rk}^*/v_c + 0,5)$
	$(-0,5(\eta + 1); -0,5)$	$[1\ 1\ 1\ 0] \rightarrow [0\ 1\ 1\ 0]$	$0\ 0\ 0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta + 0,5)/\eta$

3.3 Estratégia de controle

Conforme mencionado anteriormente, as tensões de polo das topologias unidirecionais dependem tanto dos estados de chave quanto do sentido da corrente instantânea. Dessa forma, a operação em malha fechada é necessária para que a corrente e a tensão das fases do lado CA sejam sincronizadas. A sincronização entre a tensão da rede (e_{gk}) e a

Tabela 30 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 3.

	Intervalo de v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	fases das portadoras	d
$i_{sk} \geq 0$	$(0,5; 0,5(\eta + 1))$	$[1\ 0\ 0\ 1] \rightarrow [1\ 1\ 0\ 1]$	$0\ \pi\ 0\ 0$	$2(v_{rk}^*/v_c - 0,5)/\eta$
	$(0,0; 0,5)$	$[1\ 1\ 0\ 1] \rightarrow [1\ 1\ 1\ 1]$	$0\ 0\ \pi\ 0$	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	$(-0,5\eta; 0,0)$	$[1\ 1\ 1\ 1] \rightarrow [0\ 1\ 1\ 1]$	$0\ 0\ 0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta)/\eta$
	$(-0,5(\eta + 1); -0,5\eta)$	$[0\ 1\ 1\ 1] \rightarrow [0\ 1\ 1\ 0]$	$0\ 0\ 0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta + 0,5)$

Tabela 31 – Ciclos de trabalho das chaves ($\epsilon < -\epsilon'$) - Conf. 4.

	Intervalo de v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	fases das portadoras	d
$i_{sk} \geq 0$	$(0,5\eta; 0,5(\eta + 1))$	$[0\ 0] \rightarrow [0\ 1]$	$0\ \pi$	$2(v_{rk}^*/v_c - 0,5\eta)$
	$(0,0; 0,5\eta)$	$[0\ 1] \rightarrow [1\ 1]$	$\pi\ 0$	$2(v_{rk}^*/v_c)/\eta$
$i_{sk} < 0$	$(-0,5; 0,0)$	$[1\ 1] \rightarrow [1\ 0]$	$0\ 0$	$2(v_{rk}^*/v_c + 0,5)$
	$(-0,5(\eta + 1); -0,5)$	$[1\ 0] \rightarrow [0\ 0]$	$0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta + 0,5)/\eta$

Tabela 32 – Ciclos de trabalho das chaves ($\epsilon > \epsilon'$) - Conf. 4.

	Intervalo de v_{rk}^*/v_c	$[p^{\text{inicial}}] \rightarrow [p^{\text{final}}]$	fases das portadoras	d
$i_{sk} \geq 0$	$(0,5; 0,5(\eta + 1))$	$[0\ 0] \rightarrow [1\ 0]$	$\pi\ 0$	$2(v_{rk}^*/v_c - 0,5)/\eta$
	$(0,0; 0,5)$	$[1\ 0] \rightarrow [1\ 1]$	$0\ \pi$	$2(v_{rk}^*/v_c)$
$i_{sk} < 0$	$(-0,5\eta; 0,0)$	$[1\ 1] \rightarrow [0\ 1]$	$0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta)/\eta$
	$(-0,5(\eta + 1); -0,5\eta)$	$[0\ 1] \rightarrow [0\ 0]$	$0\ 0$	$2(v_{rk}^*/v_c + 0,5\eta + 0,5)$

corrente (i_{sk}) (garantindo o fator de potência unitário) é possível somente para Conf. 1, que é bidirecional e totalmente controlada.

O diagrama de blocos de controle das topologias propostas é apresentado na Figura 19. O controle da tensão do barramento CC, v_c , é realizado pelo controlador do tipo Proporcional-Integral (PI) representado pelo bloco R_c , que fornece a amplitude de referência I_s^* das correntes do conversor. A estimativa do ângulo θ_g da tensão sintetizada pelo conversor é realizada através de um PLL trifásico (KAURA; BLASKO, 1997) que fornece $\hat{\theta}_g$. O bloco $I_s^* \sin \hat{\theta}_g$ gera as correntes de referência do conversor (i_{s1}^* e i_{s2}^*) a partir de $\hat{\theta}_g$ e I_s^* . O controle das correntes é realizado por dois controladores de sequência dupla, representados por R_i , que fornecem as tensões de referência do conversor v_{sk}^* para o bloco PWM, que determina os estados das chaves do conversor.

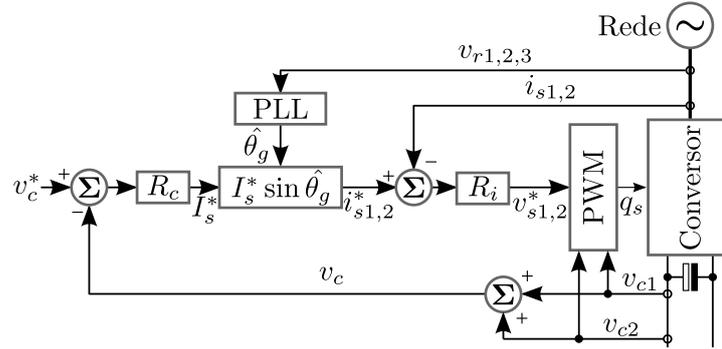


Figura 19 – Diagrama de blocos da estratégia de controle.

3.4 Comparação entre as topologias convencionais e propostas

As topologias propostas foram comparadas com as convencionais em termos de distorção harmônica e perdas nos dispositivos semicondutores. Os parâmetros das topologias utilizados durante as análises estão listados na Tabela 33. Para os cálculos de distorção harmônica, todas as topologias foram simuladas em malha aberta, utilizando a análise realizada na subseção 2.1.2, enquanto que as perdas foram estimadas com operação em malha fechada. A fim de manter constante o índice de modulação em amplitude, duas tensões diferentes do barramento CC são usadas, dependendo de η .

Tabela 33 – Parâmetros.

Parâmetro	Valor
Frequência do PWM	10 kHz
Índice de modulação em amplitude	0,95
Tensão do barramento CC ($\eta = 1$)	278,7 V
Tensão do barramento CC ($\eta = 1/2$)	371,6 V
Potência da carga	4,81 kW
R_s	0,4 Ω
L_s	7 mH

3.4.1 Número de chaves e diodos

Na Tabela 34 estão listadas as quantidades de diodos e de chaves controladas presentes nas topologias estudadas. As topologias Conv. 1 e Conf. 1 são compostas por um conversor NPC de três níveis (lado A) e um conversor de dois níveis (lado B), totalizando 18 chaves controladas, enquanto que Conf. 2 tem apenas 12 chaves devido à substituição do conversor de dois níveis por um retificador de diodo. Considerando os diodos antiparalelos na contagem, as três configurações possuem 24 diodos cada.

A configuração Conv. 2 consiste em dois conversores NPC de três níveis, totalizando 24 chaves controladas e 36 diodos enquanto que Conf. 3 e Conf. 4 possuem 12 e 6 chaves, respectivamente. Essas três topologias possuem 36 diodos cada. O número reduzido de chaves nas topologias propostas significa menos *drivers* para acioná-las, reduzindo o tamanho e a complexidade dos sistemas, e conseqüentemente, diminuindo os custos. Além disso, conforme dito anteriormente, o acionamento das chaves das topologias Conf. 3 e Conf. 4 não exige tempo morto, uma vez que não é possível ocasionar curto-circuito no barramento CC, independentemente dos estados das chaves.

Tabela 34 – Número de chaves e diodos.

Topologia	chaves controladas	diodos
Conv. 1	18	24
Conv. 2	24	36
Conf. 1	18	24
Conf. 2	12	36
Conf. 3	12	36
Conf. 4	6	36

3.4.2 Níveis de tensão

Na Tabela 35 são apontadas as quantidades de níveis de tensão sintetizadas pelas topologias estudadas. Como pode ser visto, as tensões v_{sk} de Conv. 1, Conf. 1 e Conf. 2 podem ser sintetizadas com até 17 níveis, enquanto que suas tensões de linha possuem até 9 níveis. O mesmo número de níveis de tensão é obtido para Conf. 3 e Conf. 4 operando com $\eta = 1$, bem como Conv. 2 operando com tensões de barramento iguais ($v_{cA} = v_{cB}$).

De acordo com a Tabela 35, é possível obter v_{sk} com até 25 níveis na Conf. 3 e na Conf. 4 operando com $\eta = 1/2$, ao passo que as tensões de linha podem apresentar até 13 níveis. A mesma quantidade de níveis pode ser obtida através de Conv. 2 operando com $v_{cA} = 2v_{cB}$.

Pode-se notar que Conv. 1 e Conf. 1 têm o mesmo número de chaves controladas, mesmo número de diodos, e são topologias bidirecionais. Apesar dessas características em comum, Conv. 1 (assim como Conv. 2) possui dois barramentos CC, enquanto que Conf. 1 (assim como as demais configurações propostas) tem apenas um barramento. Conseqüentemente, Conf. 1 exige apenas um conversor no lado CC-CA, sendo portanto, mais econômica que Conv. 1, a qual exige dois conversores para o lado CC-CA.

Apesar do fluxo de potência unidirecional, que limita as topologias propostas a aplicações CA-CC, as tensões são sintetizadas com mesmo número de níveis empregando

menos chaves controladas em relação às configurações convencionais.

Tabela 35 – Número de níveis.

Topologia	v_{rk}	v_{sk}	Tensão de linha
Conv. 1	5	17	9
Conv. 2 ($v_{cA} = v_{cB}$)	5	17	9
Conv. 2 ($v_{cA} = 2v_{cB}$)	7	25	13
Conf. 1	5	17	9
Conf. 2	5	17	9
Conf. 3 ($\eta = 1$)	5	17	9
Conf. 3 ($\eta = 2$)	7	25	13
Conf. 4 ($\eta = 1$)	5	17	9
Conf. 4 ($\eta = 2$)	7	25	13

3.4.3 Tensão sobre os dispositivos semicondutores

Estão listadas na Tabela 36 os valores de tensão sobre os dispositivos semicondutores das topologias estudadas. A tensão sob a qual os dispositivos semicondutores das topologias convencionais e propostas são submetidos é $v_c/2$, com exceção dos semicondutores do lado A em Conv. 1, Conf. 1 e na Conf. 2. Nestes casos, a tensão sobre os dispositivos semicondutores é igual a v_c , entretanto, esses componentes comutam na mesma frequência da rede. Consequentemente, dispositivos mais lentos podem ser empregados.

Tabela 36 – Tensões sobre os semicondutores.

Topologia	lado A	lado B
Conv. 1	$v_c/2$	v_c
Conv. 2	$v_c/2$	$v_c/2$
Conf. 1	v_c	$v_c/2$
Conf. 2	v_c	$v_c/2$
Conf. 3	$v_c/2$	$v_c/2$

3.4.4 Distorção harmônica

A distorção harmônica das topologias foi avaliada através do cálculo da WTHD das tensões, definida na Equação (2.29). Na Tabela 37 encontram-se os valores de WTHD relativos às topologias convencionais e propostas operando sob as condições listadas em Tabela 33. As configurações foram agrupadas em dois grupos, de acordo com a quantidade de níveis.

Considerando o primeiro grupo de topologias formado por Conv. 1, Conf. 1 e Conf. 2, a convencional tem a mesma distorção harmônica que Conf. 1. Isso é devido a ambas sintetizarem o mesmo número de níveis, e ter sido utilizado o mesmo padrão de chaveamento. Enquanto isso, Conf. 2 apresenta um aumento da WTHD de 31,8% em relação à topologia convencional.

O segundo grupo é formado por Conv. 2, Conf. 3 e Conf. 4, que foram comparadas entre si considerando que $v_{cA} = v_{cB}$ para Conv. 2, que é equivalente a $\eta = 1$ para configurações propostas. Nesse cenário, Conf. 3 e Conf. 4 apresentaram WTHD 1,27% e 8,90% maior em relação a Conv. 2. Para o caso em que $v_{cA} = 2v_{cB}$, que é equivalente a $\eta = 1/2$, Conf. 3 e Conf. 4 apresentaram WTHD 1,53% e 11,2% maior, respectivamente.

Tabela 37 – Valores de WTHD das configurações estudadas.

Topologia	WTHD (%)
Conv. 1	0,0551
Conv. 2 ($v_{cA} = v_{cB}$)	0,0551
Conv. 2 ($v_{cA} = 2v_{cB}$)	0,0392
Conf. 1	0,0551
Conf. 2	0,0726
Conf. 3 ($\eta = 1$)	0,0558
Conf. 3 ($\eta = 1/2$)	0,0398
Conf. 4 ($\eta = 1$)	0,0600
Conf. 4 ($\eta = 1/2$)	0,0436

3.4.5 Perdas nos dispositivos semicondutores

As perdas nos dispositivos semicondutores são estimadas empregando módulos térmicos do *software* PSIMTM. Foram utilizados os módulos térmicos correspondentes ao IGBT CM1000HA-24H e ao diodo CS240650, que são dispositivos fabricados pela POWEREX. As topologias convencionais e propostas foram simuladas sob as mesmas condições, que estão listadas na Tabela 33. As perdas totais (P_{tot}) foram divididas em perdas por chaveamento (P_{sw}) e por condução (P_{cd}), tal que $P_{tot} = P_{sw} + P_{cd}$. Os resultados para as configurações propostas e convencionais são apresentados na Tabela 38 como uma porcentagem da potência total processada pelo conversor (4,81 kW).

Observando a Tabela 38, é possível notar que Conv. 1 e Conf. 1 apresentaram as mesmas perdas de energia, pois são compostas por conversores do mesmo tipo que operam com mesmo padrão de chaveamento e sob as mesmas condições de tensão e corrente. Além disso, o padrão de chaveamento adotado para as duas configurações é o mesmo. A substituição de chaves controladas por diodos no lado A leva a redução de 2,69% nas perdas totais da Conf. 2.

É interessante observar a redução nas perdas totais quando $\eta = 1/2$ em relação ao caso $\eta = 1$, tanto para Conf. 3 quanto para Conf. 4. Isso se deve principalmente à redução das perdas de condução no lado B dessas topologias, uma vez que para $\eta = 1/2$ as correntes no Conversor B são reduzidas pela metade devido à relação de espiras do transformador.

Na Tabela 39 são detalhadas as contribuições dos Conversores A e B nas perdas por condução da Conf. 3 e da Conf. 4. As parcelas do Conversor A e do Conversor B são denominadas $P_{cd,A}$ e $P_{cd,B}$, respectivamente. No caso da Conf. 3 operando com $\eta = 1$, dos 1,31% de perdas de condução, 0,663% é devido ao lado B enquanto que o lado A contribui com 0,644%, ou seja, cada conversor contribui com aproximadamente metade. Quando $\eta = 1/2$, as perdas por condução nos lados A e B são 0,647% e 0,318%, totalizando 0,96%. Percebe-se, portanto, que as perdas de condução no lado B caem aproximadamente pela metade (mais precisamente 52%), ao passo que no lado A elas permanecem praticamente constantes.

Esse comportamento envolvendo as perdas por condução também é observado na Conf. 4. De acordo com a Tabela 39, dentre os 0,79% para o caso $\eta = 1$, 0,305% e 0,484% são oriundos dos lados A e B, respectivamente, e quando $\eta = 1/2$, esses valores são 0,327% e 0,242%, respectivamente. Dessa forma, as perdas por condução no Conversor A permanecem praticamente constantes enquanto que no Conversor B elas reduzem pela metade.

O lado B também tem maior peso na redução das perdas por chaveamento na Conf. 3 e na Conf. 4. As perdas de chaveamento no Conversor B são 0,706% quando $\eta = 1$ e caem para 0,541% quando $\eta = 1/2$ na Conf. 3, e na Conf. 4 as perdas por chaveamento são 0,694% e 0,533% para $\eta = 1$ e $\eta = 1/2$, respectivamente. Em ambas as topologias, o Conversor A apresenta valores cerca de 16 vezes menores que o Conversor B para $\eta = 1$, enquanto que para $\eta = 1/2$ esse fator é de aproximadamente 7.

Tabela 38 – Perdas nos semicondutores das configurações estudadas.

Topologia	P_{sw} (%)	P_{cd} (%)	P_{tot} (%)
Conv. 1	0,81	1,05	1,86
Conv. 2 ($v_{cA} = v_{cB}$)	0,84	1,40	2,23
Conv. 2 ($v_{cA} = 2v_{cB}$)	0,56	1,40	1,96
Conf. 1	0,81	1,05	1,86
Conf. 2	0,81	1,00	1,81
Conf. 3 ($\eta = 1$)	0,75	1,31	2,06
Conf. 3 ($\eta = 1/2$)	0,62	0,96	1,58
Conf. 4 ($\eta = 1$)	0,74	0,79	1,53
Conf. 4 ($\eta = 1/2$)	0,61	0,57	1,18

Tabela 39 – Contribuições dos Conversores A e B nas perdas por condução de Conf. 3 e Conf. 4.

Topologia	$P_{cd,A}$ (%)	$P_{cd,B}$ (%)	P_{cd} (%)
Conf. 3 ($\eta = 1$)	0,644	0,663	1,31
Conf. 3 ($\eta = 1/2$)	0,647	0,318	0,96
Conf. 4 ($\eta = 1$)	0,305	0,484	0,79
Conf. 4 ($\eta = 1/2$)	0,327	0,242	0,57

3.5 Resultados de simulação e experimentais

As configurações propostas foram simuladas em malha fechada através do *software* PSIMTM. Os parâmetros utilizados nas simulações encontram-se listados na Tabela 40. Na Figura 20 são mostrados os resultados de simulação relativos às topologias propostas. É mostrado para cada configuração as formas de onda da tensão de linha v_{s12} (em que $v_{s12} = v_{s1} - v_{s2}$), além das correntes i_{sk} e das tensões do barramento, v_{c1} e v_{c2} . Conforme supracitado, tanto Conf. 1 quanto Conf. 2 são estudadas apenas para o caso em que $\eta = 1$. Todas as tensões de linha da Figura 20 correspondentes a este cenário apresentam nove níveis, enquanto que no caso $\eta = 1/2$ é possível constatar treze níveis de tensão.

Todas as correntes mostradas na Figura 20 apresentam forma senoidal, sem distorções na passagem por zero. Isto é decorrente do funcionamento apropriado da estratégia de controle, que realiza o sincronismo entre as tensões de fase e as respectivas correntes. Observa-se também o correto balanceamento das tensões dos capacitores do barramento CC, uma vez que todas as formas de onda de v_{c1} e v_{c2} encontram-se entre 97 V e 103 V. Essa faixa de tensão corresponde a $\epsilon' = 3\%$ para tensão do barramento de 200 V.

Tabela 40 – Parâmetros de simulação.

Parâmetro	Valor
Tensão da rede ($\eta = 1$)	160 V (RMS)
Tensão da rede ($\eta = 1/2$)	120 V (RMS)
Tensão de referência do barramento CC	200 V
Erro relativo máximo ϵ'	3%
Potência nominal	4,81 kW
Frequência do PWM	10 kHz

A factibilidade das configurações propostas foi avaliada experimentalmente. Os algoritmos de controle bem como a estratégia PWM foram implementadas através do DSP TMS320F28335 da Texas Instruments, conectado a módulos IGBT de três níveis Semikron SK50MLI066 através de placas de condicionamento de sinal e *drivers* SKHI20opA.

Os resultados foram obtidos sob operação em malha fechada. Encontram-se listados

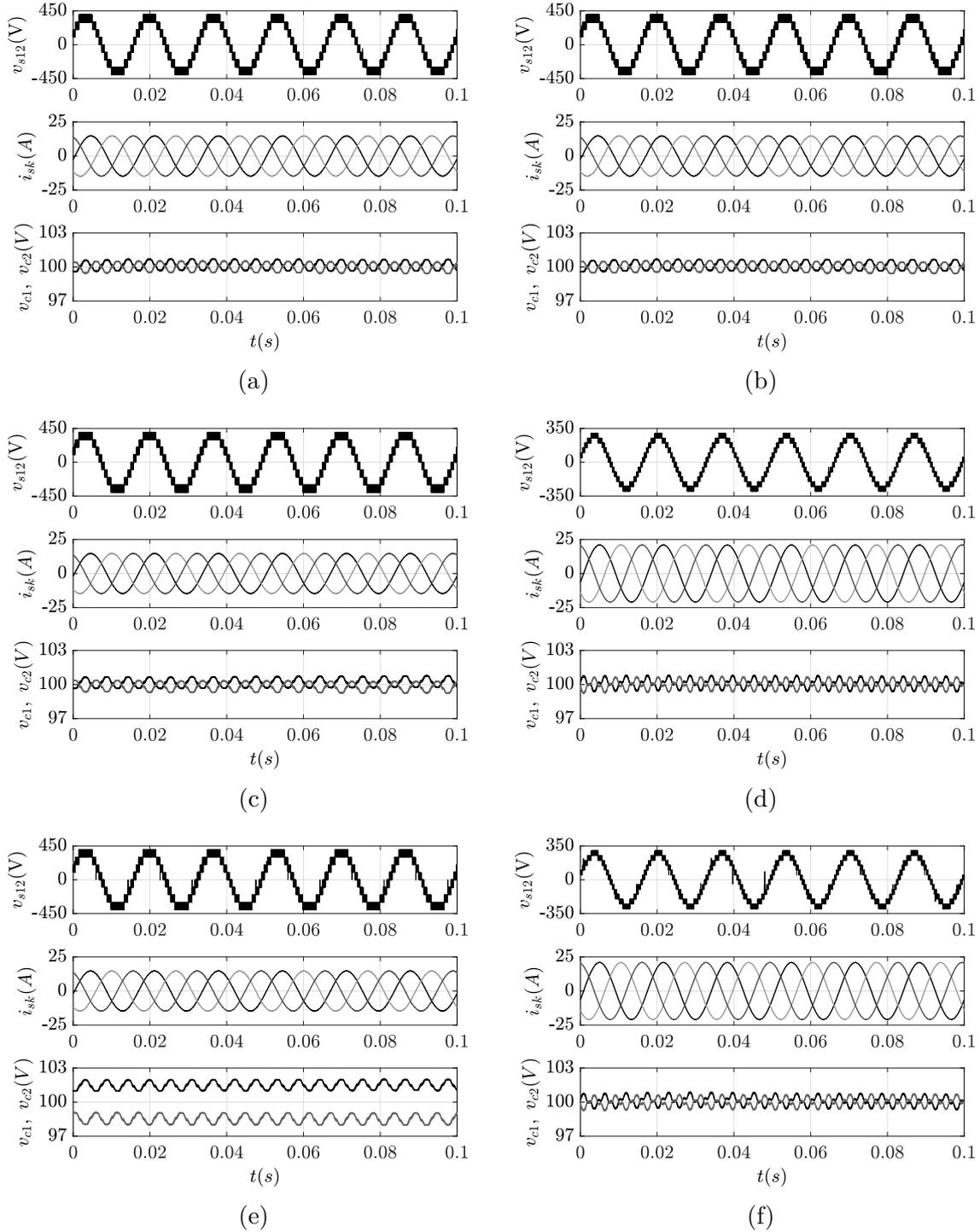


Figura 20 – Resultados de simulação em regime permanente. De cima para baixo: i) Tensão de linha (v_{s12}), ii) i_{sk} , e iii) v_{c1} e v_{c2} . (a) Conf. 1. (b) Conf. 2. (c) Conf. 3 ($\eta = 1$). (d) Conf. 3 ($\eta = 1/2$). (e) Conf. 4 ($\eta = 1$). (f) Conf. 4 ($\eta = 1/2$).

na Tabela 41 os parâmetros da montagem experimental. Na Figura 21 são mostradas as formas de onda da tensão de linha para cada configuração proposta, bem como as tensões de polo do lado A (v_{sA10}) e as tensões no lado primário do transformador (ηv_{sB10}), sendo

essas duas últimas correspondentes a fase 1 dos sistemas. Adicionalmente, é mostrada a tensão v_{r1} , que conforme a Equação (3.2), é função das tensões v_{sA10} e ηv_{sB10} .

As tensões de fase medidas experimentalmente apresentaram-se bastante ruidosas, a ponto de não ser possível identificar os níveis de tensão nas formas de onda. Por esse motivo, são mostradas nessa seção as tensões de linha em detrimento das tensões de fase.

São mostradas nas Figuras 21d e 21f as formas de onda relativas às configurações Conf. 3 e Conf. 4, respectivamente, operando com $\eta = 1/2$. Os demais resultados na Figura 21 correspondem a operação com $\eta = 1$. Como pode ser notado, as tensões de linha das topologias Conf. 1 e Conf. 2, assim como Conf. 3 e Conf. 4 (operando com $\eta = 1$) apresentam 9 níveis, enquanto que são sintetizados 13 níveis pelas configurações Conf. 3 e Conf. 4 operando com $\eta = 1/2$.

Apesar do maior número de níveis, as configurações de 13 níveis não possuem estados de chave redundantes e conseqüentemente há pulso de nível em alguns instantes de modo a equalizar as tensões v_{c1} e v_{c2} . Na Figura 21, setas verticais em v_{r1} indicam a ocorrência desses pulsos. Na operação com 9 níveis, o balanceamento ocorre sem pulso de nível.

Nas Figuras 22, 23, 24, 25, 26 e 27 são apresentadas as respostas a uma variação da potência da carga em degrau de 3,2 kW para 3,8 kW para Conf. 1, Conf. 2, Conf. 3 ($\eta = 1$ e $\eta = 1/2$) e Conf. 4 ($\eta = 1$ e $\eta = 1/2$), respectivamente. São mostradas, de cima para baixo, as tensões do barramento v_{c2} e v_{c1} e as correntes das fases 1 e 2. É possível observar que as variáveis são controladas apropriadamente antes e depois do transitório. A amplitude da corrente aumenta após o transitório devido ao aumento da potência. Além disso, v_{c1} e v_{c2} são equalizadas dentro da faixa de erro máximo, que foi definida como $\epsilon' = 3\%$.

Tabela 41 – Parâmetros da montagem experimental.

Parâmetro	Valor
Tensão da rede ($\eta = 1$)	130 V (RMS)
Tensão da rede ($\eta = 1/2$)	100 V (RMS)
Tensão de referência do barramento CC	200 V
Erro relativo máximo ϵ'	3%
Potência nominal	3,8 kW
Frequência do PWM	10 kHz

3.6 Conclusões

Neste capítulo foram propostas quatro topologias de conversores conectados em série através de transformadores de injeção, denominadas Conf. 1, Conf. 2, Conf. 3 e Conf.

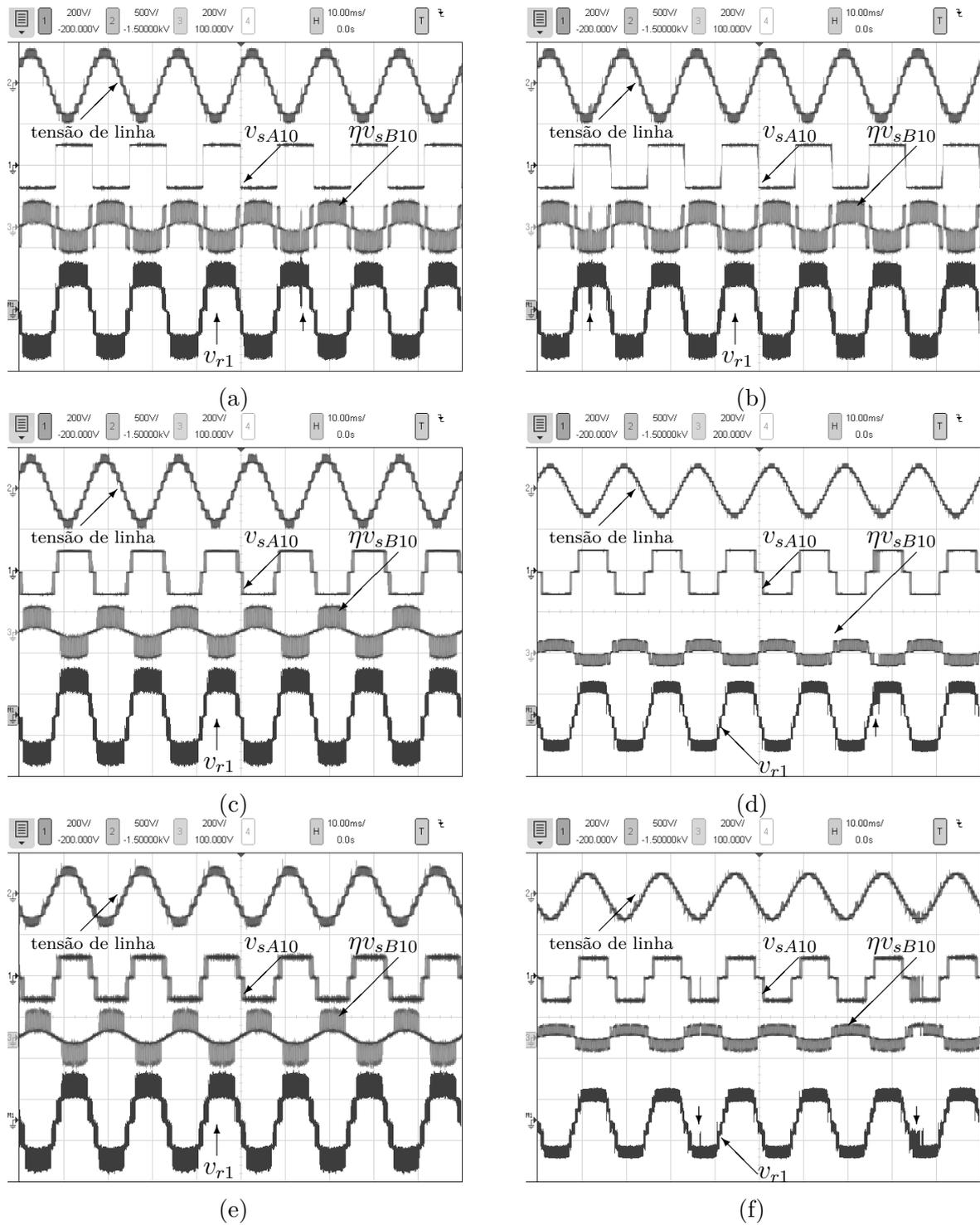


Figura 21 – Resultados experimentais. De cima para baixo: tensão de linha, v_{sA10} , ηv_{sB10} e v_{r1} . Pequenas setas verticais em v_{r1} apontam instantes em que ocorrem pulsos de níveis de tensão. (a) Conf. 1. (b) Conf. 2. (c) Conf. 3 ($\eta = 1$). (d) Conf. 3 ($\eta = 1/2$). (e) Conf. 4 ($\eta = 1$). (f) Conf. 4 ($\eta = 1/2$).

4, em que a primeira é a única que permite o fluxo de potência bidirecional, sendo as demais unidirecionais. As duas últimas foram analisadas para as relações de espiras 1:1

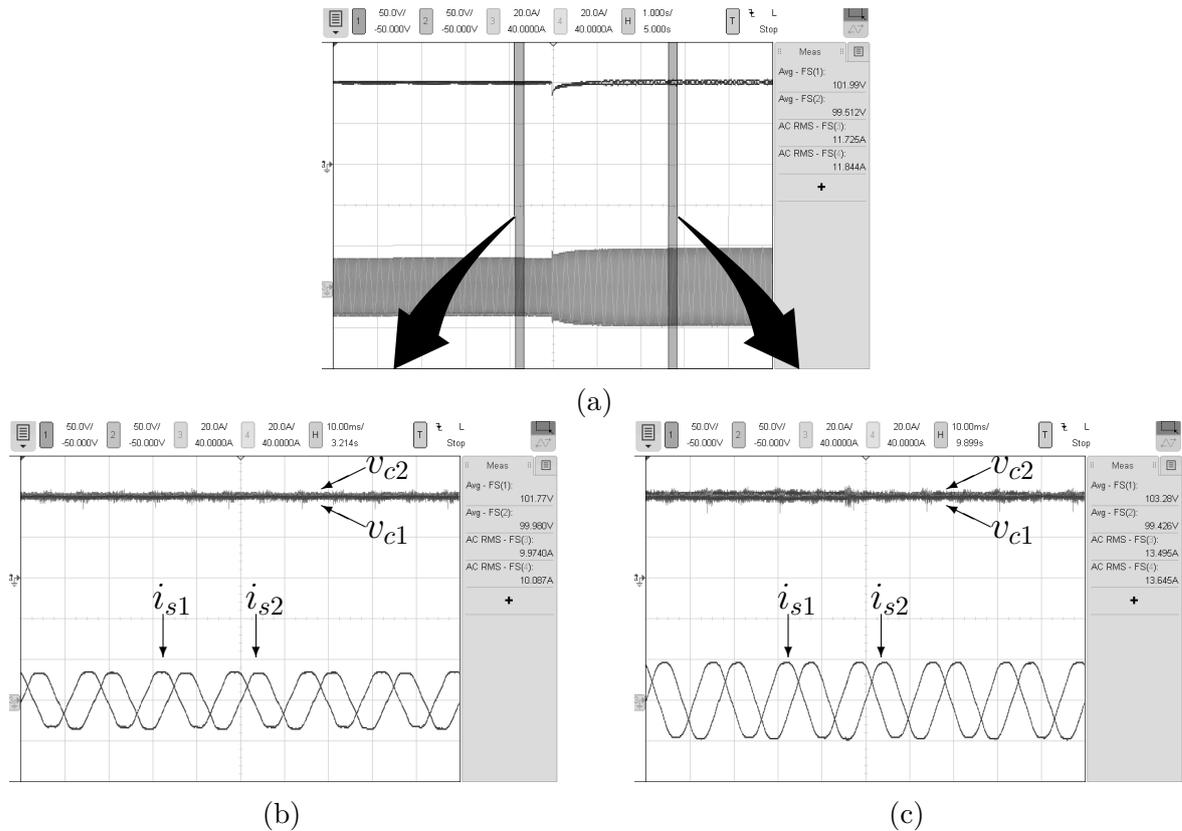


Figura 22 – Resultados experimentais para Conf. 1. Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

e 1:2, referidas como $\eta = 1$ e $\eta = 1/2$, respectivamente, ao passo que a análise das duas primeiras foi realizada apenas para a relação de espiras unitária. As topologias propostas foram comparadas com configurações *open-end* consideradas convencionais, nomeadas Conv. 1 e Conv. 2. As topologias Conv. 1, Conf. 1 e Conf. 2 são capazes de sintetizar tensões de fase com até 17 níveis (e tensões de linha com até 9 níveis) quando Conv. 1 opera com $v_{cA} = v_{cB}$, e Conf. 1 e Conf. 2, com $\eta = 1$. Sob as mesmas circunstâncias, as configurações Conv. 2, Conf. 3 e Conf. 4 sintetizam a mesma quantidade de níveis. Por outro lado, tensões de fase com até 25 níveis (e tensões de linha com 13 níveis) podem ser obtidas quando Conf. 3 e Conf. 4 operam com $\eta = 1/2$, e, de forma equivalente, quando $v_{cA} = 2v_{cB}$ em Conv. 2.

Além de serem capazes de sintetizar a mesma quantidade de níveis que as configurações convencionais, as topologias propostas possuem apenas um barramento CC, ao passo que as convencionais possuem dois barramentos, exigindo dois conversores no lado CC-CA, enquanto que as propostas requerem apenas um conversor. Além disso, as topologias propostas apresentam redução do número de chaves controladas e, conseqüentemente, menos circuitos de acionamento (como *drivers*) são necessários, com exceção da Conf.

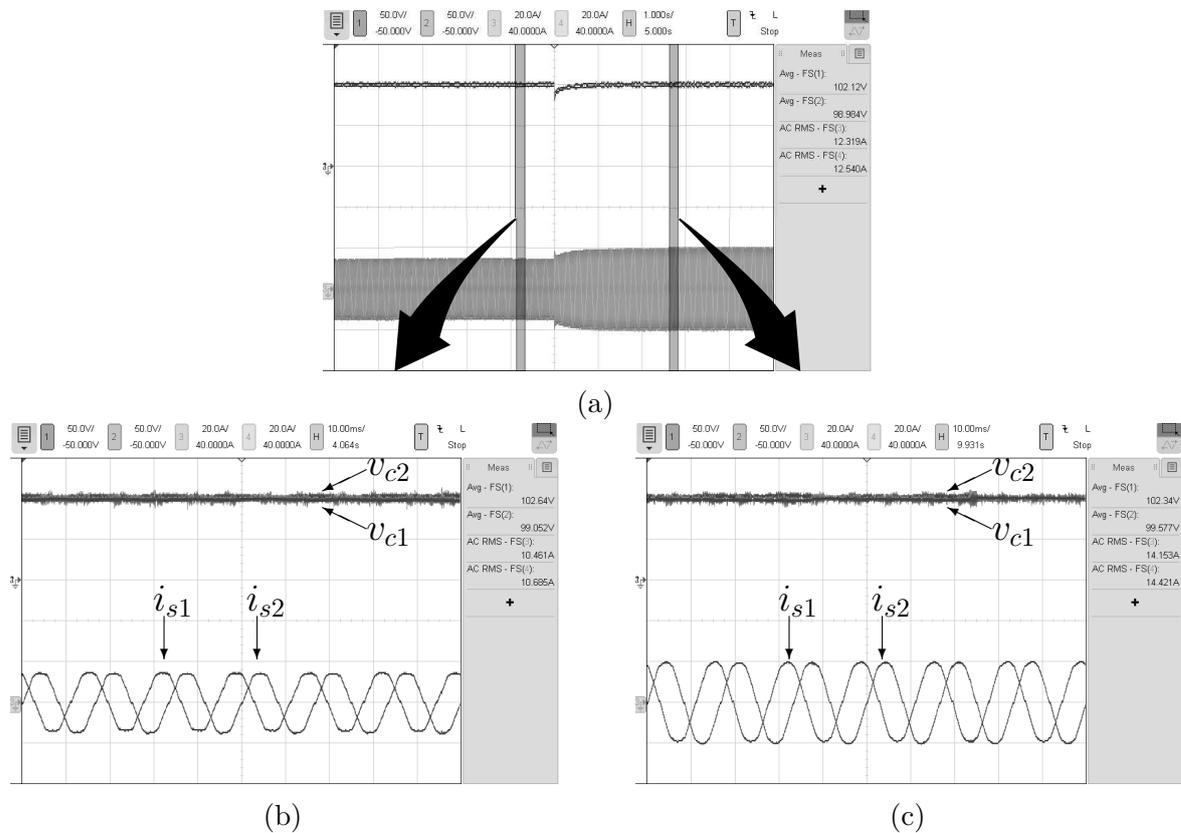


Figura 23 – Resultados experimentais para Conf. 2. Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

1 (que possui mesmo número de chaves controladas que Conv. 1). Isso significa que a complexidade e o custo dos sistemas podem ser reduzidos. Além disso, conf. 3 e Conf. 4 não necessitam de tempo morto, uma vez que, para qualquer combinação de estados de chave, não há curto-circuito do barramento CC.

As configurações estudadas foram comparadas em termos de distorção harmônica através da WTHD das tensões. Comparando-se com as convencionais, foram verificados maiores valores de distorção nas tensões das topologias propostas. Entretanto, com exceção da Conf. 1, que apresentou valores de perdas iguais, as configurações propostas apresentaram menores valores de perdas de potência nos dispositivos semicondutores em relação às suas topologias convencionais correspondentes. Comparando-se com o caso em que $\eta = 1$, a operação com $\eta = 1/2$ levou a menores perdas na Conf. 3 e na Conf. 4, principalmente devido à redução das perdas por condução no Conversor B. Testes experimentais foram realizados para validar todas as configurações propostas, que mostraram o correto funcionamento das estratégias PWM e de controle.

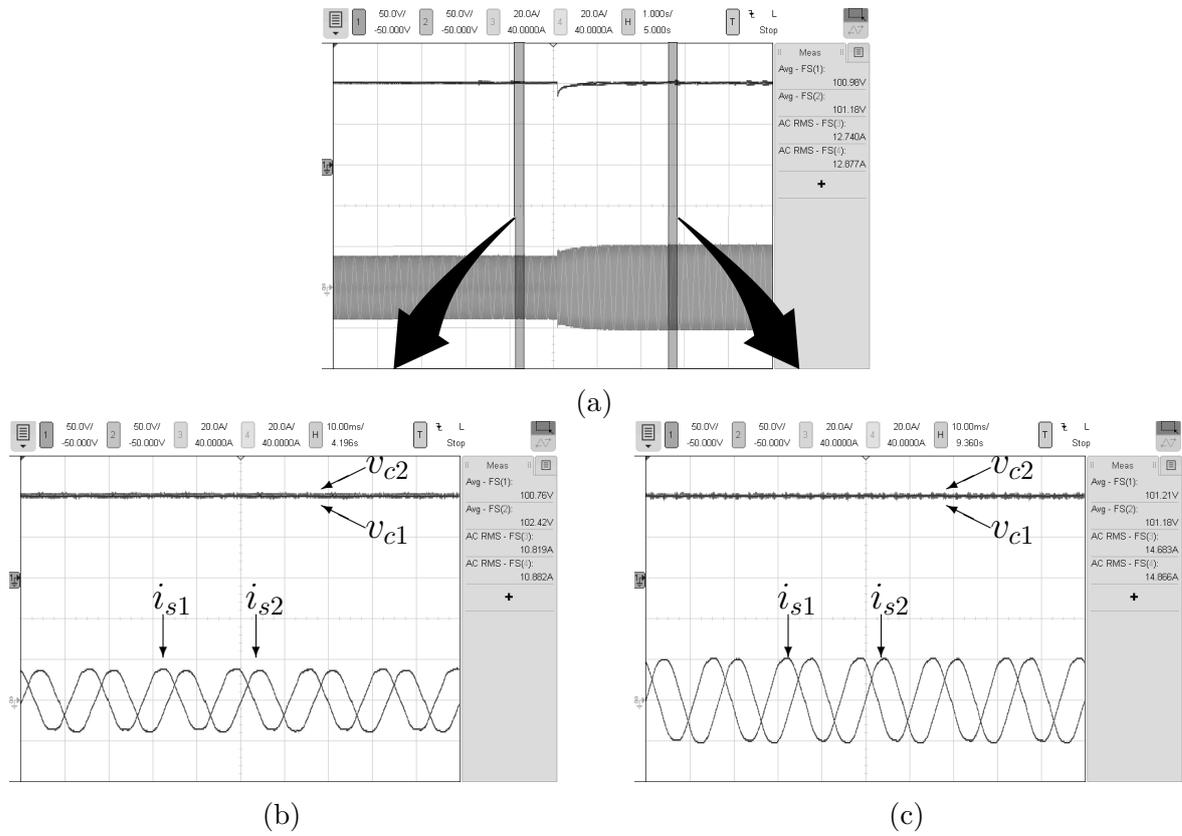


Figura 24 – Resultados experimentais para Conf. 3 ($\eta = 1$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

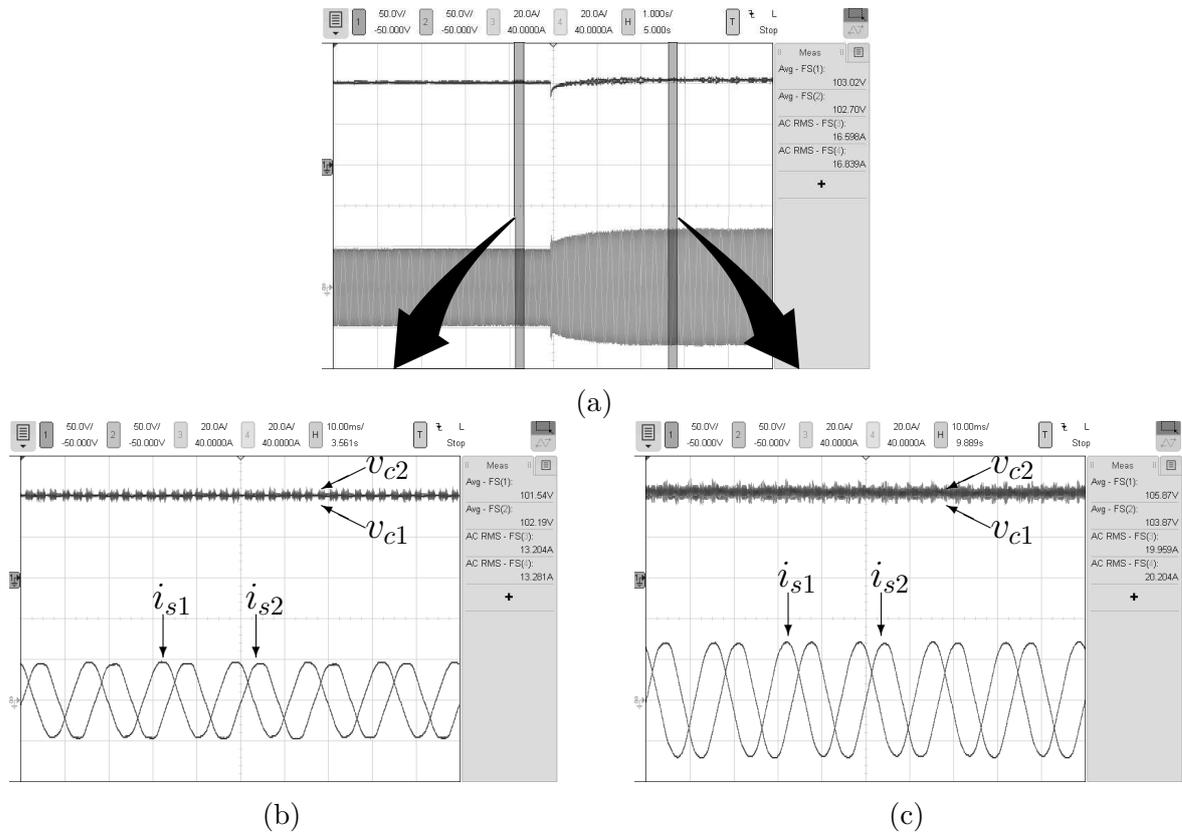


Figura 25 – Resultados experimentais para Conf. 3 ($\eta = 1/2$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

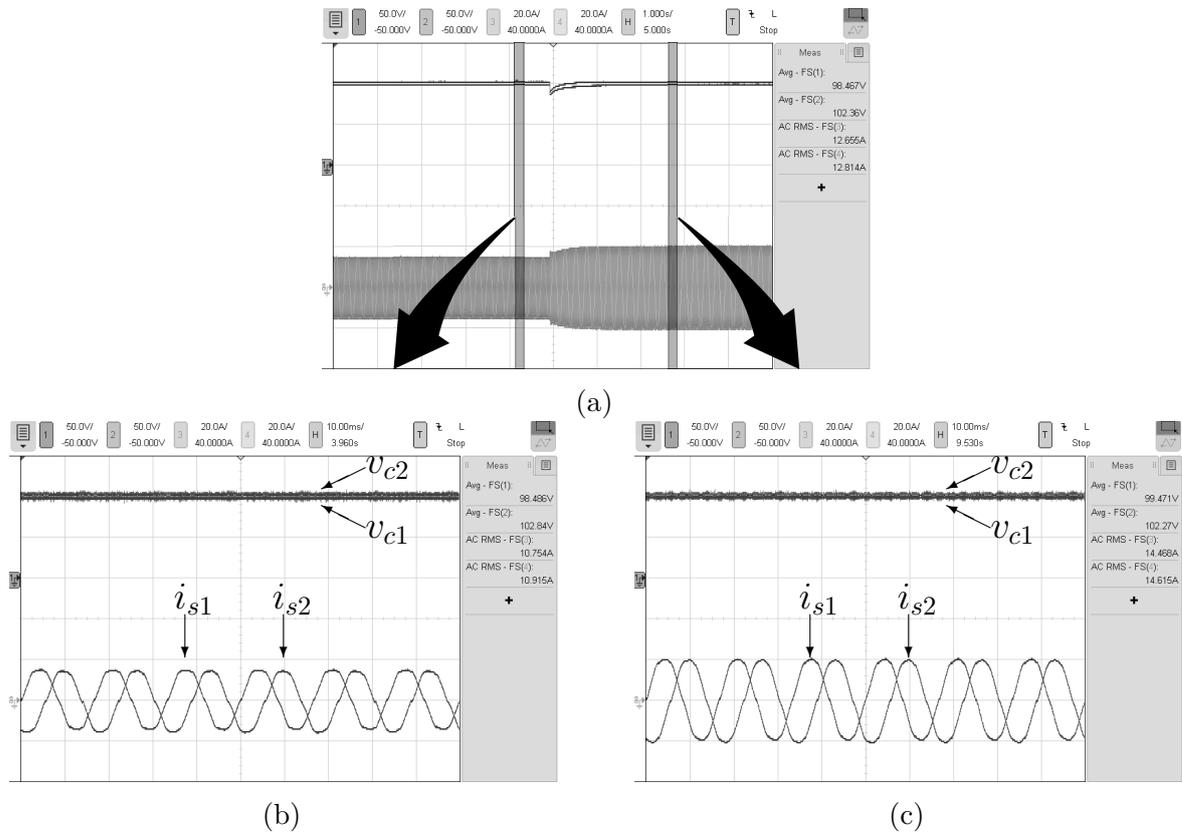


Figura 26 – Resultados experimentais para Conf. 4 ($\eta = 1$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

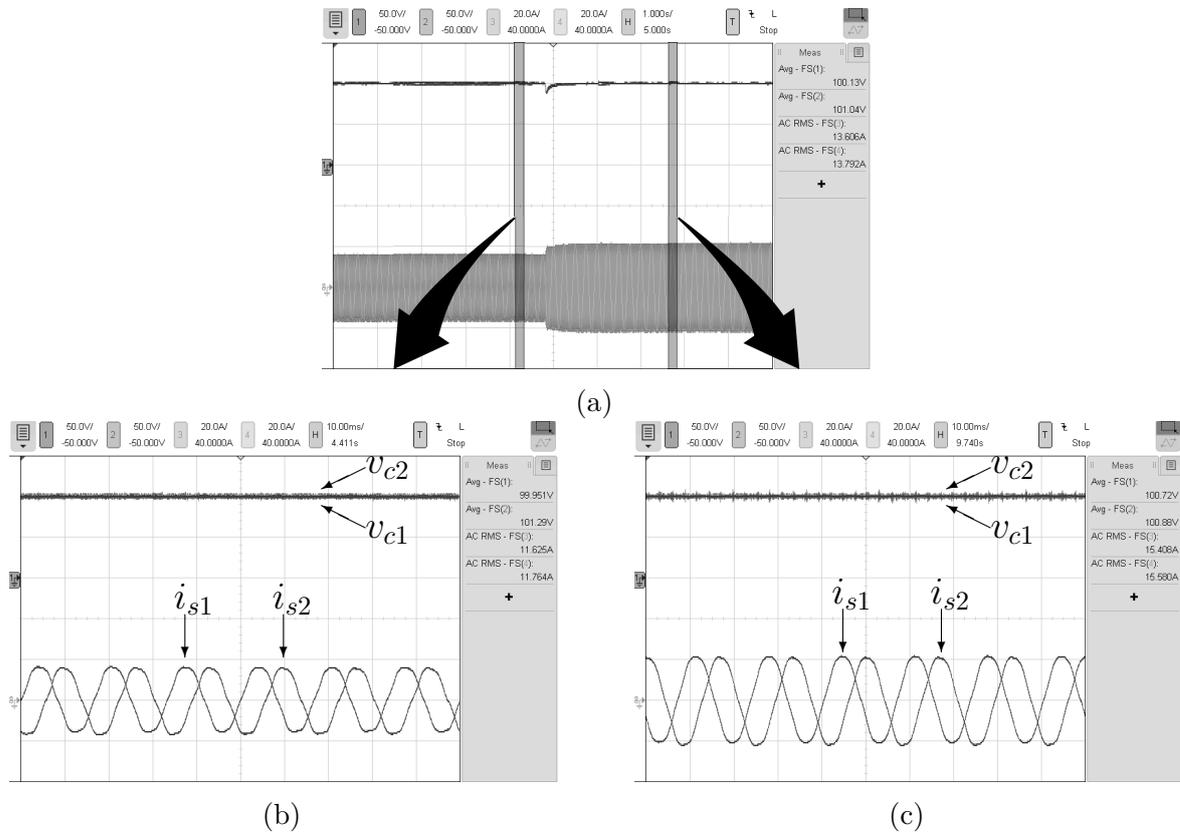


Figura 27 – Resultados experimentais para Conf. 4 ($\eta = 1/2$). Resposta transitória a uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

4 | Conversor monofásico CA-CC-CA de três braços

Um conversor unidirecional CA-CC-CA de três níveis é proposto neste capítulo; é constituído por braços de três níveis, sendo um unidirecional (no lado da rede) e dois braços NPC bidirecionais, conforme ilustrado na Figura 28. Um braço NPC bidirecional é compartilhado entre os lados do retificador e do inversor. Comparado com o braço de dois níveis, o braço de três níveis apresenta redução de tensão nas chaves para o mesmo nível de tensão do barramento CC, e também permite uma redução na distorção harmônica para a mesma frequência de chaveamento.

A topologia proposta, denominada UC3L, é comparada com as topologias consideradas convencionais, C2L e C3L, mostradas na Figura 29. A letra U no nome da configuração proposta significa ela ser unidirecional. Além disso, os termos 2L e 3L na nomenclatura utilizada indicam a quantidade de níveis que os braços do conversor sintetizam. Dessa forma, há apenas braços de dois níveis em C2L enquanto que C3L é formada apenas por braços NPC de três níveis, e ambas permitem o fluxo bidirecional de potência. O conversor proposto possui características similares em relação à topologia C3L e melhor desempenho em comparação à C2L.

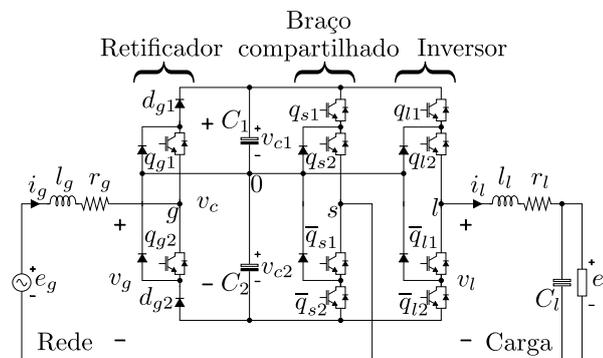


Figura 28 – Configuração proposta, formada por três braços de três níveis - UC3L.

São apresentadas a modelagem do conversor, a técnica PWM e estratégias de

controle do sistema. Além disso, é mostrado um método para equilibrar as tensões dos capacitores do barramento CC, assim como uma análise comparativa entre a topologia proposta e as configurações convencionais. Como o conversor é unidirecional, a corrente da rede e a tensão sintetizada no lado da carga devem ser sincronizadas com a tensão gerada no lado da rede. Isso se faz necessário devido à tensão da rede ser função não apenas dos estados das chaves, mas também do sentido da corrente da rede, evitando assim a ocorrência de distorções harmônicas na passagem por zero das correntes. Simulação e resultados experimentais também serão apresentados.

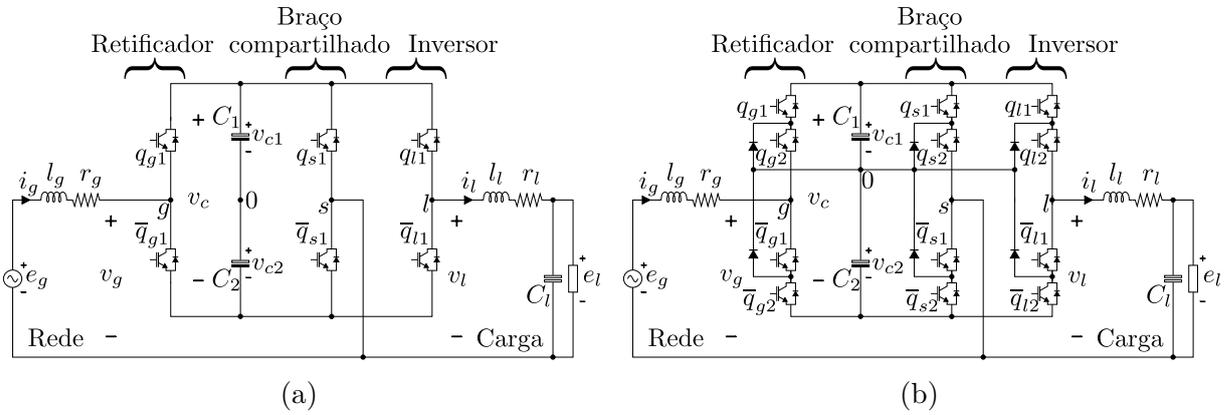


Figura 29 – Configurações convencionais. (a) Topologia composta por três braços de dois níveis (C2L). (b) Topologia formada por três braços de três níveis (C3L).

4.1 Modelo do sistema

Como pode ser observado na Figura 28, a configuração proposta compreende três braços (sendo dois bidirecionais e um unidirecional), filtros passivos e um banco de capacitores formando o barramento CC.

O braço unidirecional é formado das chaves q_{g1} e q_{g2} e dos diodos d_{g1} e d_{g2} . O braço compartilhado é composto pelas chaves q_{s1} , q_{s2} , \bar{q}_{s1} e \bar{q}_{s2} e o braço do lado da carga é formado pelas chaves q_{l1} , q_{l2} , \bar{q}_{l1} e \bar{q}_{l2} . As seguintes equações podem ser obtidas para o sistema mostrado na Figura 28:

$$e_g = r_g i_g + l_g \frac{di_g}{dt} + v_g \quad (4.1)$$

$$e_l = -r_l i_l - l_l \frac{di_l}{dt} + v_l \quad (4.2)$$

$$i_s = i_g - i_l \quad (4.3)$$

$$v_g = v_{g0} - v_{s0} \quad (4.4)$$

$$v_l = v_{l0} - v_{s0} \quad (4.5)$$

em que r_g , r_l , l_g e l_l são as resistências e as indutâncias de filtro nos lados da rede e da carga, respectivamente; e_g e e_l são as tensões da rede e de carga, respectivamente, e v_g e v_l são as tensões geradas pelo conversor nos lados da rede e carga.

As tensões de polo dos braços g , s e l são definidas como v_{g0} , v_{s0} e v_{l0} , respectivamente. As correntes que passam pelos capacitores C_1 e C_2 são denominadas i_{c1} e i_{c2} , respectivamente. As tensões nos capacitores C_1 e C_2 são v_{c1} e v_{c2} , respectivamente, e a soma destas tensões é igual a v_c . Consequentemente, quando v_{c1} e v_{c2} estão equalizadas, $v_{c1} = v_{c2} = v_c/2$.

Devido ao uso de um braço unidirecional, as duas condições de operação podem ser descritas conforme mostrado na Tabela 42, em que os estados das chaves indicados por X são irrelevantes. Observe que quando a corrente da rede é positiva ($i_g \geq 0$), o estado da chave q_{g2} define a tensão v_{g0} porque o diodo d_{g2} é polarizado reversamente. Da mesma forma, quando a corrente da rede é negativa ($i_g < 0$), o estado da chave q_{g1} define a tensão do polo v_{g0} porque o diodo d_{g1} é polarizado inversamente.

Tabela 42 – Operação do braço do lado do retificador.

i_g	q_{g1}	q_{g2}	v_{g0}
$i_g \geq 0$	X	0	$v_c/2$
	X	1	0
$i_g < 0$	0	X	$-v_c/2$
	1	X	0

Como pode ser visto na Tabela 42, valores positivos da corrente i_g permitem apenas que a tensão v_{g0} seja positiva ou nula. Da mesma forma, quando i_g é negativa v_{g0} pode assumir apenas valor nulo ou negativo. Além disso, analisando a Equação (4.4), como as tensões de polo podem assumir os valores $\{-0,5v_c; 0; 0,5v_c\}$, as tensões v_g e v_{g0} possuem sempre mesmo sinal. Assim, é necessário o sincronismo entre v_g e i_g para o correto funcionamento da estratégia PWM, e consequentemente para que as tensões sejam sintetizadas adequadamente e não haja distorções nas formas de onda das correntes.

4.1.1 Corrente no braço compartilhado

Foi mostrado em (FREITAS et al., 2010) que, independentemente da carga ser indutiva ou capacitiva, a corrente no braço compartilhado obedece à seguinte relação:

$$I_s \leq I_g + I_l \quad (4.6)$$

em que I_s , I_g e I_l são as amplitudes das correntes do braço compartilhado, da rede e da carga, respectivamente. A relação entre as correntes e tensões do conversor proposto é observada graficamente através do diagrama fasorial ilustrado na Figura 30. Os fasores \hat{E}_g , \hat{V}_g , \hat{V}_l , \hat{I}_g e \hat{I}_l correspondem a e_g , v_g , v_l , i_g e i_l , respectivamente. O fasor \hat{I}_s , que representa a corrente i_s é enfatizado.

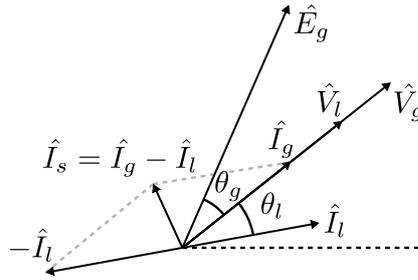


Figura 30 – Diagrama fasorial.

4.2 Estratégia PWM

Existem várias técnicas para realizar a modulação PWM para o conversor estudado, e.g., baseado em portadoras, espaço vetorial e eliminação seletiva de harmônicas (TRZY-NADLOWSKI; KIRLIN; LEGOWSKI, 1997; OJO; KSHIRSAGAR, 2004; AGELIDIS; BALOUKTSIS; DAHIDAH, 2008). A abordagem PWM baseada em portadora (CB-PWM) fornece os estados das chaves a partir da comparação das tensões de polo de referência com portadoras triangulares de alta frequência.

A abordagem do PWM através de espaço vetorial (SV-PWM) define os estados das chaves de acordo com a análise vetorial e permite obter uma solução otimizada com a menor distorção harmônica e perdas. A solução otimizada fornecida pelo SV-PWM pode ser emulada usando a técnica CB-PWM. As equações necessárias para o cálculo das tensões de referência para todas as configurações (propostas e convencionais) correspondentes a abordagem CB-PWM foram definidas em (JACOBINA; OLIVEIRA; SILVA, 2006; FREITAS et al., 2010; MARINUS et al., 2017). Além das questões sobre menor distorção harmônica e perdas, mencionadas acima, outra vantagem dessa técnica é a possibilidade de incorporar ao projeto do PWM o balanceamento das tensões dos capacitores do barramento, eliminando a necessidade de eventuais malhas de controle para essa finalidade.

As tensões fornecidas pela configuração proposta podem ser exibidas no plano espaço vetorial $g \times l$, que é definido de tal forma que as tensões v_g e v_l coincidam com o eixo real (Re) e imaginário (Im), respectivamente. Um vetor de tensão neste plano pode ser representado por $\vec{v}_{gsl} = v_g + jv_l$. Uma vez que as tensões sintetizadas também são

função da corrente da rede (vide Tabela 42), dois planos podem ser gerados de acordo com o sinal de i_g .

Na Figura 31 é ilustrado o plano do espaço vetorial para a configuração UC3L. O subscrito gsl do vetor $V_{gsl}^{(i_{c1}, i_{c2})}$ representa os estados de condução dos braços g , s e l , que são definidos na Tabela 45, e i_{c1} e i_{c2} são as correntes dos capacitores C_1 e C_2 , respectivamente. Por exemplo, para o vetor $V_{201}^{(i_g, i_s)}$, as tensões de polo são $v_{g0} = v_c/2$, $v_{s0} = -v_c/2$ e $v_{l0} = 0$, e as correntes dos capacitores são $i_{c1} = i_g$ e $i_{c2} = i_s$. O plano do espaço vetorial para a topologia C3L é mostrado em (FREITAS et al., 2010). Os vetores relativos à UC3L encontram-se listados nas Tabelas 43 e 44 para os casos em que $i_g \geq 0$ e $i_g < 0$, respectivamente. São mostrados na segunda coluna os estados das chaves, e na terceira e quarta colunas as tensões v_g e v_l , respectivamente. Adicionalmente, são apresentadas as correntes nos capacitores C_1 e C_2 nas quinta e sexta colunas, respectivamente.

Tabela 43 – Vetores e os respectivos estados das chaves e níveis de tensão ($i_g \geq 0$).

Vetor	$[q_{g1} q_{g2} q_{s1} q_{s2} q_{l1} q_{l2}]$	v_g	v_l	i_{c1}	i_{c2}
V_{202}	[000011]	1,0	1,0	i_s	i_s
V_{201}	[000001]	1,0	0,5	i_g	i_s
V_{200}	[000000]	1,0	0,0	i_g	i_g
V_{102}	[010011]	0,5	1,0	$-i_l$	i_s
V_{101}	[010001]	0,5	0,5	0	i_s
V_{212}	[000111]	0,5	0,5	i_s	0
V_{100}	[010000]	0,5	0,0	0	i_g
V_{211}	[000101]	0,5	0,0	i_g	0
V_{210}	[000100]	0,5	-0,5	i_g	i_l
V_{112}	[010111]	0,0	0,5	$-i_l$	0
V_{111}	[010101]	0,0	0,0	0	0
V_{222}	[001111]	0,0	0,0	0	0
V_{110}	[010100]	0,0	-0,5	0	i_l
V_{221}	[001101]	0,0	-0,5	i_l	0
V_{220}	[001100]	0,0	-1,0	i_l	i_l
V_{122}	[011111]	-0,5	0,0	$-i_g$	0
V_{121}	[011101]	-0,5	-0,5	$-i_s$	0
V_{120}	[011100]	-0,5	-1,0	$-i_s$	i_l

A topologia proposta apresenta uma limitação de operação, pois a tensão v_l^* e a corrente i_g^* devem estar sincronizadas com v_g^* e $V_l^* \leq V_g^*$, sendo V_l^* e V_g^* as amplitudes das tensões de referência dos lados da carga e da rede, respectivamente. Devido à presença de um braço unidirecional, somente os setores I, II, III e IV devem ser utilizados (no plano

Tabela 44 – Vetores e os respectivos estados das chaves e níveis de tensão ($i_g < 0$).

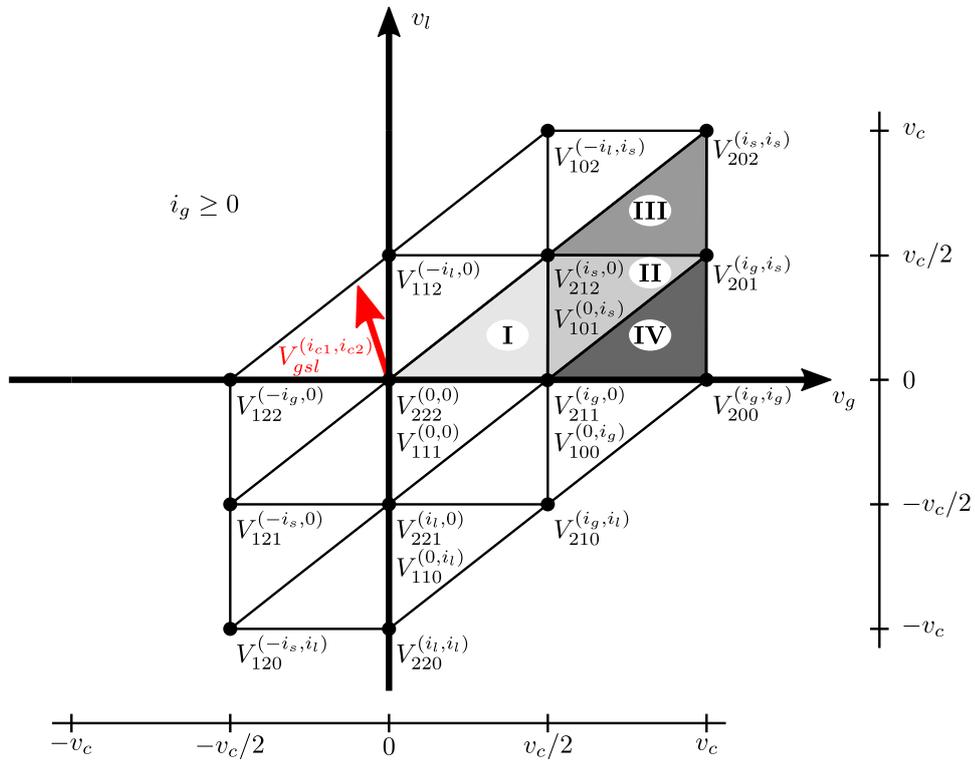
Vetor	$[q_{g1} q_{g2} q_{s1} q_{s2} q_{l1} q_{l2}]$	v_g	v_l	i_{c1}	i_{c2}
V_{102}	[100011]	0,5	1,0	$-i_l$	i_s
V_{101}	[100001]	0,5	0,5	0	i_s
V_{100}	[100000]	0,5	0,0	0	i_g
V_{002}	[000011]	0,0	1,0	$-i_l$	$-i_l$
V_{112}	[100111]	0,0	0,5	$-i_l$	0
V_{001}	[000001]	0,0	0,5	0	$-i_l$
V_{111}	[100101]	0,0	0,0	0	0
V_{000}	[000000]	0,0	0,0	0	0
V_{110}	[100100]	0,0	-0,5	0	i_l
V_{012}	[000111]	-0,5	0,5	$-i_l$	$-i_g$
V_{122}	[101111]	-0,5	0,0	$-i_g$	0
V_{011}	[000101]	-0,5	0,0	0	$-i_g$
V_{121}	[101101]	-0,5	-0,5	$-i_s$	0
V_{010}	[000100]	-0,5	-0,5	0	$-i_s$
V_{120}	[101100]	-0,5	-1,0	$-i_s$	i_l
V_{022}	[001111]	-1,0	0,0	$-i_g$	$-i_g$
V_{021}	[001101]	-1,0	-0,5	$-i_s$	$-i_g$
V_{020}	[001100]	-1,0	-1,0	$-i_s$	$-i_s$

correspondente à condição da corrente da rede) para que seja obtida a menor distorção harmônica, uma vez que nestes setores são utilizados níveis de tensão adjacentes para a síntese tanto de v_g quanto de v_l . O setor é escolhido de acordo com os valores das tensões de referência v_g^* e v_l^* , que formam um par ordenado no plano $(v_g^*; v_l^*)$. Se $V_l^* < V_g^*/2$, os setores I, II e IV são usados e, caso contrário, isto é, se $V_l^* \geq V_g^*/2$, os setores I, II e III são escolhidos.

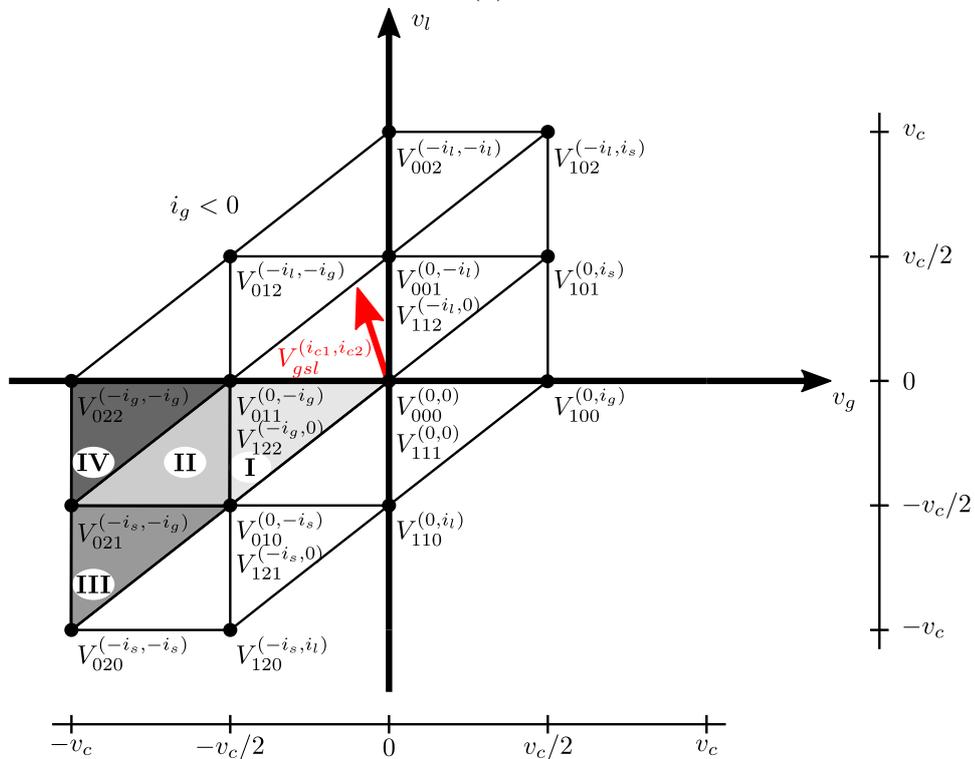
Tabela 45 – Representação dos estados dos braços do conversor de acordo com a tensão de polo.

Tensão de polo	Estado dos braços g, s ou l
$-v_c/2$	0
0	1
$v_c/2$	2

Cada setor possui três arestas, e em cada uma pode haver mais de um vetor, haja vista que diferentes combinações de chave podem sintetizar o mesmo par de tensões $(v_g^*; v_l^*)$. Naturalmente, vetores nessa condição encontram-se sobrepostos no plano vetorial. Um



(a)



(b)

Figura 31 – Espaços vetoriais correspondentes a: (a) $i_g \geq 0$. (b) $i_g < 0$.

exemplo disso são os vetores $V_{212}^{(i_s,0)}$ e $V_{101}^{(0,i_s)}$ (veja a Figura 31). A estratégia SV-PWM calcula o tempo de aplicação de cada vetor (ou seja, a duração de cada combinação de estados das chaves) em função das tensões do vetor de referência $V_{gls}^* = v_g^* + jv_l^*$. O vetor de referência V_{gls}^* é constante ao longo do período T' , que corresponde à metade do período de chaveamento, T (ou seja, $T' = T/2$), quando os pulsos são aplicados simetricamente em relação à metade do período de chaveamento.

A escolha do setor a ser utilizado depende da posição de V_{gls}^* no plano vetorial. Uma vez definido o setor, os três vetores são aplicados de modo a reduzir as perdas de chaveamento e equalizar as tensões do barramento CC (v_{c1} e v_{c2}). Sendo os vetores aplicados de forma simétrica em relação à metade do período de chaveamento ($T/2 = T'$), ou seja, $T = 2(t_a + t_b + t_c)$, a seguinte sequência durante o período T é usada: $t_a/2 \Rightarrow t_b \Rightarrow t_c \Rightarrow t_b \Rightarrow t_a/2$, em que t_a , t_b e t_c são as durações de tempo de aplicação do primeiro ($V_{gls,a}^{(i_{c1},i_{c2})}$), segundo ($V_{gls,b}^{(i_{c1},i_{c2})}$) e terceiro ($V_{gls,c}^{(i_{c1},i_{c2})}$) vetor (vértice) do setor escolhido, respectivamente.

O cálculo dos tempos pode ser realizado através da solução do seguinte sistema de equações:

$$t_a V_{gls,a}^{(i_{c1},i_{c2})} + t_b V_{gls,b}^{(i_{c1},i_{c2})} + t_c V_{gls,c}^{(i_{c1},i_{c2})} = V_{gls}^* \quad (4.7)$$

$$t_a + t_b + t_c = T/2 \quad (4.8)$$

ou ainda, na forma matricial:

$$\begin{bmatrix} v_{g,a} & v_{g,b} & v_{g,c} \\ v_{l,a} & v_{l,b} & v_{l,c} \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} t_a \\ t_b \\ t_c \end{bmatrix} = \begin{bmatrix} v_g^* \\ v_l^* \\ T/2 \end{bmatrix} \quad (4.9)$$

e a solução do sistema é então

$$\begin{bmatrix} t_a \\ t_b \\ t_c \end{bmatrix} = \begin{bmatrix} v_{g,a} & v_{g,b} & v_{g,c} \\ v_{l,a} & v_{l,b} & v_{l,c} \\ 1 & 1 & 1 \end{bmatrix}^{-1} \begin{bmatrix} v_g^* \\ v_l^* \\ T/2 \end{bmatrix} \quad (4.10)$$

em que $v_{g,a}$, $v_{g,b}$ e $v_{g,c}$ são as partes reais dos vetores $V_{gls,a}^{(i_{c1},i_{c2})}$, $V_{gls,b}^{(i_{c1},i_{c2})}$ e $V_{gls,c}^{(i_{c1},i_{c2})}$, respectivamente. Da mesma forma, $v_{l,a}$, $v_{l,b}$ e $v_{l,c}$ são as partes imaginárias desses vetores, respectivamente.

Outros vetores podem ser escolhidos de acordo com as necessidades. Apenas para referência, na Tabela 46 é listada a sequência de vetores em cada setor para a menor taxa de chaveamento. Entretanto, de acordo com a relação entre v_{c1} e v_{c2} outras sequências podem ser adotadas, conforme mostrado na subseção 4.2.1.

Tabela 46 – Sequência de aplicação dos vetores para configuração UC3L.

Setor	Sequência dos vetores	
	$i_g \geq 0$	$i_g < 0$
I	$\vec{v}_{222} \Rightarrow \vec{v}_{212} \Rightarrow \vec{v}_{211} \Rightarrow \vec{v}_{212} \Rightarrow \vec{v}_{222}$	$\vec{v}_{000} \Rightarrow v_{010} \Rightarrow \vec{v}_{011} \Rightarrow \vec{v}_{010} \Rightarrow \vec{v}_{000}$
II	$\vec{v}_{212} \Rightarrow \vec{v}_{211} \Rightarrow \vec{v}_{201} \Rightarrow \vec{v}_{211} \Rightarrow \vec{v}_{212}$	$\vec{v}_{010} \Rightarrow \vec{v}_{011} \Rightarrow \vec{v}_{021} \Rightarrow \vec{v}_{011} \Rightarrow \vec{v}_{010}$
III	$\vec{v}_{212} \Rightarrow \vec{v}_{202} \Rightarrow \vec{v}_{201} \Rightarrow \vec{v}_{202} \Rightarrow \vec{v}_{212}$	$\vec{v}_{010} \Rightarrow \vec{v}_{020} \Rightarrow \vec{v}_{021} \Rightarrow \vec{v}_{020} \Rightarrow \vec{v}_{010}$
IV	$\vec{v}_{211} \Rightarrow \vec{v}_{201} \Rightarrow \vec{v}_{200} \Rightarrow \vec{v}_{201} \Rightarrow \vec{v}_{211}$	$\vec{v}_{011} \Rightarrow \vec{v}_{021} \Rightarrow \vec{v}_{022} \Rightarrow \vec{v}_{021} \Rightarrow \vec{v}_{011}$

4.2.1 Balanceamento das tensões dos capacitores

Um dos problemas decorrentes do uso do braço NPC é o desequilíbrio entre as tensões dos capacitores do barramento CC. O balanceamento das tensões dos capacitores da topologia proposta é realizado através da escolha apropriada dos vetores, de acordo com o diagrama vetorial mostrado na Figura 31. Nota-se que existem vértices que possuem vetores redundantes, isto é, eles geram a mesma tensão v_g e v_l mas têm contribuições diferentes para as correntes dos capacitores (por exemplo, os vetores $v_{101}^{(0,i_s)}$ e $v_{212}^{(i_s,0)}$).

Para equilibrar as tensões dos capacitores, as correntes dos capacitores (i_{c1} e i_{c2}) e os sinais das correntes i_s e i_g devem ser considerados. Os vetores que são usados para balancear as tensões dos capacitores do barramento CC são escolhidos, para $i_g \geq 0$, entre $v_{101}^{(0,i_s)}$ ou $v_{212}^{(i_s,0)}$ e entre $v_{100}^{(0,i_g)}$ ou $v_{211}^{(i_g,0)}$, e, para $i_g < 0$, entre $v_{010}^{(0,-i_s)}$ ou $v_{121}^{(-i_s,0)}$ e entre $v_{011}^{(0,-i_g)}$ ou $v_{122}^{(-i_g,0)}$. Desta forma, o vetor apropriado para cada condição é escolhido, como mostrado na Tabela 47. Para exemplificar o algoritmo de balanceamento, considere que $v_{c1} < v_{c2}$ e $i_g \geq 0$ e $i_s < 0$. Os vetores que podem ser usados nos vértices mais à direita do setor I são: $v_{101}^{(0,i_s)}$ e $v_{211}^{(i_g,0)}$. Assim, de acordo com a Tabela 46, o vetor $v_{212}^{(i_s,0)}$ é substituído pelo vetor $v_{101}^{(0,i_s)}$ para o balanceamento correto das tensões do capacitor. Portanto, para o setor I, a sequência de vetores a ser utilizada será: $v_{222}^{(0,0)} \Rightarrow v_{101}^{(0,i_s)} \Rightarrow v_{211}^{(i_g,0)} \Rightarrow v_{101}^{(0,i_s)} \Rightarrow v_{222}^{(0,0)}$. O mesmo procedimento é executado para outras condições e setores.

4.3 Estratégia de controle

Na Figura 32 é mostrado o diagrama de blocos da estratégia de controle utilizada. A parte de controle relativa ao lado da rede é semelhante à estratégia utilizada nas topologias do Capítulo 3 (veja a Figura 19). A tensão total do barramento CC v_c ($v_c = v_{c1} + v_{c2}$) é ajustada ao seu valor de referência v_c^* através de R_c , que é um controlador PI que fornece a amplitude da corrente de referência da rede I_g^* .

Para o controle da corrente de entrada, devido ao uso do braço unidirecional no lado da rede, é necessário que a corrente de referência instantânea i_g^* seja sincronizada com

Tabela 47 – Condições de corrente e tensão e os respectivos vetores a serem utilizados.

Corrente da rede	Tensões nos capacitores	Corrente i_s	Vetores selecionados
$i_g \geq 0$	$v_{c1} \geq v_{c2}$	$i_s \geq 0$	$v_{101}^{(0,i_s)}$ e $v_{100}^{(0,i_g)}$
		$i_s < 0$	$v_{212}^{(i_s,0)}$ e $v_{100}^{(0,i_g)}$
	$v_{c1} < v_{c2}$	$i_s \geq 0$	$v_{212}^{(i_s,0)}$ e $v_{211}^{(i_g,0)}$
		$i_s < 0$	$v_{101}^{(0,i_s)}$ e $v_{211}^{(i_g,0)}$
$i_g < 0$	$v_{c1} \geq v_{c2}$	$i_s \geq 0$	$v_{121}^{(-i_s,0)}$ e $v_{011}^{(0,-i_g)}$
		$i_s < 0$	$v_{010}^{(0,-i_s)}$ e $v_{011}^{(0,-i_g)}$
	$v_{c1} < v_{c2}$	$i_s \geq 0$	$v_{010}^{(0,-i_s)}$ e $v_{122}^{(-i_g,0)}$
		$i_s < 0$	$v_{121}^{(-i_s,0)}$ e $v_{122}^{(-i_g,0)}$

a tensão v_g , sintetizada no lado da rede pelo conversor. Essa sincronização é necessária para que o PWM sintetize as tensões corretamente (uma vez que elas também são função do sentido da corrente da rede), evitando distorções na passagem da corrente da rede por zero. O cálculo de i_g^* é realizado através do bloco $[I_s^* \sin \hat{\theta}_g]$, que possui como entradas a amplitude da corrente de referência I_g^* e o ângulo estimado $\hat{\theta}_g$ da tensão v_g filtrada, estimado através de um esquema PLL monofásico. Mais especificamente, o algoritmo PLL utilizado foi o *power* PLL, também denominado pPLL (FILHO et al., 2008), que é ilustrado na Figura 32b e basicamente consiste no cálculo de uma potência média fictícia \bar{p} a partir da tensão de entrada do PLL. Um controlador PI mantém \bar{p} nula, e conseqüentemente a corrente fictícia i_p estará em quadratura com a tensão de entrada.

O bloco R_i realiza o controle da corrente da rede, enquanto que a tensão da carga é controlada através dos blocos $[E_l^* \sin \hat{\theta}_g]$ e R_l , que definem v_l^* com a mesma fase de v_g . Os controladores da corrente da rede (bloco R_i) e da tensão da carga (bloco R_l) podem ser implementados utilizando técnicas lineares ou não lineares (DONG; OJO, 2007). Foi utilizado o mesmo controlador de sequência dupla (JACOBINA et al., 2001) aplicado nas topologias dos Capítulos 2 e 3. Este controlador fornece um ganho infinito na frequência de operação e, portanto, erro nulo de regime permanente nessa frequência.

4.4 Comparação entre as topologias convencionais e a proposta

A topologia proposta, UC3L, juntamente com as convencionais C2L e C3L são comparadas em termos de número de chaves de potência, quantidade de níveis de tensão sintetizados, tensão sobre os dispositivos semicondutores, distorção harmônica e perdas nos semicondutores. Os parâmetros utilizados nas análises desta seção encontram-se na

4.4.2 Níveis de tensão

Uma vez que todos os braços em cada configuração sintetizam a mesma quantidade de níveis, v_g e v_l apresentam mesmo número de níveis em cada estrutura. Em C2L são obtidos 3 níveis de tensão nos lados da rede e da carga, enquanto que, tanto em C3L quanto em UC3L obtêm-se 5 níveis em cada lado. Observa-se então que a mesma quantidade de níveis é obtida em UC3L com menor número de chaves ativas em relação à configuração convencional C3L.

4.4.3 Tensão sobre os dispositivos semicondutores

A tensão nos dispositivos semicondutores de C3L e de UC3L é igual à metade da tensão total em seus barramentos. Por outro lado, em C2L os semicondutores são submetidos à tensão total do barramento, ou seja, o dobro da tensão em relação a C3L e UC3L. Desta forma, podem ser escolhidas chaves de menor custo para as configurações C3L e UC3L em comparação com C2L.

4.4.4 Distorção harmônica

A distorção harmônica das topologias estudadas foi avaliada através da WTHD das tensões v_g e v_l , calculada a partir da Equação (2.29) e pela THD das correntes i_g e i_l , definida através da seguinte equação:

$$\text{THD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \alpha_h^2} \quad (4.11)$$

em que N_h é o número de harmônicas levadas em consideração, α_1 e α_h são as amplitudes das componentes fundamental e harmônica, respectivamente.

Os valores da WTHD das tensões v_g e v_l são apresentados na Tabela 49, enquanto que os valores de THD das correntes encontram-se na Tabela 50.

Os valores de distorção harmônica das configurações compostas por braços de três níveis (UC3L e C3L) são os mesmos porque ambas sintetizam cinco níveis tanto no lado da carga quanto no lado da rede, como mostrado na Figura 35, e foi utilizado o mesmo padrão de chaveamento para as duas configurações. A topologia convencional C2L, que usa apenas braços de dois níveis, apresentou valores de distorção harmônica mais alta, em comparação com configurações de três níveis, uma vez que suas tensões sintetizadas apresentam apenas três níveis.

Tabela 49 – Valores de WTHD (%) das tensões sintetizadas.

	UC3L	C3L	C2L
v_g	0,10	0,10	0,18
v_l	0,16	0,16	0,21

Tabela 50 – Valores de THD (%) das correntes da rede e da carga.

	UC3L	C3L	C2L
i_g	0,74	0,74	1,17
i_l	0,44	0,44	0,68

4.4.5 Perdas nos dispositivos semicondutores

A estimativa das perdas de potência nos dispositivos semicondutores foi obtida por meio do modelo de regressão, o qual foi obtido por teste experimental, conforme apresentado em (CAVALCANTI et al., 2003). Nos experimentos foram utilizadas as chaves IGBT CM50DY-24H da POWEREX com acionamento através de *drivers* SKHI-10 da SEMIKRON. Os parâmetros utilizados estão listados na Tabela 48. São mostradas na Tabela 51 as perdas nos semicondutores (em porcentagem da potência do conversor) para as configurações convencionais e a proposta. As perdas apresentadas nesta tabela são divididas em: a) perdas por condução (P_{cd}), b) perdas de chaveamento (P_{sw}) e c) perdas totais ($P_{tot} = P_{cd} + P_{sw}$).

As perdas totais da configuração proposta são ligeiramente menores em comparação com a configuração convencional de três braços C3L, porque duas chaves controladas são substituídas por dois diodos, o que leva à redução das perdas de chaveamento e por condução no braço g , como listado na Tabela 51. A sequência de vetores aplicada durante cada período PWM (consulte a seção 4.2) é escolhida de forma a se obter o menor chaveamento. Assim, a frequência de chaveamento média dos conversores compostos por braços de três níveis é metade da frequência média do conversor convencional formado por braços de dois-níveis (C2L), conforme pode ser visto na Tabela 52. Isto permite a redução das perdas de chaveamento. Outro fator que contribui com a redução das perdas semicondutoras é o nível de tensão em cada chave. A melhoria nas perdas totais é cerca de 25% em relação à C2L.

Tabela 51 – Perdas nos semicondutores das topologias convencionais e proposta em porcentagem da potência do conversor.

Conf.	Perdas (%)	Braços			Total	P_{tot}
		g	s	l		
UC3L	P_{cd}	1,32	0,51	1,55	3,39	5,87
	P_{sw}	1,0	0,49	0,98	2,48	
C3L	P_{cd}	1,41	0,51	1,55	3,47	6,09
	P_{sw}	1,15	0,49	0,98	2,62	
C2L	P_{cd}	0,8	0,29	0,82	1,91	7,87
	P_{sw}	2,44	1,22	2,29	5,96	

Tabela 52 – Frequência média de chaveamento durante 0,1 s.

Configuração	UC3L	C3L	C2L
Frequência média	5 kHz	5 kHz	10 kHz

4.5 Resultados de simulação

Foram realizadas simulações através do *software* PSIMTM para demonstrar a viabilidade da topologia proposta. O sistema foi simulado com frequência do PWM de 10 kHz. Outros parâmetros são: tensão do barramento CC (170 V), tensão da rede 110 V (RMS), capacitância do barramento CC (4400 μ F), potência da carga (560 VA).

Na Figura 33 são observados os resultados da simulação para a topologia proposta. Pode-se notar que todos os requisitos de controle foram estabelecidos, isto é, o controle provê correntes senoidais tanto para a rede como para a carga.

A tensão da rede é igual a 110 V (RMS) e pode ser observada na Figura 33a. Na Figura 33d é mostrada a corrente do braço compartilhado. Pode-se observar que a amplitude dessa corrente é menor que a soma das amplitudes das correntes da rede e da carga, obedecendo à Equação (4.6).

A técnica de balanceamento foi testada através da conexão de dois resistores de mesmo valor ao barramento CC, sendo um resistor em paralelo a cada capacitor. Com o sistema operando em regime permanente e com as tensões dos capacitores equalizadas, o resistor conectado ao capacitor C_2 tem sua resistência intencionalmente reduzida em 10% em 1,0 s de simulação. São analisados dois casos: no primeiro, ilustrado na Figura 34a, é utilizado o algoritmo de balanceamento descrito na subseção 4.2.1, enquanto que no segundo, mostrado na Figura 34b, não é realizado o balanceamento. Percebe-se facilmente que no primeiro cenário as tensões dos capacitores mantêm-se controladas após a perturbação

ocasionada em 1,0 s de simulação, com seus valores médios idênticos. Por outro lado, na Figura 34b constata-se que as formas de onda das tensões divergem após a perturbação, e $v_{c1} > v_{c2}$.

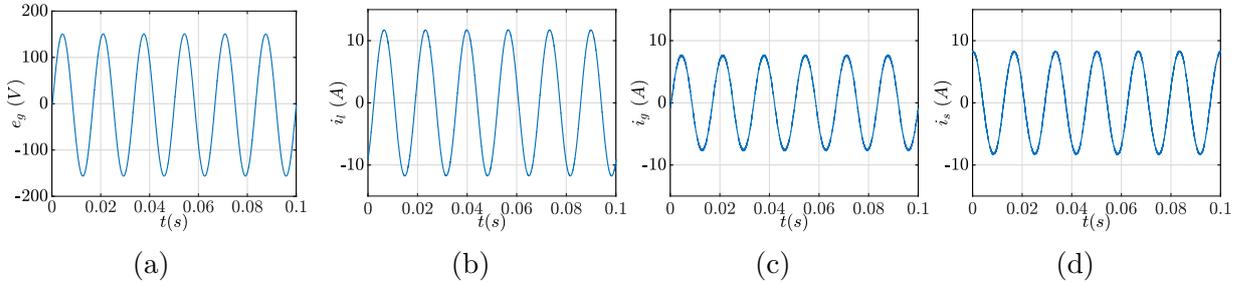


Figura 33 – Resultados de simulação da topologia proposta. (a) Tensão da rede (e_g). (b) Corrente da carga (i_l). (c) Corrente da rede (i_g). (d) Corrente do braço compartilhado (i_s).

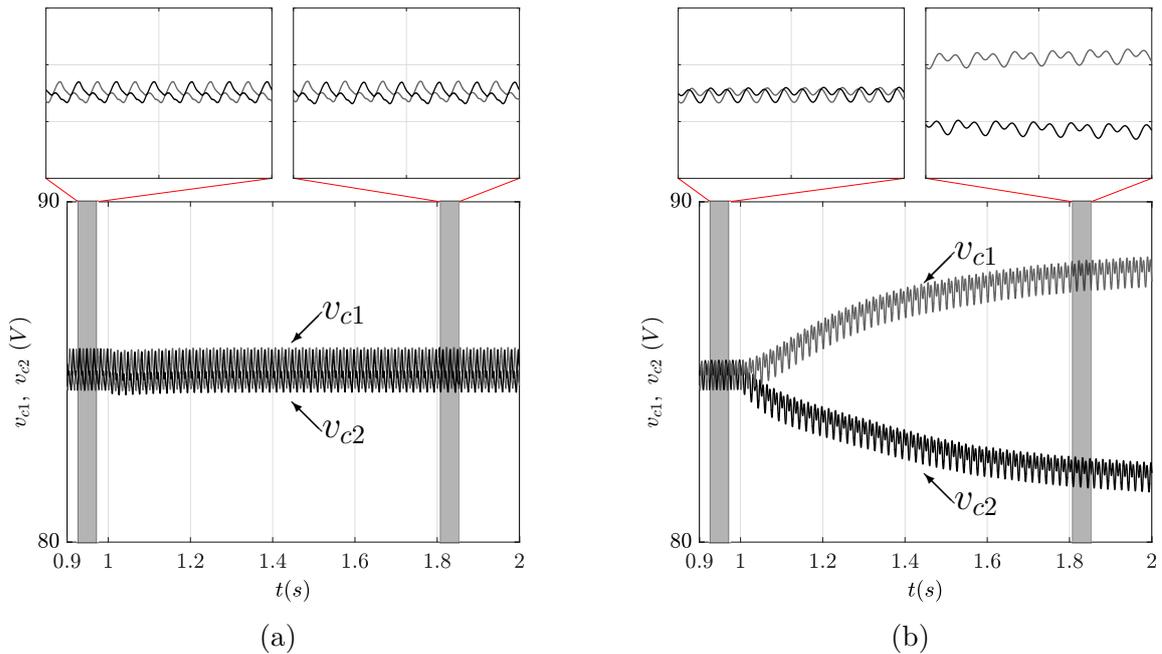


Figura 34 – Resposta das tensões nos capacitores do barramento CC diante de uma perturbação em $t = 1,0$ s. (a) Utilizando a técnica proposta de balanceamento. (b) Sem balanceamento de tensão.

4.6 Resultados experimentais

A configuração proposta foi testada experimentalmente. Os sinais de PWM foram fornecidos aos módulos IGBT SK50MLI066 através dos *drivers* SKHI 20opA, ambos fabricados pela Semikron. Os sinais PWM foram gerados através do DSP TMS320F28335,

que juntamente com placas de condicionamento de sinal e sensores foi usado na medição das grandezas elétricas. Os parâmetros experimentais são os mesmos utilizados na obtenção do resultados de simulação.

Na Figura 35 é observado o resultado experimental para o conversor proposto. De cima para baixo, são mostradas as grandezas elétricas i_l , i_g , v_l e v_g . Como pode ser visto, a forma senoidal da onda i_g indica o correto funcionamento da estratégia de controle, e ambas as tensões apresentam cinco níveis, devido ao uso de braços de três níveis. Além disso, a eficiência do conversor, medida através do osciloscópio, é indicada no lado direito da Figura 35: 93,9%. Este parâmetro também foi medido para a configuração C3L, sendo indicada na Figura 36. O C3L obteve uma menor eficiência: 92,4%. Isso reforça os valores obtidos das perdas de potência estimadas através de simulação (listadas na Tabela 51).

Ambas as configurações C3L e UC3L também foram comparadas em termos de distorção harmônica. A THD de i_g foi medida experimentalmente por osciloscópio. Os resultados para a topologia proposta e para a topologia C3L convencional são mostrados nas Figuras 37 e 38, respectivamente, e como pode ser notado, ambas as topologias apresentam valores próximos de THD: 3,69% (proposta) e 3,61% (C3L). Além disso, de acordo com as medidas, as configurações propostas e a configuração C3L estão em conformidade com os limites de emissões harmônicas fornecidos pela *International Electrotechnical Commission* (IEC) Std. 61000-3-2.

Na Figura 40 é observado o resultado experimental com relação a i_g , i_l e i_s para exemplificar a relação entre as amplitudes das correntes do conversor, mencionada na subseção 4.1.1. É simples notar que as amplitudes das três correntes obedecem à Equação (4.6). Além disso, o comportamento da topologia proposta foi avaliado alimentando uma carga não-linear, que é ilustrada na Figura 41. O resultado é representado na Figura 39. Apesar da distorção harmônica em i_l , a corrente da rede apresenta forma senoidal, indicando a operação correta da estratégia de controle.

Outro conjunto de resultados experimentais foi obtido considerando uma variação em degrau na carga da configuração proposta, como pode ser visto na Figura 42. A potência antes da perturbação, na Figura 42b, é de 196 W. Após o transitório, é mostrado na Figura 42c que a potência na carga passou a ser de 522 W. A escala das tensões do barramento CC é de 50 V/div, enquanto a escala para v_g é de 100 V/div.

É possível observar que todas as variáveis são controladas adequadamente antes e depois do transitório. As correntes da rede e da carga têm suas amplitudes aumentadas devido ao aumento da potência da carga. As tensões v_{c1} e v_{c2} são controladas para $v_c/2$ (85 V). A tensão gerada no lado da rede apresenta cinco níveis, similarmente à tensão no lado da carga.

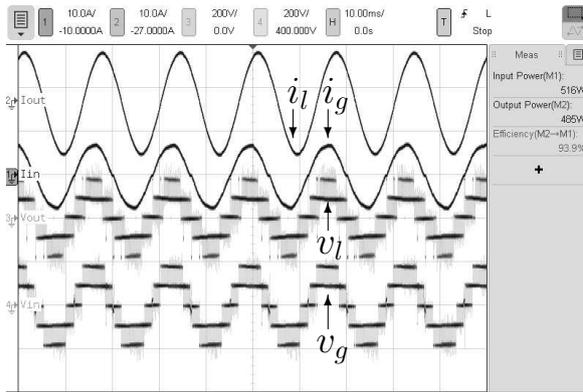


Figura 35 – Resultado experimental da topologia proposta. De cima para baixo: corrente da carga, corrente da rede, tensão da carga e tensão da rede.

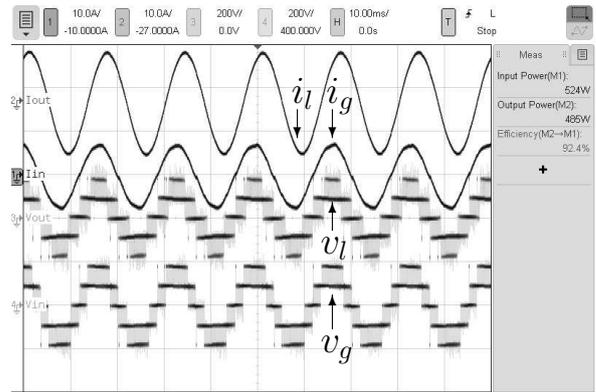


Figura 36 – Resultado experimental da topologia C3L. De cima para baixo: corrente da carga, corrente da rede, tensão da carga e tensão da rede.

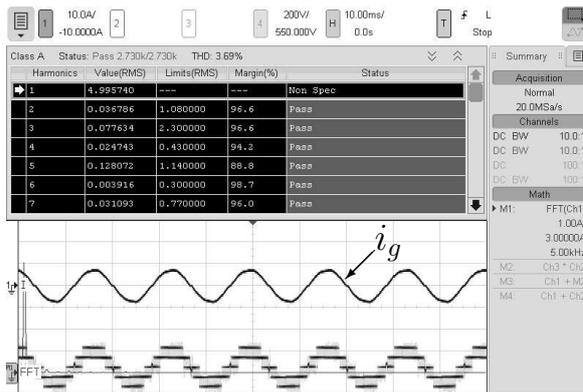


Figura 37 – Resultado experimental da topologia proposta. Medição do THD de i_g : 3,69%.

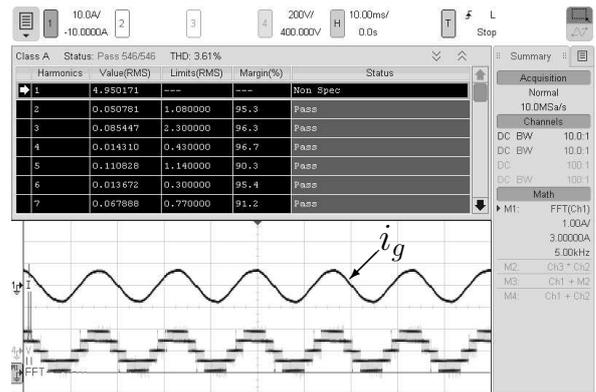


Figura 38 – Resultado experimental da topologia C3L. Medição do THD de i_g : 3,61%.

4.7 Conclusões

Um novo conversor monofásico unidirecional composto por braços de três níveis foi investigado neste capítulo. A topologia proposta é composta por três braços, dentre os quais dois braços são do tipo NPC bidirecional, e o outro tem um número reduzido de chaves. A viabilidade da configuração proposta e a estratégia de controle empregada foram validados através de resultados de simulação e experimentais. A sincronização entre corrente e tensão do lado da rede do conversor é obrigatória, uma vez que a estratégia PWM depende não apenas dos estados das chaves, mas também do sentido da corrente instantânea da rede.

A redução do número de chaves controladas não significa apenas menor quantidade de chaves ativas, mas também menos circuitos para acionamento destas chaves. Isto implica

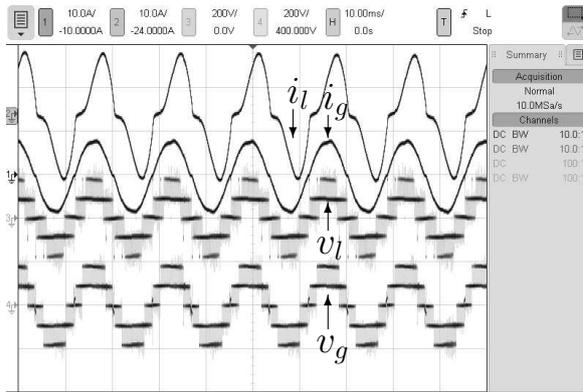


Figura 39 – Resultado experimental da topologia proposta alimentando uma carga não-linear. De cima para baixo: corrente da carga, corrente da carga, corrente da rede, tensão da carga e tensão da rede.

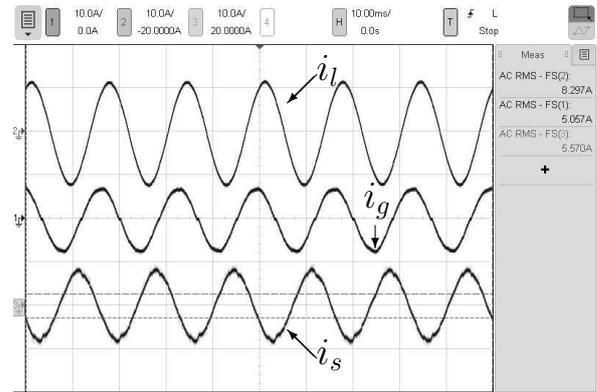


Figura 40 – Resultado experimental da topologia C3L. De cima para baixo: corrente da carga, corrente da rede, corrente do braço compartilhado s .

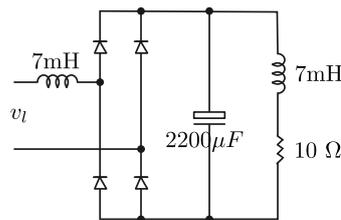


Figura 41 – Carga não-linear utilizada.

uma topologia menos complexa e de custo reduzido em relação à configuração C3L. Além disso, o tempo morto não é necessário no braço do lado da rede porque, independentemente dos estados das chaves, não é possível ocasionar curto-circuito no barramento CC.

A configuração proposta foi comparada experimentalmente em termos de eficiência e distorção harmônica (da corrente de lado da rede) com a topologia C3L. Os resultados mostraram que o conversor proposto é mais eficiente com distorção harmônica similar. Por fim, testes com uma carga não-linear foram realizados e verificou-se que a topologia proposta funcionou adequadamente para este tipo de carga. Além disso, efetuou-se um teste com variação em degrau da potência da carga, e observou-se nos resultados obtidos o funcionamento adequado da estratégia de controle e da técnica de balanceamento das tensões dos capacitores.

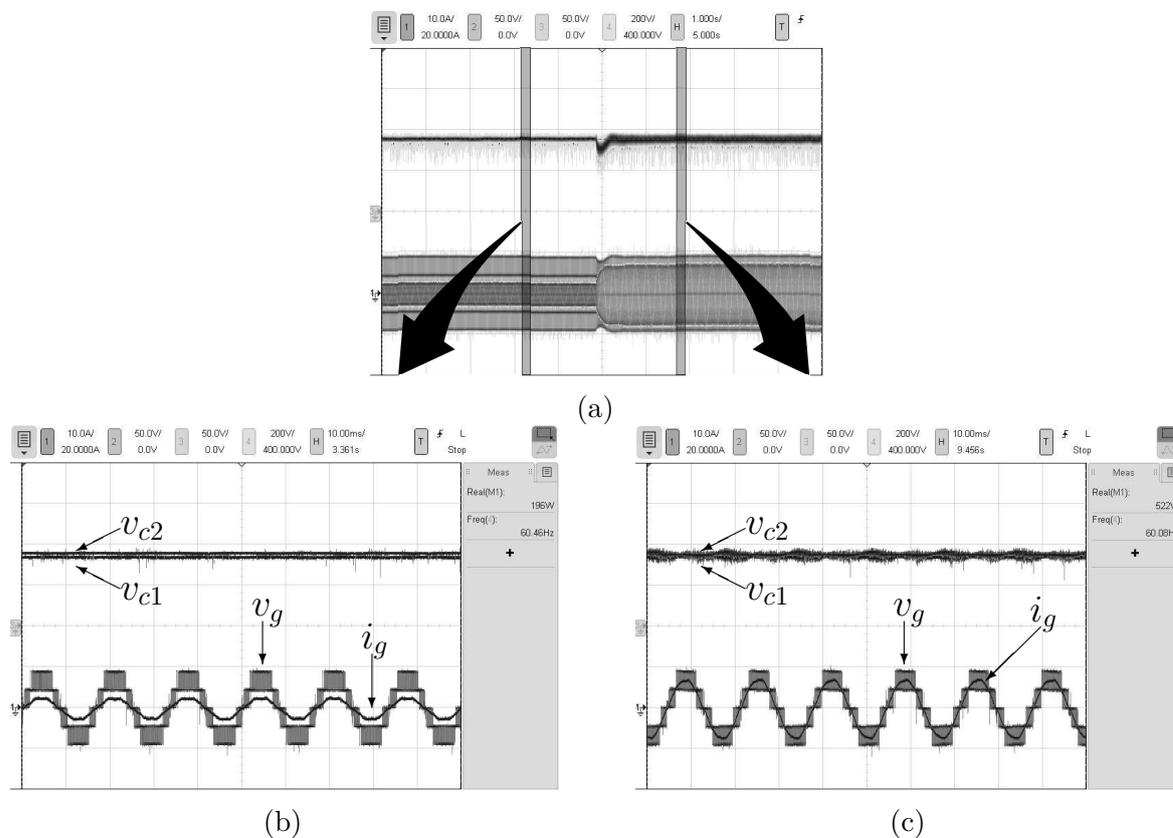


Figura 42 – Resultados experimentais da topologia proposta. Transitório ocasionado por uma variação em degrau da potência da carga. (a) Visão geral. (b) Antes do degrau. (c) Depois do degrau.

5 | Conclusões gerais e trabalhos futuros

5.1 Conclusões gerais

Neste trabalho foram propostas oito topologias no total, divididas em três grupos. O objetivo geral dessas topologias é que seja sintetizada a mesma quantidade de níveis de tensão utilizando menos chaves controladas, e dessa forma reduzir o custo e a complexidade. No caso das topologias unidirecionais, pelo fato de a tensão sintetizada depender dos estados de condução de diodos, ela deixa de ser função exclusiva dos estados das chaves, passando a depender também do sentido da corrente no braço, e para que a estratégia PWM funcione corretamente, é necessário o sincronismo entre as correntes e tensões do conversor, e isso é alcançado através da estratégia de controle empregada.

O primeiro grupo, formado por três configurações CA-CC *open-end* unidirecionais resultantes da redução do número de chaves controladas, nomeadas Conf. 1, Conf. 2 e Conf. 3, e que são voltadas a aplicações em geração eólica. Nesse contexto, é utilizada uma máquina síncrona à ímã permanente e uma estratégia de controle adequada para que a máquina opere com fator de potência unitário.

Essas configurações foram analisadas para relação de tensão unitária entre seus barramentos. Adicionalmente, Conf. 2 e Conf. 3 foram também estudadas para o caso em que a tensão em um barramento é o dobro da tensão no outro. A Conf. 1 não foi analisada nesse segundo caso por não haver síntese do nível de tensão zero quando as tensões de barramento são assimétricas. Utilizando-se como critério a quantidade de níveis de tensão, a Conf. 1 foi comparada com a topologia convencional Conv. 1, por sintetizarem 17 níveis de tensão. As configurações Conf. 2 e Conf. 3 foram comparadas com a convencional Conv. 2 pelo fato de ambas gerarem 17 e 25 níveis quando operam com tensões CC simétricas e assimétricas, respectivamente. Apesar da mesma quantidade de níveis, as topologias propostas apresentaram valores maiores de distorção harmônica em relação

às convencionais. Por outro lado, em todos os casos foram obtidas menores perdas nos dispositivos semicondutores das topologias propostas, sendo Conf. 3 operando com tensões assimétricas o caso em que houve menos perdas.

Os testes experimentais foram realizados utilizando uma estratégia de controle que visa apenas a validação das topologias propostas Conf. 2 e Conf. 3, atribuindo o controle das tensões dos barramentos à parte do sistema de conversão que receberá a potência entregue aos barramentos CC. Foram obtidos 17 níveis de tensão para ambas topologias operando com tensões CC simétricas, em consonância com os resultados de simulação. Porém, apenas 23 níveis foram obtidos experimentalmente. Isso decorreu da impossibilidade de se impor as tensões dos barramentos CC durante os experimentos, uma vez que foram empregados retificadores a diodo para a equalização das tensões dos capacitores em cada barramento. Esse problema poderia ser resolvido caso fossem utilizadas quatro fontes de tensão CC isoladas operando no modo dreno (*sink*), ou seja, absorvendo a potência entregue pelos conversores em teste ao passo que impondo a tensão no barramento CC.

Ainda no contexto das aplicações em geração eólica, foram propostas no segundo grupo quatro configurações resultantes da conexão em série de dois conversores através de transformador conectados a um único barramento CC, denominadas Conf. 1, Conf. 2, Conf. 3 e Conf. 4 e que foram comparadas com duas topologias convencionais: Conv. 1 e Conv. 2. Dentre essas configurações, uma permite o fluxo bidirecional de potência, enquanto que as demais são unidirecionais e originam-se da redução do número de chaves controladas. Foram analisados dois cenários, sendo um em que a relação de espiras do transformador é unitária (1:1, ou $\eta = 1$), e outro em que a relação é de 1:2, ou $\eta = 1/2$. Ao contrário do segundo cenário, no primeiro há redundância de estados das chaves sem que haja pulso de nível para a equalização das tensões dos capacitores do barramento CC. A técnica de balanceamento dessas tensões consiste na utilização dos estados das chaves que causam carregamento do capacitor de menor tensão e descarregamento daquele de maior tensão.

De forma semelhante ao primeiro grupo, a operação das topologias com relação de espiras unitária leva a 17 níveis nas tensões de fase (ou 9 níveis nas tensões de linha), ao passo que a operação com relação 1:2 permite que tensões de fase de até 25 níveis sejam obtidas (ou 13 níveis nas tensões de linha). Da mesma forma que no primeiro grupo, os valores de distorção harmônica obtidos para as topologias propostas se mostraram maiores que aqueles calculados para as topologias convencionais, sendo Conf. 2 a que apresentou o pior índice, enquanto que a menor distorção harmônica dentre as topologias propostas foi obtida com a Conf. 3 operando com $\eta = 1/2$. Com relação às perdas nos semicondutores, observou-se que quando $\eta = 1/2$, menores valores são obtidos. Isso deveu-se principalmente à diminuição das perdas por condução em relação ao caso em que $\eta = 1$, uma vez que as

correntes em um dos conversores é reduzida pela metade devido à relação de espiras do transformador. A Conf. 4 operando com $\eta = 1/2$ foi o cenário em que foram obtidas as menores perdas.

A viabilidade das quatro configurações propostas no segundo grupo também foi avaliada experimentalmente, com os sistemas operando em malha fechada. Foi realizada uma variação em degrau na potência da carga conectada ao barramento CC, que variou de 3,2 kW a 3,8 kW, e verificou-se a operação adequada da estratégia de controle proposta para essas configurações, bem como da estratégia de balanceamento das tensões dos capacitores, que manteve o erro entre essas tensões menor que o valor máximo definido, que foi de 3%.

Por fim, o último conjunto consiste em uma única topologia CA-CC-CA, que pode ser aplicada a sistemas de alimentação ininterrupta (UPS), ou ainda ser utilizada como regulador de tensão. Essa topologia, denominada UC3L, consiste em três braços NPC de três níveis, dentre os quais um braço possui reduzido número de chaves. Essa configuração foi comparada com outras duas consideradas convencionais, sendo uma formada por braços NPC completamente controlados (denominada C3L), e outra composta apenas por braços de dois níveis (nomeada C2L). Tanto a configuração proposta quanto a C3L são capazes de sintetizar 5 níveis de tensão nos lados da rede e da carga, ao passo que C2L sintetiza apenas 3 níveis em cada lado. Com relação à distorção harmônica, a convencional C3L e UC3L apresentaram o mesmo desempenho, que foi superior ao da C2L. A configuração C2L também foi a pior em termos de perdas nos semicondutores, enquanto que a topologia apresentou o melhor índice.

A topologia proposta foi avaliada experimentalmente. Foi observado o funcionamento adequado da estratégia de controle utilizada diante de uma variação em degrau da potência da carga, que variou de 196 W a 522 W. Também verificou-se a correta operação do sistema quando alimentando uma carga não-linear. As configurações UC3L e C3L foram comparadas experimentalmente em termos de eficiência e distorção harmônica. Tanto C3L quanto UC3L apresentaram desempenho harmônico similar, ao passo que a topologia proposta se mostrou mais eficiente.

5.2 Trabalhos futuros

Visando a continuidade do trabalho realizado, é proposto o estudo das seguintes topologias unidirecionais, semelhantes às aquelas analisadas neste trabalho:

- No que se refere às topologias *open-end* (discutidas no Capítulo 2), é sugerido o estudo da topologia ilustrada na Figura 43, que consiste em um retificador Vienna

no lado A e um conversor convencional de dois níveis no lado B.

- Em relação aos conversores conectados em série (abordados no Capítulo 3), é proposto o estudo da topologia apresentada na Figura 44, que é análoga àquela descrita no tópico anterior.
- É também sugerido o estudo de um conversor CA-CC-CA com outro tipo de braço unidirecional de três níveis. Essa configuração é mostrada na Figura 45.

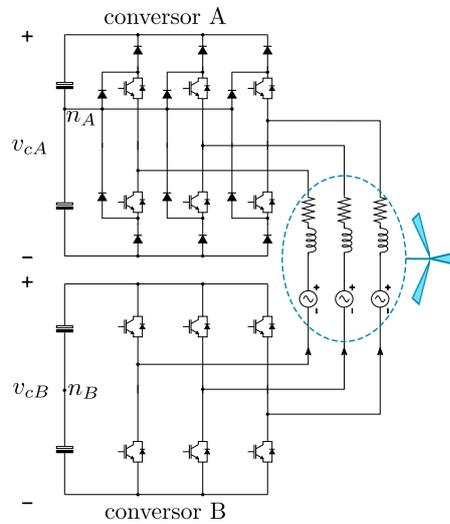


Figura 43 – Topologia *open-end*.

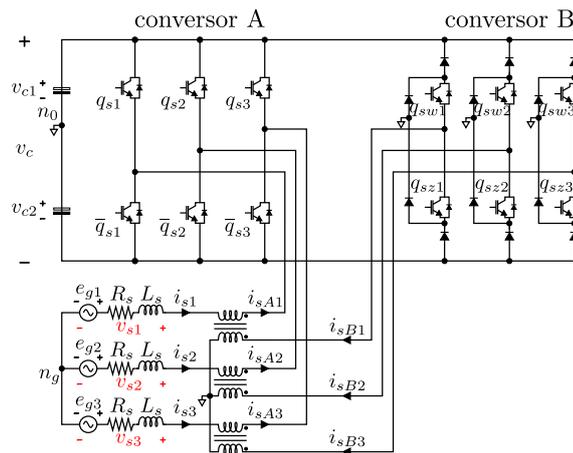


Figura 44 – Topologia formada por conversores conectados em série.

Referências

- AALAMI, M.; BABAEI, E.; SABAHI, M. Design of a new combined cascaded multilevel inverter based on developed H-Bridge with reduced number of IGBTs and DC voltage sources. In: *2018 IEEE 12th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG 2018)*. [S.l.: s.n.], 2018. p. 1–6. ISSN 2166-9546. Citado na página 3.
- ABU-RUB, H. et al. Medium-voltage multilevel converters - state of the art, challenges, and requirements in industrial applications. *Industrial Electronics, IEEE Transactions on*, v. 57, n. 8, p. 2581–2596, Aug 2010. ISSN 0278-0046. Citado na página 3.
- ADHIKARI, J.; IV, P.; PANDA, S. K. Reduction of input current harmonic distortions and balancing of output voltages of the vienna rectifier under supply voltage disturbances. *IEEE Transactions on Power Electronics*, v. 32, n. 7, p. 5802–5812, July 2017. ISSN 0885-8993. Citado na página 5.
- AGELIDIS, V. G.; BALOUKTSIS, A. I.; DAHIDAH, M. S. A. A five-level symmetrically defined selective harmonic elimination PWM strategy: Analysis and experimental validation. *IEEE Transactions on Power Electronics*, v. 23, n. 1, p. 19–26, Jan 2008. ISSN 0885-8993. Citado na página 70.
- AL., J. W. K. et. *VIENNA Rectifier & Beyond...* 2018. APEC Plenary Session Notes. <<https://www.apec-conf.org/Portals/0/APEC%202018/Plenary%20Sessions/Presentations/2%29%20Kolar%20Plenary%20Presentation.pdf>>, acesso em 21-06-2018. Citado na página 5.
- ALISHAH, R. S. et al. Reduction of power electronic elements in multilevel converters using a new cascade structure. *IEEE Transactions on Industrial Electronics*, v. 62, n. 1, p. 256–269, Jan 2015. ISSN 0278-0046. Citado na página 3.
- BAIJU, M. R. et al. A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive. *IEEE Transactions on Power Electronics*, v. 19, n. 3, p. 794–805, May 2004. ISSN 0885-8993. Citado na página 4.
- BARAKATI, S. M.; KAZERANI, M.; APLEVICH, J. D. Maximum power tracking control for a wind turbine system including a matrix converter. *IEEE Transactions on Energy Conversion*, v. 24, n. 3, p. 705–713, Sep. 2009. ISSN 0885-8969. Citado na página 24.
- BATSCHAUER, A. L.; MUSSA, S. A.; HELDWEIN, M. L. Three-phase hybrid multilevel inverter based on half-bridge modules. *IEEE Transactions on Industrial Electronics*, v. 59, n. 2, p. 668–678, Feb 2012. ISSN 0278-0046. Citado na página 3.
- BRUCKNER, T.; BERNET, S.; GULDNER, H. The active NPC converter and its loss-balancing control. *Industrial Electronics, IEEE Transactions on*, v. 52, n. 3, p. 855–868, June 2005. ISSN 0278-0046. Citado na página 3.

BURGOS, R. et al. Space vector modulator for vienna-type rectifiers based on the equivalence between two- and three-level converters: a carrier-based implementation. *IEEE Transactions on Power Electronics*, v. 23, n. 4, p. 1888–1898, July 2008. ISSN 0885-8993. Citado na página 5.

CAPELLA, G. J. et al. Current-balancing technique for interleaved voltage source inverters with magnetically coupled legs connected in parallel. *IEEE Transactions on Industrial Electronics*, v. 62, n. 3, p. 1335–1344, March 2015. ISSN 0278-0046. Citado na página 3.

CASADEI, D. et al. Multilevel operation and input power balancing for a dual two-level inverter with insulated DC sources. *IEEE Transactions on Industry Applications*, v. 44, n. 6, p. 1815–1824, Nov 2008. ISSN 0093-9994. Citado na página 4.

CAVALCANTI, M. et al. A feasible loss model for IGBT in soft-switching inverters. In: *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*. [S.l.: s.n.], 2003. v. 4, p. 1845–1850 vol.4. ISSN 0275-9306. Citado na página 79.

CELANOVIC, N.; BOROYEVICH, D. A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters. *Power Electronics, IEEE Transactions on*, v. 15, n. 2, p. 242–249, Mar 2000. ISSN 0885-8993. Citado na página 3.

CHIANG, H. C. et al. Design and implementation of a hybrid regenerative power system combining grid-tie and uninterruptible power supply functions. *IET Renewable Power Generation*, v. 4, n. 1, p. 85–99, January 2010. ISSN 1752-1416. Citado na página 6.

CHOI, J.-H. et al. High-performance online UPS using three-leg-type converter. *IEEE Transactions on Industrial Electronics*, v. 52, n. 3, p. 889–897, June 2005. ISSN 0278-0046. Citado na página 6.

CHOI, J.-H. et al. High-performance online UPS using three-leg-type converter. *IEEE Trans. Ind. Electron.*, v. 52, n. 3, p. 889–897, Jun. 2005. Citado na página 6.

DEHGHAN, S. M.; MOHAMADIAN, M.; VARJANI, A. Y. A new variable-speed wind energy conversion system using permanent-magnet synchronous generator and Z-Source inverter. *IEEE Transactions on Energy Conversion*, v. 24, n. 3, p. 714–724, Sep. 2009. ISSN 0885-8969. Citado na página 24.

DIAB, M. S. et al. A dual modular multilevel converter with high-frequency magnetic links between submodules for mv open-end stator winding machine drives. *IEEE Transactions on Power Electronics*, v. 33, n. 6, p. 5142–5159, June 2018. ISSN 0885-8993. Citado na página 4.

DIAO, F. et al. A simplified SVPWM strategy for universal single-phase multilevel converter. In: *2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)*. [S.l.: s.n.], 2016. p. 43–46. Citado na página 6.

DIECKERHOFF, S.; BERNET, S.; KRUG, D. Power loss-oriented evaluation of high voltage IGBTs and multilevel converters in transformerless traction applications. *IEEE*

Transactions on Power Electronics, v. 20, n. 6, p. 1328–1336, Nov 2005. ISSN 0885-8993. Citado na página 3.

DIXON, J. et al. High-power machine drive, using nonredundant 27-level inverters and active front end rectifiers. *IEEE Transactions on Power Electronics*, v. 22, n. 6, p. 2527–2533, Nov 2007. ISSN 0885-8993. Citado na página 3.

DONG, G.; OJO, O. Current regulation in four-leg voltage-source converters. *IEEE Trans. Ind. Electron.*, v. 54, n. 4, p. 2095–2105, Aug. 2007. Citado na página 76.

EBRAHIMI, J.; BABAEI, E.; GHAREHPETIAN, G. B. A new topology of cascaded multilevel converters with reduced number of components for high-voltage applications. *IEEE Transactions on Power Electronics*, v. 26, n. 11, p. 3109–3118, Nov 2011. ISSN 0885-8993. Citado na página 3.

EBRAHIMI, J.; BABAEI, E.; GHAREHPETIAN, G. B. A new multilevel converter topology with reduced number of power electronic components. *IEEE Transactions on Industrial Electronics*, v. 59, n. 2, p. 655–667, Feb 2012. ISSN 0278-0046. Citado na página 3.

ELIAS, M. F. M. et al. Asymmetrical cascaded multilevel inverter based on transistor-clamped H-Bridge power cell. *IEEE Transactions on Industry Applications*, v. 50, n. 6, p. 4281–4288, Nov 2014. ISSN 0093-9994. Citado na página 3.

FIGARADO, S. et al. Five-level inverter scheme for an open-end winding induction machine with less number of switches. *IET Power Electronics*, v. 3, n. 4, p. 637–647, July 2010. ISSN 1755-4535. Citado na página 4.

FILHO, R. M. S. et al. Comparison of three single-phase PLL algorithms for UPS applications. *IEEE Transactions on Industrial Electronics*, v. 55, n. 8, p. 2923–2932, Aug 2008. ISSN 0278-0046. Citado na página 76.

FOTI, S. et al. An open-end winding motor approach to mitigate the phase voltage distortion on multilevel inverters. *IEEE Transactions on Power Electronics*, v. 33, n. 3, p. 2404–2416, March 2018. ISSN 0885-8993. Citado na página 4.

FREITAS, I. Soares de et al. Single-phase AC-DC-AC three-level three-leg converter. *Industrial Electronics, IEEE Transactions on*, v. 57, n. 12, p. 4075–4084, 2010. ISSN 0278-0046. Citado 5 vezes nas páginas 6, 7, 69, 70 e 71.

GAO, F. et al. Dual Z-Source inverter with three-level reduced common-mode switching. *IEEE Transactions on Industry Applications*, v. 43, n. 6, p. 1597–1608, Nov 2007. ISSN 0093-9994. Citado na página 4.

HELDWEIN, M.; MUSSA, S.; BARBI, I. Three-phase multilevel PWM rectifiers based on conventional bidirectional converters. *Power Electronics, IEEE Transactions on*, v. 25, n. 3, p. 545–549, March 2010. ISSN 0885-8993. Citado 2 vezes nas páginas 5 e 9.

JACOBINA, C.; OLIVEIRA, T.; SILVA, E. da. Control of the single-phase three-leg AC/AC converter. *Industrial Electronics, IEEE Transactions on*, v. 53, n. 2, p. 467–476, April 2006. ISSN 0278-0046. Citado 2 vezes nas páginas 6 e 70.

JACOBINA, C. et al. AC-AC single-phase DC-link converter with four controlled switches. In: *Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE*. [S.l.: s.n.], 2012. p. 1927–1932. Citado na página 6.

JACOBINA, C. B. et al. Current control of unbalanced electrical systems. *IEEE Trans. Ind. Electron.*, v. 48, n. 3, p. 517–525, Jun. 2001. Citado na página 76.

KANGARLU, M. F.; BABAEI, E. A generalized cascaded multilevel inverter using series connection of submultilevel inverters. *IEEE Transactions on Power Electronics*, v. 28, n. 2, p. 625–636, Feb 2013. ISSN 0885-8993. Citado na página 3.

KAURA, V.; BLASKO, V. Operation of a phase locked loop system under distorted utility conditions. *IEEE Transactions on Industry Applications*, v. 33, n. 1, p. 58–63, Jan 1997. ISSN 0093-9994. Citado 2 vezes nas páginas 24 e 51.

KOLAR, J. W.; ZACH, F. C. A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. *IEEE Transactions on Industrial Electronics*, v. 44, n. 4, p. 456–467, Aug 1997. ISSN 0278-0046. Citado 2 vezes nas páginas 5 e 9.

KOURO, S. et al. Recent advances and industrial applications of multilevel converters. *Industrial Electronics, IEEE Transactions on*, v. 57, n. 8, p. 2553–2580, Aug 2010. ISSN 0278-0046. Citado 2 vezes nas páginas 3 e 46.

KOURO, S. et al. Powering the future of industry: High-power adjustable speed drive topologies. *IEEE Industry Applications Magazine*, v. 18, n. 4, p. 26–39, July 2012. ISSN 1077-2618. Citado na página 3.

KWAK, M. S.; SUL, S. K. Control of an open-winding machine in a grid-connected distributed generation system. *IEEE Transactions on Industry Applications*, v. 44, n. 4, p. 1259–1267, July 2008. ISSN 0093-9994. Citado na página 4.

KWON, J.-M.; KIM, K.-T.; KWON, B.-h. Instant voltage compensator based on a three-leg converter. *Power Electronics, IET*, v. 6, n. 8, p. 1618–1625, September 2013. ISSN 1755-4535. Citado 2 vezes nas páginas 6 e 7.

KWON, O.; KWON, J.; KWON, B. Highly efficient single-phase three-level three-leg converter using SiCmosfets for AC-AC applications. *IEEE Transactions on Industrial Electronics*, v. 65, n. 9, p. 7015–7024, Sept 2018. ISSN 0278-0046. Citado na página 6.

LEE, J. S.; LEE, K. B. A novel carrier-based PWM method for vienna rectifier with a variable power factor. *IEEE Transactions on Industrial Electronics*, v. 63, n. 1, p. 3–12, Jan 2016. ISSN 0278-0046. Citado na página 5.

LEZANA, P. et al. Survey on fault operation on multilevel inverters. *Industrial Electronics, IEEE Transactions on*, v. 57, n. 7, p. 2207–2218, July 2010. ISSN 0278-0046. Citado na página 3.

LIN, B.; WEI, T. Unidirectional three-phase rectifier with high power factor. *Electric Power Applications, IEE Proceedings -*, v. 151, n. 2, p. 215–222, Mar 2004. ISSN 1350-2352. Citado na página 5.

- LIN, B.-R.; YANG, T.-Y. Three-phase high power factor AC/DC converter. *Electric Power Applications, IEE Proceedings -*, v. 152, n. 3, p. 485–493, May 2005. ISSN 1350-2352. Citado na página 5.
- LIU, J. et al. Neutral-point voltage balance control and oscillation suppression for vienna rectifier. In: *2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia (IFEEEC 2017 - ECCE Asia)*. [S.l.: s.n.], 2017. p. 1275–1279. Citado na página 5.
- LÓPEZ, I. et al. Modulation strategy for multiphase neutral-point-clamped converters. *IEEE Transactions on Power Electronics*, v. 31, n. 2, p. 928–941, Feb 2016. ISSN 0885-8993. Citado 2 vezes nas páginas 3 e 46.
- MAIA, A. C. N. et al. Open-end multilevel six-phase machine drive system with five three-leg converters. *IEEE Transactions on Industry Applications*, v. 53, n. 3, p. 2271–2281, May 2017. ISSN 0093-9994. Citado na página 4.
- MALINOWSKI, M. et al. A survey on cascaded multilevel inverters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 7, p. 2197–2206, July 2010. ISSN 0278-0046. Citado na página 6.
- MARINUS, N. S. M. L. et al. An unidirectional single-phase AC-DC-AC three-level three-leg converter. In: *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2017. p. 1534–1541. Citado na página 70.
- MELO, V. F. M. B.; JACOBINA, C. B.; FREITAS, N. B. de. Open-end nine-phase machine conversion systems. *IEEE Transactions on Industry Applications*, v. 53, n. 3, p. 2329–2341, May 2017. ISSN 0093-9994. Citado na página 4.
- MEYNARD, T. A. et al. Multicell converters: basic concepts and industry applications. *IEEE Transactions on Industrial Electronics*, v. 49, n. 5, p. 955–964, Oct 2002. ISSN 0278-0046. Citado na página 3.
- MLODZIKOWSKI, P. et al. Control of simplified multilevel AC-DC-AC converter for small power generation systems. In: *IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2013. p. 5951–5956. ISSN 1553-572X. Citado na página 7.
- MOUSSA, M. F. et al. Unity power factor control of permanent magnet motor drive system. In: *2008 12th International Middle-East Power System Conference*. [S.l.: s.n.], 2008. p. 360–367. Citado na página 24.
- NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped PWM inverter. *Industry Applications, IEEE Transactions on*, IA-17, n. 5, p. 518–523, Sept 1981. ISSN 0093-9994. Citado na página 3.
- OJO, O.; KSHIRSAGAR, P. M. Concise modulation strategies for four-leg voltage source inverters. *IEEE Transactions on Power Electronics*, v. 19, n. 1, p. 46–53, Jan 2004. ISSN 0885-8993. Citado na página 70.

- RAHIM, N. A.; ELIAS, M. F. M.; HEW, W. P. Transistor-clamped H-Bridge based cascaded multilevel inverter with new method of capacitor voltage balancing. *IEEE Transactions on Industrial Electronics*, v. 60, n. 8, p. 2943–2956, Aug 2013. ISSN 0278-0046. Citado na página 3.
- RAJEEVAN, P. et al. A nine-level inverter topology for medium-voltage induction motor drive with open-end stator winding. *Industrial Electronics, IEEE Transactions on*, v. 60, n. 9, p. 3627–3636, Sept 2013. ISSN 0278-0046. Citado na página 2.
- ROCHA, N. et al. Single-phase to three-phase converters with two parallel single-phase rectifiers and reduced switch count. *IEEE Transactions on Power Electronics*, v. 31, n. 5, p. 3704–3716, May 2016. ISSN 0885-8993. Citado na página 7.
- RODRIGUEZ, J. et al. A survey on neutral-point-clamped inverters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 7, p. 2219–2230, July 2010. ISSN 0278-0046. Citado na página 2.
- RODRIGUEZ, J. et al. Multilevel converters: An enabling technology for high-power applications. *Proceedings of the IEEE*, v. 97, n. 11, p. 1786–1817, Nov 2009. ISSN 0018-9219. Citado na página 46.
- RODRIGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. *Industrial Electronics, IEEE Transactions on*, v. 49, n. 4, p. 724–738, Aug 2002. ISSN 0278-0046. Citado na página 6.
- SCHWEIZER, M. et al. Comparison of the chip area usage of 2-level and 3-level voltage source converter topologies. In: *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*. [S.l.: s.n.], 2010. p. 391–396. ISSN 1553-572X. Citado na página 3.
- SEKHAR, K. R.; SRINIVAS, S. Torque ripple reduction PWMs for a single DC source powered dual-inverter fed open-end winding induction motor drive. *IET Power Electronics*, v. 11, n. 1, p. 43–51, 2018. ISSN 1755-4535. Citado na página 4.
- SHEN, B. et al. Sensorless maximum power point tracking of wind by DFIG using rotor position phase lock loop (PLL). *IEEE Transactions on Power Electronics*, v. 24, n. 4, p. 942–951, April 2009. ISSN 0885-8993. Citado na página 24.
- SILVA, I. R. F. M. P. da et al. Hybrid multilevel inverter system for open-end winding (OEW) induction motor drive based on double-star chopper-cells (DSCC) converter. In: *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2015. p. 2380–2386. ISSN 1048-2334. Citado na página 4.
- SOEIRO, T.; KOLAR, J. The new high-efficiency hybrid neutral-point-clamped converter. *Industrial Electronics, IEEE Transactions on*, v. 60, n. 5, p. 1919–1935, May 2013. ISSN 0278-0046. Citado na página 3.
- SOEIRO, T. B.; KOLAR, J. W. Analysis of high-efficiency three-phase two- and three-level unidirectional hybrid rectifiers. *IEEE Transactions on Industrial Electronics*, v. 60, n. 9, p. 3589–3601, Sept 2013. ISSN 0278-0046. Citado na página 5.

- SOUSA, R. P. R. et al. Comparative analysis of cascaded inverters based on 5-level and 3-level H-Bridges. In: *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2017. p. 2161–2167. Citado na página 8.
- SOUSA, R. P. R.; JACOBINA, C. B.; BARROS, L. M. Series connected three-phase AC-DC power converters. In: *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2017. p. 2787–2794. Citado na página 8.
- SOUSA, R. P. R. de; JACOBINA, C. B. Open-end unidirectional topologies with reduced controlled switch count. In: *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2017. p. 397–403. Citado na página 8.
- SOUSA, R. P. R. de et al. Open-end unidirectional topologies with reduced controlled switch count. *IEEE Transactions on Industry Applications*, v. 55, n. 3, p. 2833–2844, May 2019. ISSN 0093-9994. Citado na página 8.
- SOUSA, R. P. R. de et al. A unidirectional single-phase AC-DC-AC three-level three-leg converter. *IEEE Transactions on Industry Applications*, v. 55, n. 2, p. 1708–1716, March 2019. ISSN 0093-9994. Citado na página 8.
- STEMMLER, H.; GUGGENBACH, P. Configurations of high-power voltage source inverter drives. In: *1993 Fifth European Conference on Power Electronics and Applications*. [S.l.: s.n.], 1993. p. 7–14 vol.5. Citado na página 4.
- TEICHMANN, R.; BERNET, S. A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications. *Industry Applications, IEEE Transactions on*, v. 41, n. 3, p. 855–865, May 2005. ISSN 0093-9994. Citado na página 3.
- TEODORESCU, R.; LISERRE, M.; RODRIGUEZ, P. *Grid Converters for Photovoltaic and Wind Power Systems*. United States: Wiley-IEEE press, 2011. ISBN 978-0-470-05751-3. Citado na página 24.
- TRZYNADLOWSKI, A. M.; KIRLIN, R. L.; LEGOWSKI, S. F. Space vector PWM technique with minimum switching losses and a variable pulse rate [for VSI]. *IEEE Transactions on Industrial Electronics*, v. 44, n. 2, p. 173–181, Apr 1997. ISSN 0278-0046. Citado na página 70.
- WANG, Y. et al. Open-winding power conversion systems fed by half-controlled converters. *IEEE Transactions on Power Electronics*, v. 28, n. 5, p. 2427–2436, May 2013. ISSN 0885-8993. Citado na página 4.
- ZHANG, M. et al. A novel strategy for three-phase/switch/level (vienna) rectifier under severe unbalanced grids. *IEEE Transactions on Industrial Electronics*, v. 60, n. 10, p. 4243–4252, Oct 2013. ISSN 0278-0046. Citado na página 5.