



UNIVERSIDADE FEDERAL DE CAMPINA GRANDE
CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

LUCIANA JOVINIANO NÓBREGA

Desenvolvimento de plataforma de teste para conversor Z

Campina Grande, Paraíba

Junho de 2016

LUCIANA JOVINIANO NÓBREGA

Desenvolvimento de plataforma de teste para conversor Z

Trabalho de Conclusão de Curso apresentado à Coordenação do Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Engenharia Elétrica.

Área de Concentração: Processamento de Energia

Orientador: Prof. Dr. Alexandre Cunha Oliveira

Campina Grande, Paraíba

Junho de 2016

LUCIANA JOVINIANO NÓBREGA

Desenvolvimento de plataforma de teste para conversor Z

Trabalho de Conclusão de Curso apresentado à Coordenação do Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Engenharia Elétrica.

Aprovado em ____ / ____ / ____

Professor Avaliador

Universidade Federal de Campina Grande
Avaliador

Prof. Dr. Alexandre Cunha Oliveira

Universidade Federal de Campina Grande
Orientador

Campina Grande, Paraíba

Junho de 2016

Aos meus pais, minha eterna gratidão.

Agradecimentos

Agradeço primeiramente a Deus por ter me dado saúde e força para superar as dificuldades.

Aos meus pais, Cléo e François, por serem meu porto seguro e sempre estarem me apoiando nas minhas decisões.

Aos meus irmãos, Michele, Matheus e Eder, pelo carinho e companheirismo.

Aos meus familiares e amigos, por se fazerem presentes apesar da distância.

Aos amigos feitos durante a graduação, em especial à Renata Garcia, Lucas Henriques, Érico Castro, Lucas José, Oeslle Lucena, Felipe Henrique e Eddy Lopes que dividiram comigo o fardo dessa jornada e a tornaram mais reconfortante.

Aos amigos do intercâmbio da CHATHAM e da PITT, com os quais dividi momentos marcantes da minha vida.

Ao meu orientador Alexandre Cunha pelo empenho na realização desse trabalho e pela orientação ao longo da graduação, por sempre estar disposto a tirar dúvidas e repassar os conhecimentos.

A Gabriel, meu grande amigo e colega de curso, pelo apoio durante todo esse período e por ser meu amparo nas dificuldades.

Ao pessoal do LEIAM, especialmente Jonathan Kinas e Reuben Palmer, pelo apoio, conversas e ajuda e também ao colega Yago Monteiro.

Enfim, agradeço ao corpo docente, à direção e à administração do DEE por seu trabalho na formação dos alunos de Engenharia Elétrica.

*O homem não é criação das circunstâncias.
Elas é que são criações do homem.
(Disraeli)*

Resumo

A necessidade de diversificação da produção de energia, principalmente com fontes alternativas, vem exigindo cada vez mais formas eficientes e robustas de conversão. O estudo de novas topologias de conversores para atender a essa demanda é de extrema importância. Portanto, este trabalho tem por objetivo desenvolver uma plataforma de teste da topologia Z para o estudo de problemas que essa topologia apresente, dentre eles os de sobretensão nas chaves.

Palavras-chave: Energia, Fontes Alternativas, Conversores Estáticos, Topologia Z, Sobretensão nas Chaves.

Abstract

The need for diversification of energy production, especially with alternative sources has been demanding more efficient and robust ways of conversion. The study of new topologies of converters to attend this demand is very important. Therefore, this work aims to develop a Z topology test platform in order to get solutions to problems that this topology presents, including switching overvoltage.

Keywords: Energy Production, Alternative Sources, Static Converters, Z Topology , Switching Overvoltage.

Lista de ilustrações

Figura 1 – Conversor Z.	14
Figura 2 – Conversor monofásico - Topologia Z.	15
Figura 3 – Conversor monofásico - Topologia Z.	16
Figura 4 – Circuito equivalente visto do lado da fonte para os modos nulo e ativo.	18
Figura 5 – Circuito equivalente visto do lado da fonte para o modo <i>shoot-through</i>	19
Figura 6 – Modulação SBC.	22
Figura 7 – Driver IR2110 - Fonte: IR2110 <i>datasheet</i>	24
Figura 8 – LV 25-P - Fonte: LEM.	25
Figura 9 – LA25-NP - Fonte: LEM.	25
Figura 10 – Esquemático e <i>footprint</i> do IR2110, respectivamente.	26
Figura 11 – Placa do Conversor Z.	27
Figura 12 – Placa de lógica e isolamento.	28
Figura 13 – Alimentações	29
Figura 14 – Montagem	30
Figura 15 – Tensão de saída na carga com 12.5V de entrada	32
Figura 16 – Tensão de saída na carga com 12.5V de entrada (com zoom)	33
Figura 17 – Tensão sobre as chaves com 12.5V de entrada (resultado experimental)	34
Figura 18 – Tensão no barramento com 12.5V de entrada.	35
Figura 19 – Tensão no barramento com 25V de entrada.	35
Figura 20 – Tensão de saída na carga com 25V de entrada	36
Figura 21 – Tensão de saída na carga com 50V de entrada	37
Figura 22 – Tensão no barramento com 50V de entrada.	38
Figura 23 – Gatilhos das Chaves.	39

Lista de tabelas

Tabela 1 – Vetores das chaves	17
---	----

Lista de abreviaturas e siglas

CI	Circuito Integrado
DSP	<i>Digital Signal Processing</i> - Processador Digital de Sinal.
IGBT	<i>Insulated-Gate Bipolar Transistor</i> - Transistor Bipolar de Porta Isolada
MME	Ministério de Minas e Energia
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PCB	<i>Printed Circuit Board</i> - Placa de Circuito Impresso
PDE	Plano Decenal de Expansão de Energia
PWM	<i>Pulse Width Modulation</i> - Modulação por Largura de Pulso.
SBC	<i>Simple Boost Control</i> - Controle de <i>Boost</i> Simples.
SPWM	<i>Sinusoidal Pulse Width Modulation</i> - Modulação por Largura de Pulsos Senoidal.
SVM	<i>Space Vector Modulation</i> - Modulação Vetorial Espacial
TCC	Trabalho de Conclusão de Curso
VSI	<i>Voltage Source Inverter</i> - Inversor Fonte de Tensão.
ZSI	<i>Impedance Source Inverter</i> - Inversor Fonte Impedância.

Lista de símbolos

B	Fator de <i>boost</i>
C_1	Capacitor da malha Z com terminal positivo conectado diretamente ao catodo do diodo D
C_2	Capacitor da malha Z com terminal negativo conectado diretamente ao negativo da fonte
i_{in}	Corrente que passa pelos terminais da fonte V_s
i_{l1}	Corrente que passa pelo indutor L_1
i_{l2}	Corrente que passa pelo indutor L_2
i_{zo}	Corrente de saída da malha Z
L_1	Indutor da malha Z com terminal conectado diretamente ao catodo do diodo D
L_2	Indutor da malha Z com terminal conectado diretamente ao terminal negativo da fonte
m	Índice de modulação
S_1	Chave superior do braço 1
S_2	Chave inferior do braço 1
S_3	Chave superior do braço 2
S_4	Chave inferior do braço 2
$tnst$	Tempo total sem <i>shoot-through</i> em um período de chaveamento
tst	Tempo total de <i>shoot-through</i> em um período de chaveamento
V_c	Tensão dos capacitores da malha Z
V_{carga}	Tensão sobre a carga
V_l	Tensão dos indutores da malha Z
V_s	Tensão da fonte de entrada
$V_{z_{in}}$	Tensão de entrada da malha Z
$V_{z_{out}}$	Tensão de saída da malha Z

Sumário

1	INTRODUÇÃO	13
2	CONVERSOR Z	14
2.1	Modo de Operação do ZSI	15
3	MODULAÇÃO PWM	21
3.1	SBC	21
4	PROJETO DO CONVERSOR Z	23
4.1	Componentes do Circuito	23
4.1.1	Chaves	23
4.1.2	Driver	23
4.1.3	Diodo de resposta rápida	24
4.1.4	Sensor de tensão	24
4.1.5	Sensor de corrente	25
4.2	Planejamento da PCB	25
4.3	DSP	27
4.4	Montagem e análise dos resultados	28
5	CONCLUSÃO	40
	REFERÊNCIAS	41
	APÊNDICES	43
	APÊNDICE A – ESQUEMÁTICO CONVERSOR Z	44
	APÊNDICE B – PCB DO CONVERSOR Z	45
	APÊNDICE C – ESQUEMÁTICO ORCAD®	46

1 Introdução

A diversificação da matriz energética diminui a vulnerabilidade de um possível colapso no fornecimento de energia. O Brasil possui um enorme potencial de transformação de sua matriz energética, graças a sua grande oferta de energia solar e eólica e crescente utilização de biomassa. Segundo o relatório final do Plano Decenal de Expansão de Energia (*PDE*) de 2015, até 2024 45.2% da matriz energética nacional será composta por energias renováveis (atualmente esse valor é de aproximadamente 42.5 %), com um acréscimo considerável da participação de fontes diferentes às usinas hidrelétricas, como eólica, solar e biomassa (MME, 2015).

A utilização de diferentes tipos de energias renováveis não somente diminui a vulnerabilidade do setor energético, como também atende a uma demanda crescente mundial por sustentabilidade, auxiliando no cumprimento de acordos internacionais firmados para redução dos impactos ambientais resultantes das atividades humanas.

Entretanto, essas fontes alternativas geralmente geram energia com tensão, frequência e formato que não permitem uma conexão direta da saída do gerador as redes elétricas, exigindo-se a utilização de conversores. No caso das fontes fotovoltaicas e eólicas tem se notabilizado o uso de conversores estáticos para essa função de conexão gerador-rede elétrica.

Assim, o estudo de novas topologias de conversores que possibilitem aumento de eficiência é de extrema importância. Entre as muitas topologias apresentadas na literatura técnica, a topologia Z, apresentada pela primeira vez em 2002 (PENG., 2002), apresenta característica de eficiência comparativamente superior a várias outras topologias, em virtude da eliminação de um estágio de conversão, geralmente CC-CC. Apesar de vários trabalhos terem focado nessa topologia, há ainda algumas questões a serem investigadas, como, por exemplo, os problemas de sobretensão nas chaves que compõem o conversor. Portanto, nesse trabalho pretende-se realizar a montagem de um conversor Z monofásico, para servir de plataforma para estudos posteriores.

2 Conversor Z

O conversor Z (figura 1) proposto em 2002 (PENG., 2002) foi idealizado para contornar limitações dos conversores de tensão tradicionais. Podendo ser utilizado em conversões CC-CC, CC-CA, CA-CC e CA-CA.

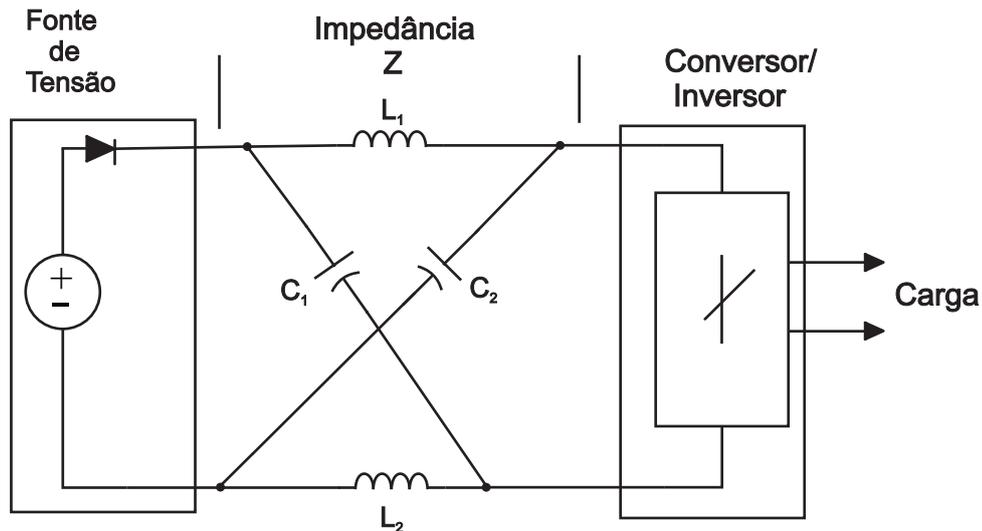


Figura 1 – Conversor Z.

A impedância Z presente no circuito consiste basicamente de dois indutores e de dois capacitores L_1 e L_2 , e C_1 e C_2 , respectivamente, conectados em formato X. Essa configuração permite que duas chaves do mesmo braço de um conversor ponte H, por exemplo, conduzam simultaneamente, correspondendo ao modo *shoot-through*. Diferindo-se assim dos conversores tradicionais, que não usam esse modo de operação para evitar que os componentes dos circuitos sejam danificados, além de empregarem um tempo morto entre o gatilhos das chaves inferior e superior de um mesmo braço para que não haja condução simultânea entre elas. Esse tempo morto introduz distorções nas formas de onda de saída do conversor (LIU; HAITHAM; BAOMING, 2014).

Devido a singularidade da topologia, quando operando no modo inversor (CC-CA), o conversor Z produz tensões de saída que assumem teoricamente, qualquer valor entre zero e infinito, independente da tensão de entrada, em outras palavras, comporta-se como um inversor e um elevador-abaixador de tensão com uma ampla faixa de valores de saída (ZOPE, 2012).

Para o presente trabalho foi utilizada a ponte H monofásica conectada a impedância Z, como visto na figura 2.

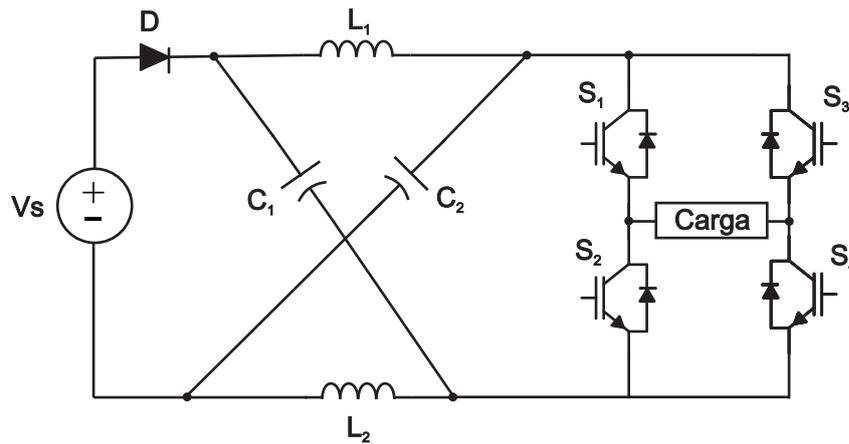


Figura 2 – Conversor monofásico - Topologia Z.

Em que V_s é a fonte de tensão, D é o diodo, L_1 , L_2 , C_1 e C_2 são os dois indutores e os dois capacitores, respectivamente, e S_1 , S_2 , S_3 e S_4 são as chaves. Como os capacitores podem em certos momentos apresentar valores de tensão superiores à fonte de entrada, para evitar possíveis descarregamentos sobre a fonte, é colocado o diodo D na configuração (CHANDRASHEKHAR M, 2009).

2.1 Modo de Operação do ZSI

O ZSI (*Impedance Source Inverter* - Inversor Fonte de Impedância) converte energia CC em CA, para ser considerado como inversor, o fluxo médio de potência processado tem de fluir do lado CC para o lado CA (BRADASCHIA, 2012). Para o circuito em questão (Figura 3) quatro chaves compõem o circuito principal de potência e a impedância Z acopla a ponte H à fonte de tensão, formando o ZSI.

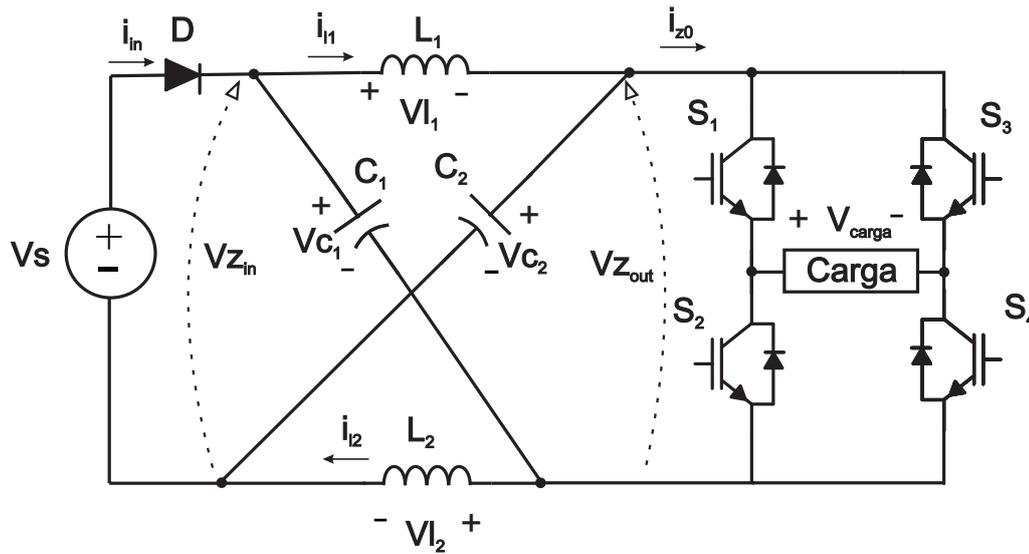


Figura 3 – Conversor monofásico - Topologia Z.

Em que $V_{z_{in}}$ e $V_{z_{out}}$ correspondem as tensões de entrada e saída da malha Z, já V_{c1} , V_{c2} , V_{l1} e V_{l2} correspondem as tensões nos capacitores e indutores, respectivamente, e V_{carga} é a tensão sobre a carga.

O ZSI têm 3 modos de operação: ativo, nulo e o de *shoot-through*. Os dois primeiros modos são comuns ao VSI tradicional (*Voltage Source Inverter* - Inversor Fonte de Tensão) e o terceiro somente é possível devido a característica da topologia Z. O *boost* no valor da tensão de saída ocorre neste último modo. Do ponto de vista da carga, os dois últimos modos: nulo e *shoot-through* indiferem, pois em ambos a tensão de saída possui um valor nulo (BRADASCHIA, 2012).

Sabendo-se que cada chave assume dois possíveis estados (fechado e aberto) e que o ZSI usado possui 4 chaves, têm-se, teoricamente, 16 possíveis combinações de estados para as mesmas. Sendo alguns estados desconsiderados, por não trazerem funcionalidade do ponto de vista da carga ou impedância Z. Portanto, para o caso de quatro chaves têm-se dois estados ativos, dois estados nulos e sete estados de *shoot-through* (ZOPE, 2012). A tabela 1 apresenta esses modos de operação, em que S_1 , S_2 , S_3 e S_4 correspondem aos estados das chaves (1 chave fechada e 0 chave aberta).

Vetor	S_1	S_2	S_3	S_4	Tensão na Carga
Evitado	0	0	0	0	-
Evitado	0	0	0	1	-
Evitado	0	0	1	0	-
<i>Shoot-through</i>	0	0	1	1	0
Evitado	0	1	0	0	-
Nulo	0	1	0	1	0
Ativo	0	1	1	0	$-V_{z_{out}}$
<i>Shoot Through</i>	0	1	1	1	0
Evitado	1	0	0	0	-
Ativo	1	0	0	1	$V_{z_{out}}$
Nulo	1	0	1	0	0
<i>Shoot Through</i>	1	0	1	1	0
<i>Shoot Through</i>	1	1	0	0	0
<i>Shoot Through</i>	1	1	0	1	0
<i>Shoot Through</i>	1	1	1	0	0
<i>Shoot Through</i>	1	1	1	1	0

Tabela 1 – Vetores das chaves

Analisando a figura 3, ao aplicar às chaves um dos vetores ativos da tabela 1, será aplicada sobre a carga uma tensão $V_{z_{out}}$, não nula. Nesse caso, se a fonte V_s possuir tensão maior que a tensão dos capacitores C_1 e C_2 , ela fornece energia tanto à carga como aos capacitores, carregando-os. Sendo assim, $i_{in} > i_{z0}$. Caso contrário, parte do suprimento de energia à carga é proveniente dos indutores e $i_{in} < i_{z0}$. Em todos os momentos o diodo D está em condução, $i_{in} > 0$ (BRADASCHIA, 2012).

Aplicando-se um dos vetores nulos às chaves, será produzida uma tensão nula na saída do inversor não havendo assim fornecimento de energia à carga, e portanto $i_{z0} = 0$. Nesse caso, se a fonte V_s possuir tensão maior que a tensão dos capacitores C_1 e C_2 , ela fornecerá energia aos mesmos. Caso contrário, tanto a fonte como os indutores fornecem energia aos capacitores. Em todos os momentos o diodo D está em condução, $i_{in} > 0$ (BRADASCHIA, 2012).

A figura 4 representa o circuito equivalente do ponto de vista da fonte V_s para os dois modos de operação: ativo e nulo. O circuito é formado pela fonte de tensão V_s , pela impedância Z e por uma fonte de corrente i_{z0} que substitui o lado de potência do circuito. Para o caso do modo de operação nulo, em que a carga não consome energia, a fonte de corrente possui valor zero ($i_{z0} = 0$), comportando-se como um circuito aberto.

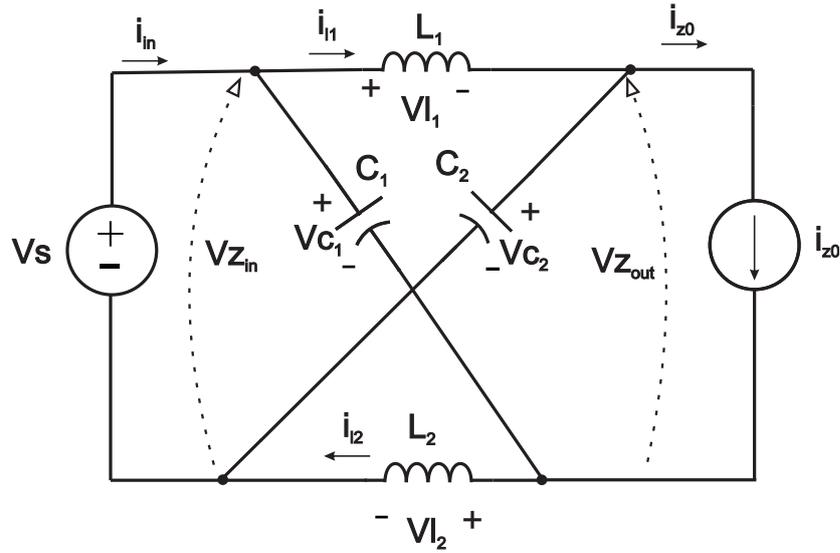


Figura 4 – Circuito equivalente visto do lado da fonte para os modos nulo e ativo.

Para realizar o equacionamento do circuito equivalente algumas considerações foram realizadas: a impedância Z é simétrica, então $L_1 = L_2 = L$ e $C_1 = C_2 = C$, como também $V_{C1} = V_{C2} = V_c$ e $V_{L1} = V_{L2} = V_l$. Do circuito equivalente tem-se as equações 2.1, 2.2 e 2.3.

$$V_{z_{in}} = V_s. \tag{2.1}$$

$$V_l = V_{z_{in}} - V_c = V_s - V_c. \tag{2.2}$$

$$V_{z_{out}} = V_c - V_l = 2V_c - V_s. \tag{2.3}$$

Ao se aplicar um dos vetores de *shoot-through* da tabela 1 às chaves, um ou ambos os braços do inversor serão curto-circuitados. Ao curto circuitar o braço, os capacitores C_1 e C_2 ficarão em paralelo aos indutores L_1 e L_2 , respectivamente, e em série entre si como indicado na figura 5. Nesse momento, o capacitor transfere energia para o indutor, e ocorre o *boost* na saída da impedância Z .

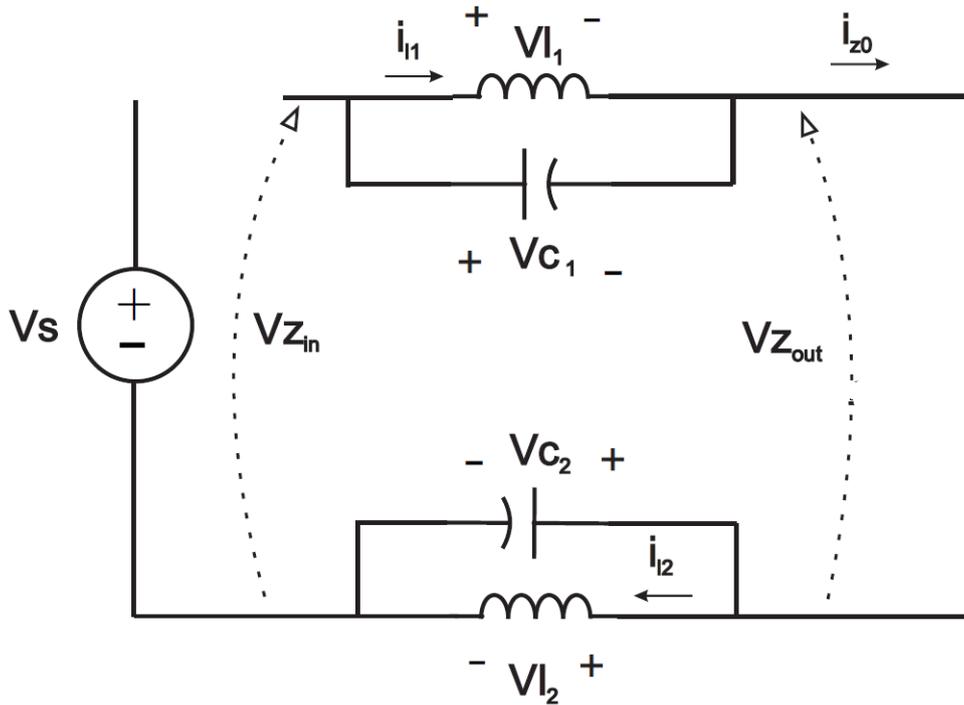


Figura 5 – Circuito equivalente visto do lado da fonte para o modo *shoot-through*.

Usando as mesmas considerações feitas para o circuito equivalente do modo nulo e ativo, pode-se estabelecer as equações do circuito da figura 5:

$$Vl = Vc. \quad (2.4)$$

$$Vz_{in} = 2Vc. \quad (2.5)$$

Retornando ao circuito da figura 3 e analisando-o em regime permanente, percebe-se que os valores médios das tensões sobre os capacitores possuem valores iguais à Vs , pois a tensão média sobre os indutores é zero, logo, a tensão Vz_{in} será duas vezes a tensão Vs , polarizando reversamente o diodo D que entra em corte e protege assim a fonte.

Após o equacionamento dos circuitos equivalentes das figuras 4 e 5, a operação do ZSI pode ser subdividida em dois modos: o primeiro caracterizado por não haver curto circuito em nenhum dos braços do conversor, denominado de modo *non shoot-through* (modos ativo e nulo) e o modo *shoot-through*, com intervalos de tempo $tnst$ e tst de duração, respectivamente (equação 2.6). Sabendo que a tensão média sobre o indutor em um período T de chaveamento é igual à zero (equação 2.7) e utilizando as equações 2.2 e 2.4, pode-se obter as equações 2.8 e 2.9.

$$T = tnst + tst. \quad (2.6)$$

$$\frac{1}{T} \times \int_0^T V l dt = 0 \quad (2.7)$$

$$\frac{1}{T} \times \int_0^{tnst} (V_s - V_c) dt + \int_{tnst}^{tnst+dst} V_c dt = 0 \quad (2.8)$$

$$V_c = V_s \times \frac{tnst}{tnst - dst} \quad (2.9)$$

Reescrevendo 2.9 e usando 2.6, tem-se:

$$V_c = V_s \times \frac{T - dst}{T - 2dst} = V_s \times \frac{1 - \frac{dst}{T}}{1 - 2\frac{dst}{T}} \quad (2.10)$$

Usando as equações 2.3 e 2.10, pode-se obter:

$$V_{z_{out}} = V_s \times \frac{1}{1 - 2\frac{dst}{T}} \quad (2.11)$$

A equação 2.11 descreve a relação entre a tensão da fonte e a tensão de saída da malha Z (V_{z_o}). É notório que quanto maior o tempo de *shoot-through* (dst) maior será o valor da tensão de saída da malha resultante, sendo este o fator determinante para o *boost* da malha Z. Entretanto, analisando as equações, percebe-se que a medida que a relação $\frac{2dst}{T}$, que corresponde à razão de *shoot-through*, tende à 0.5 as tensões resultantes aproximam-se de valores extremamente altos que podem danificar os componentes, sendo assim preferível evitar a região próxima à 0.5. Definindo o fator de *boost* igual à B, e reescrevendo a equação 2.11, têm-se a equação 2.12.

$$V_{z_{out}} = V_s \times B \quad (2.12)$$

A relação do pico de tensão de saída na carga obedece a seguinte relação (ZOPE, 2012):

$$V_{carga} = m \times \frac{V_{z_{out}}}{2} = m \times \frac{V_s \times B}{2} \quad (2.13)$$

Em que m é o índice de modulação (razão entre a amplitude da modulante e da portadora).

3 Modulação PWM

O controle do fluxo de energia entre a fonte e a carga normalmente é realizado pela comutação dos dispositivos semicondutores. Uma técnica largamente aplicada nesses acionamentos é a modulação PWM (*Pulse Width Modulation*- Modulação por Largura de Pulso) (VASCA; IANNELLI, 2012). A modulação PWM consiste na comparação de dois sinais de tensão, um de baixa frequência (modulante) e o outro de alta frequência (portadora), gerando um trem de pulsos de onda quadrada com largura de pulso variante.

No caso do ZSI, é importante escolher a técnica adequada de modulação para alcançar todas as vantagens da configuração (GIRGIN; ERGINER; SARUL., 2015). As modulações PWMs têm de ser modificadas para inclusão dos intervalos de *shoot-through*. No entanto, apesar de serem responsáveis pelo elevação da tensão de saída é importante lembrar que do ponto de vista da carga, esses intervalos representam tensões nulas e consequentemente afetam no valor das formas de onda de tensão da saída do inversor. Por isso, que tenta-se restringir a inserção dos intervalos de *shoot-through* nos estados nulos.

Diferentes tipos de PWM vêm sendo propostos e são basicamente classificados como SPWM (*Sinusoidal Pulse Width Modulation* - Modulação por largura de Pulsos Senoidal) e SVM (*Space Vector Modulation* - Modulação Vetorial Espacial) (LIU; HAITHAM; BAOMING, 2014). No presente trabalho, para o teste do conversor Z, foi utilizado o método de modulação PWM SBC (*Simple Boost Control* - Controle de *Boost* Simples).

3.1 SBC

O método de modulação SBC utiliza duas linhas de referência V_p (linha superior) e V_n (linha inferior) para determinar os momentos em que ocorre o *shoot-through*. Para o restante dos intervalos são utilizados os sinais da modulação senoidal tradicional: duas senoides defasadas de 180 graus (modulantes) e uma triangular (portadora). Os estados das chaves são portanto determinados pela comparação da onda triangular com as duas senoides e com os valores de V_p e V_n (ELLABAN; MIERLO; LATAIRE, 2011).

Nessa modulação, quando $V_t > V_a$ as chaves as quatro chaves: S_1, S_2, S_3 e S_4 (figura 3) ficam ligadas no momento em que o valor da triangular é superior a V_p ou inferior a V_n (momento de ocorrência do *shoot-through*) . Nos demais intervalos, os estados das chaves são definidos pela comparação das senoides com as ondas triangulares. No caso de S_1 , por exemplo, quando o valor da senoide V_a for superior a triangular, a chave entra em condução, caso contrário ela está em corte, processo inverso ocorre para chave S_2 . As chaves S_3 e S_4 são comparadas à senoide V_b de forma similar. A figura 6 apresenta essas

comparações.

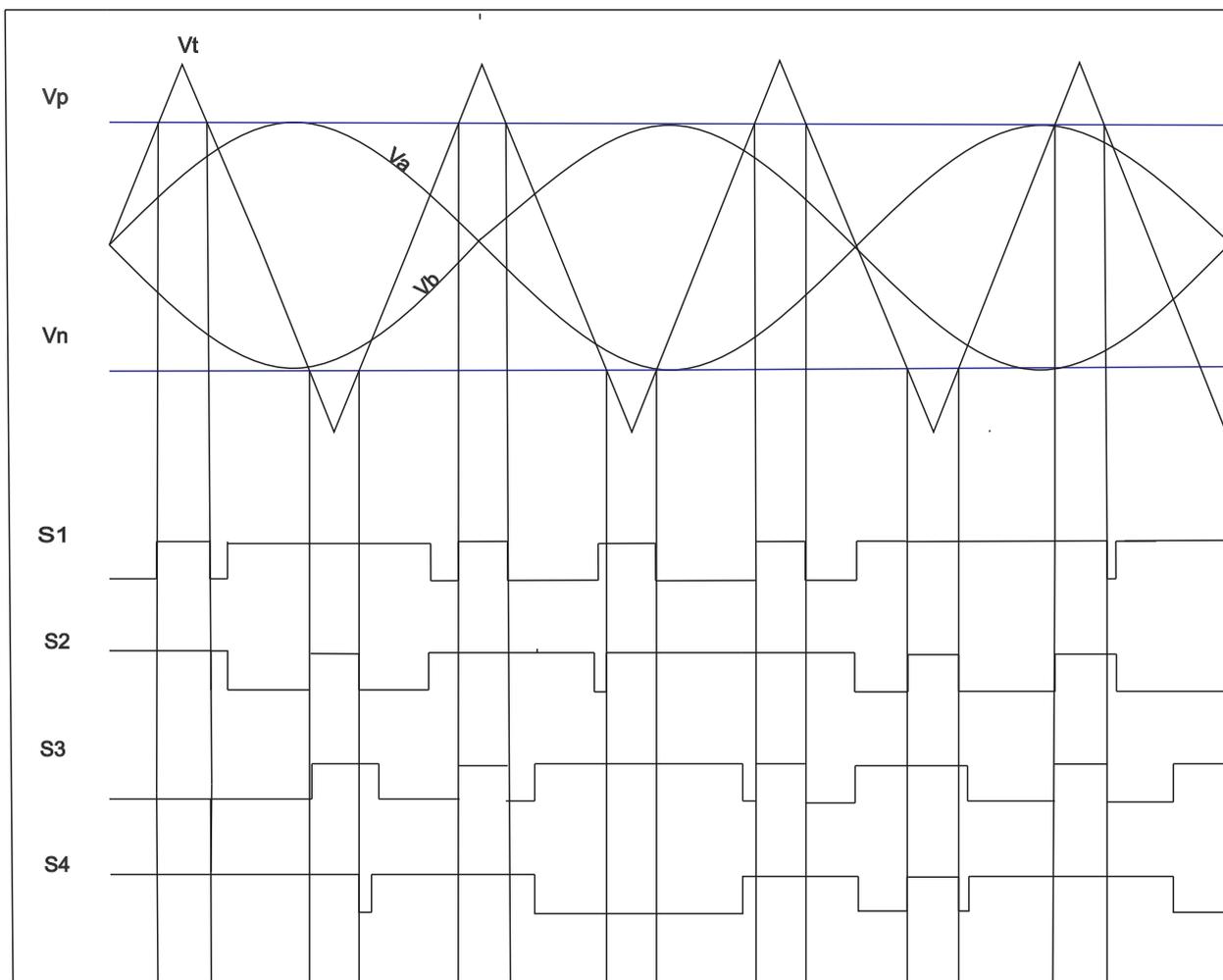


Figura 6 – Modulação SBC.

4 Projeto do Conversor Z

Os valores de indutância e capacitância da malha Z foram provenientes de uma montagem já existente, realizada na Universidade Federal do Rio Grande do Norte. A montagem prévia apresentou problemas de sobretensões nas chaves do conversor Z logo após o período de *shoot-through*. Assim, pretende-se tentar replicar a montagem com o intuito de posteriormente investigar esse problema. Os valores dos capacitores e indutores utilizados foram de $1000\mu\text{F}$ e $1000\mu\text{H}$, respectivamente. A parte inicial do projeto consistiu da simulação do conversor Z monofásico no ambiente do ORCAD[®] Capture. Essa ferramenta permite a simulação de design de circuitos com suporte para uma ampla gama de modelos de simulação, como IGBT's, diodos, entre outros (CADENCE,). Sendo possível assim, a análise do comportamento das grandezas elétricas do circuito e escolha dos dispositivos que irão compor o mesmo. Após isso, os componentes foram escolhidos e iniciou-se a parte de planejamento da PCB (*Printed Circuit Board* - Placa de Circuito Impresso) no Altium[®] Designer. O planejamento foi sucedido pela impressão, montagem e testes na placa. As seções a seguir explicam o que foi brevemente discutido nessa introdução.

4.1 Componentes do Circuito

Além dos componentes da malha Z, são partes integrantes do circuito: as chaves, os drivers, o diodo de resposta rápida (diodo entre a fonte e a impedância Z), os sensores de tensão e corrente, resistores e diodos.

4.1.1 Chaves

Como já era esperado uma sobretensão sobre as chaves, elas foram dimensionadas levando em consideração esse critério. O modelo de chave adotado foi o SPA20N60CFD, que é um MOSFET (*Metal Oxide Semiconductor Field Effect Transistor* - Transistor de Efeito de Campo de Óxido de Metal Semicondutor) que suporta 600V de tensão e possui também diodo antiparalelo, essencial para se operar com carga indutiva (TECHNOLOGIES, 2002). Além disso, foi colocado um dissipador para cada chave para promover uma melhor transferência da energia térmica entre o componente e o ambiente.

4.1.2 Driver

O driver é um circuito acionador que fornece níveis de tensão e de corrente adequados para que as chaves comutem de maneira eficaz. Para o acionamento das chaves da ponte

H foi escolhido o driver IR2110 (figura 10), que utiliza o capacitor de *bootstrap* (capacitor entre V_B e V_S) no acionamento das chaves superiores.

Quando as chaves inferiores da ponte são gatilhadas parte da corrente proveniente da fonte V_{DD} passa pelo diodo carregando o capacitor de *bootstrap*. Ao se acionar as chaves superiores o capacitor já se encontra carregado e serve como fonte de tensão para o gatilhamento dessas chaves. Vale salientar que o diodo do circuito do driver tem que ter uma resposta rápida para permitir o carregamento do capacitor na hora adequada, o diodo utilizado foi o UF4007.

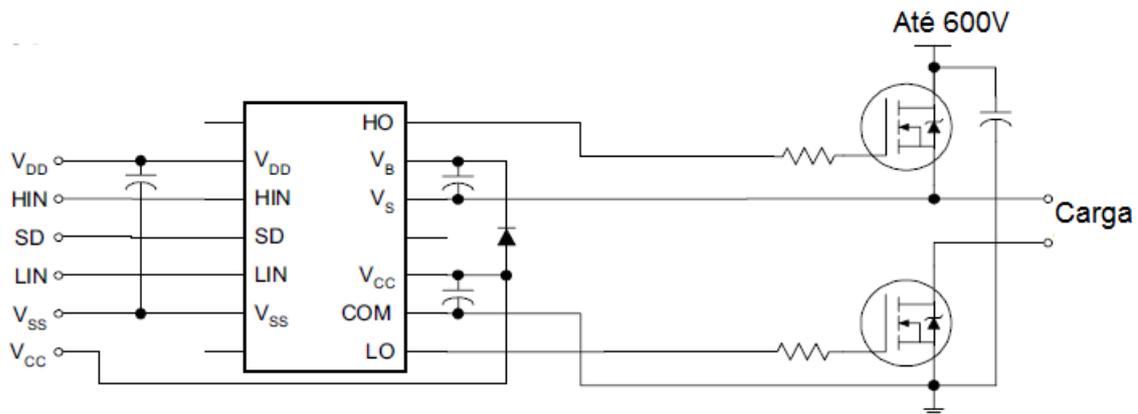


Figura 7 – Driver IR2110 - Fonte: IR2110 *datasheet*.

4.1.3 Diodo de resposta rápida

O diodo D (figura 2) localizado na entrada da malha Z tem papel essencial no *boost* ocorrido durante os intervalos de *shoot-through*, pois conduz corrente e bloqueia tensão diversas vezes em cada período de chaveamento. Sendo necessário que seu tempo de recuperação reversa seja o mínimo possível, tendo que ser de resposta rápida. Por precaução foi utilizado um dissipador junto ao componente.

4.1.4 Sensor de tensão

O sensor de tensão utilizado foi o LV25-P (figura 8), que é um transdutor de circuito fechado de Hall que pode receber entradas DC ou AC de até 500V. E é alimentado numa gama DC entre $\pm 12V$ e $\pm 15V$. Tendo como características: excelente precisão, linearidade e baixo tempo de resposta (LEM, 2014b).

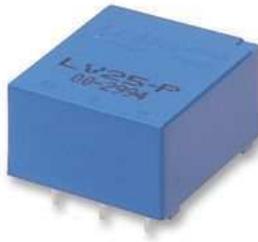


Figura 8 – LV 25-P - Fonte: LEM.

4.1.5 Sensor de corrente

O sensor de corrente utilizado foi o LA25-NP (figura 9), que é um transdutor de ciclo fechado com efeito Hall que pode receber sinais DC ou AC de até 25A. O LA25-NP foi configurado para ter uma relação de transformação de 1:1000, sendo assim, uma corrente de 2 A na entrada corresponde a 2 mA na saída do sensor. Possui as mesmas características do LV citadas anteriormente (LEM, 2014a).

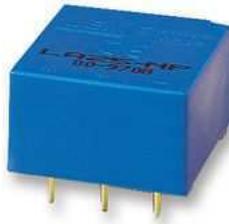


Figura 9 – LA25-NP - Fonte: LEM.

4.2 Planejamento da PCB

A placa de circuito impresso proporciona as ligações de diversos componentes que formam o circuito. As placas, geralmente, são de fibra ou de fenolite com uma camada fina de cobre depositado. Essas camadas finas formam as trilhas responsáveis pela condução de corrente elétrica entre os componentes eletrônicos (DAQUINO, 2012).

Antes do processo de confecção das placas de circuito impresso, é necessário, primeiramente a realização do projeto com a definição das trilhas e disposições dos componentes, essa parte pode ser auxiliada por *software*. Existem diversos programas que desempenham esta função, dentre eles está o Altium[®] Designer, usado no presente trabalho.

No Altium[®], primeiramente o projetista deve elaborar o esquemático do projeto para a definição das ligações entre os componentes. O próprio programa já disponibiliza

bibliotecas de componentes que podem ser usadas, como também possui ferramentas para confecção das mesmas, se necessário. Cada componente possui seu esquemático (*schematic library - esquemático de biblioteca*) e seu *footprint* associado, que determinam o tipo de pinagem (entrada, saída ou passivo) como também a designação que identifica o pino. O esquemático e o *footprint* têm que estar de acordo entre si, permitindo assim uma ligação correta durante o roteamento do PCB. Na figura 10, tem-se a representação do esquemático e do *footprint* do IR2110 (componente usado no conversor Z).

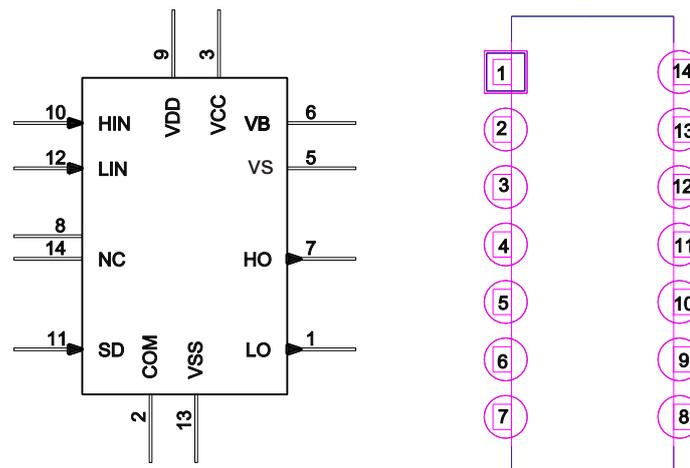


Figura 10 – Esquemático e *footprint* do IR2110, respectivamente.

Com isso, foi realizado o esquemático do conversor Z que se encontra no apêndice A. Após o esquemático, o PCB foi gerado e roteado de acordo com as indicações das ligações. A placa roteada encontra-se no apêndice B.

Com o arquivo PCB pronto, a placa foi impressa. O processo para impressão na placa de fenolite foi o de subtração por corrosão no ácido. Foi utilizada uma impressora a laser para imprimir o arquivo PCB em uma folha de papel fotográfico e uma prensa para fixar o desenho do papel na placa, feito isso, a placa foi imersa no ácido até que houvesse corrosão das partes que não correspondiam a trilhas de condução. Findado esse processo, a placa foi posta para secar, para posteriormente ser soldada, a placa final encontra-se na figura 11.

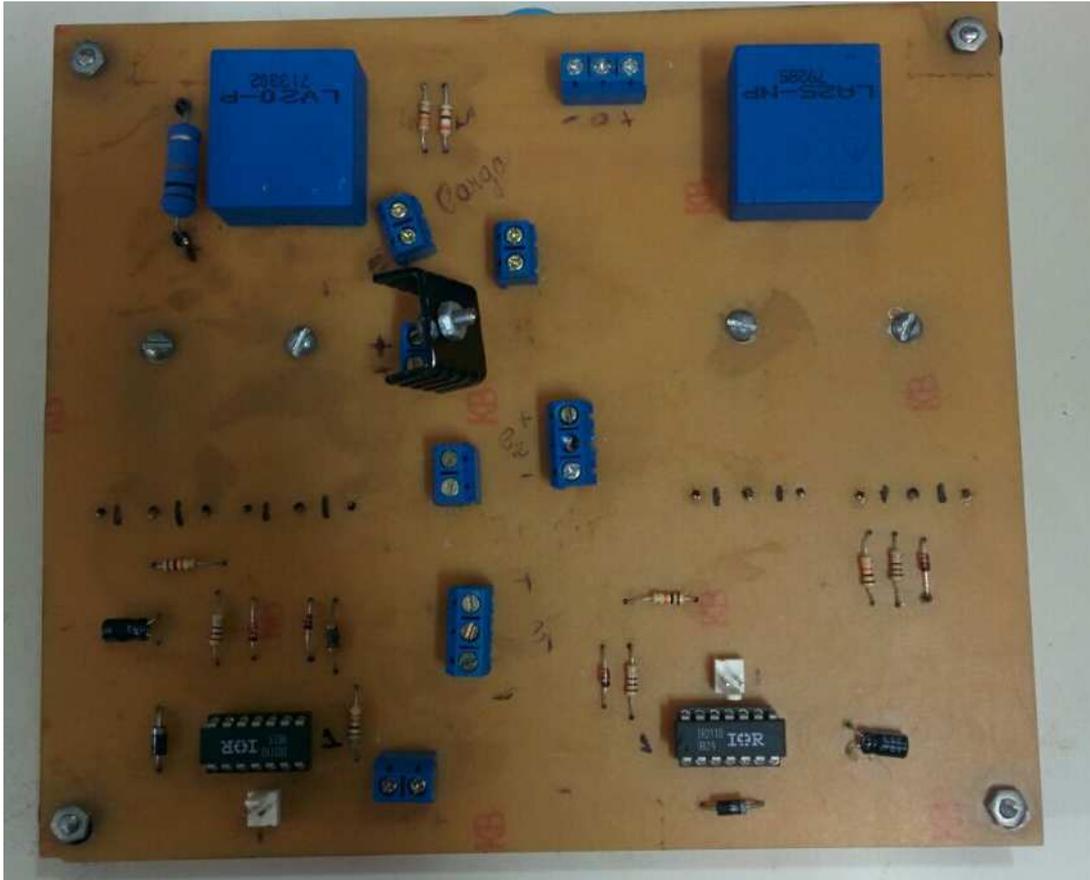


Figura 11 – Placa do Conversor Z.

4.3 DSP

A geração dos PWMs foi feita utilizando um DSP (*Digital Signal Processing* - Processador Digital de Sinal) modelo TMS320F28377S, da *Texas Instruments*®. Mais precisamente, utilizou-se o launchpad LAUNCHXL-F28377S, que conta com o DSP citado. A parte de lógica do circuito de comando foi realizada por um aluno de estágio, Gabriel Sales Lins Rodrigues.

Para o uso do DSP e das modulações de Gabriel foi necessário o projeto de uma placa responsável por somar os sinais de entrada aos intervalos de *shoot-through*, quando necessário, de acordo com a modulação desejada e isolar o DSP do circuito de potência. Para a isolação dos sinais de entrada e saída, foram utilizados os optoacopladores 6N136 e para a soma foi utilizado o CI (Circuito Integrado) SN74LS32N, que possui várias portas *or-logic*. A saída dessa placa vai para os circuitos dos drivers. A placa com o circuito dos optoacopladores e com o CI somador está apresentada na figura 12.

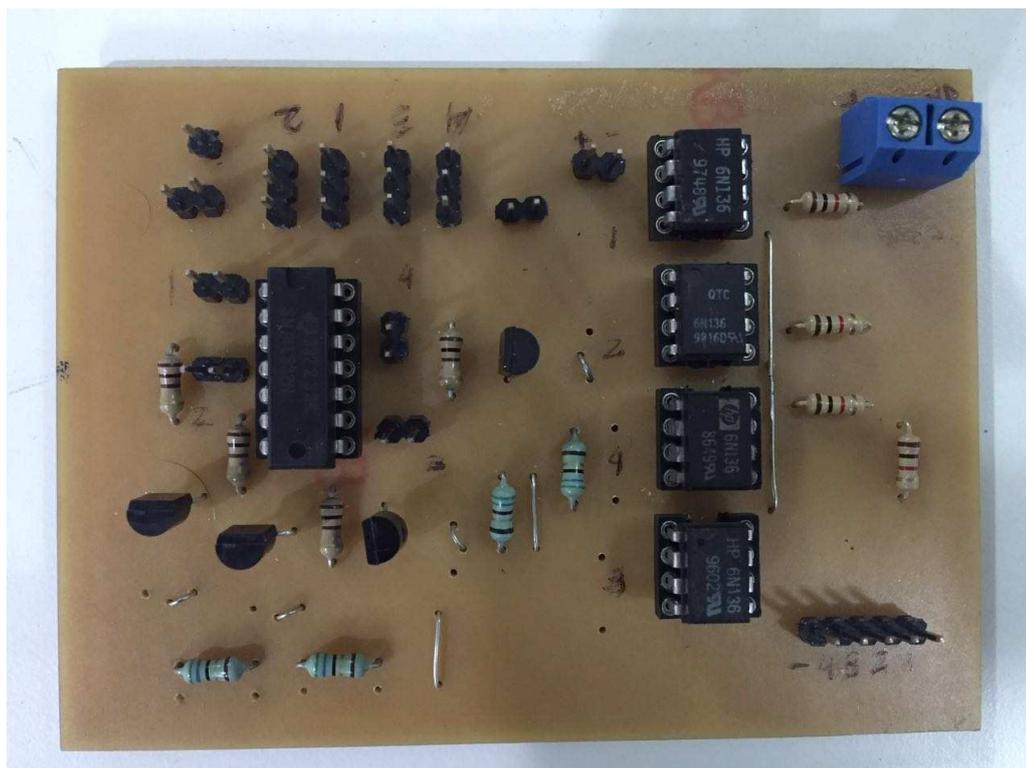


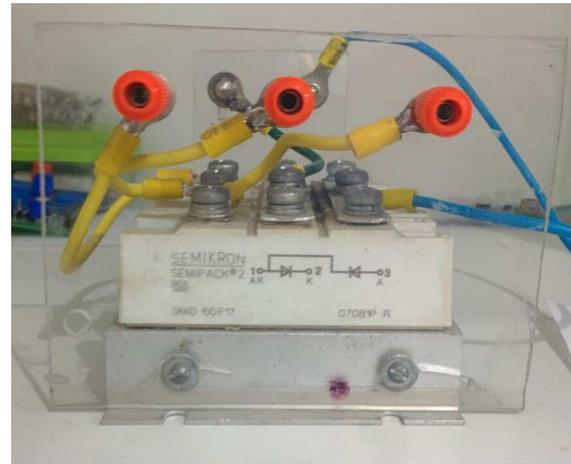
Figura 12 – Placa de lógica e isolamento.

4.4 Montagem e análise dos resultados

Com as placas prontas foi montado o circuito projetado. Como tensão de entrada da malha Z, foi utilizada uma fonte monofásica (variac) conectada a uma ponte retificadora, e sua saída conectada na tensão de entrada do circuito. Já a alimentação dos componentes do lado isolado da placa do optoacoplador (figura 12) é proveniente do próprio DSP (alimentação de 5V) e a do lado de potência é uma fonte de tensão de 15V. A alimentação dos sensores foi obtida por uma fonte simétrica de +/- 12V. As alimentações se encontram na figura 13.



(a) Variac



(b) Ponte Retificadora



(c) Fonte Simétrica

Figura 13 – Alimentações

Os valores de capacitores e indutores da malha Z, como dito anteriormente, eram de $1000\mu\text{F}$ e $1000\mu\text{H}$, respectivamente. Para obtenção desses valores, foi realizada uma associação em série de quatro capacitores eletrolíticos de $4700\mu\text{F}$, aproximando o valor da capacitância para algo em torno de 1 mF e para os indutores uma associação em série de dois indutores de $470\mu\text{H}$, aproximando a indutância resultante à 1 mH . A carga foi composta por um resistor de potência de resistência 50 ohms e um indutor de 10 mH .

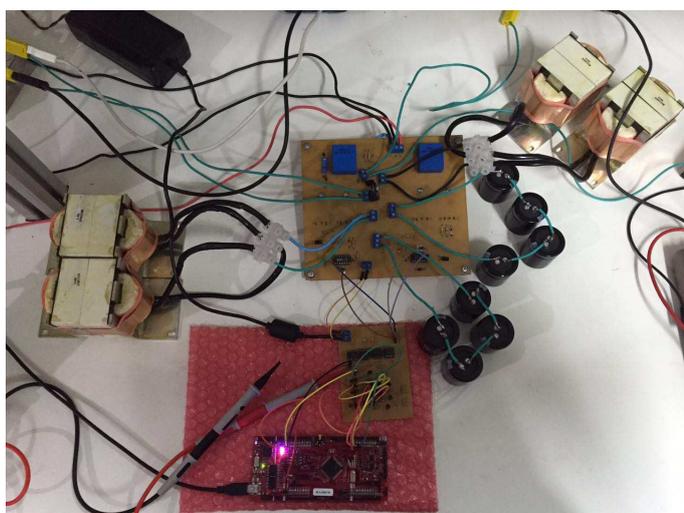
A montagem de todo o circuito está presente na figura 14.



(a)



(b)



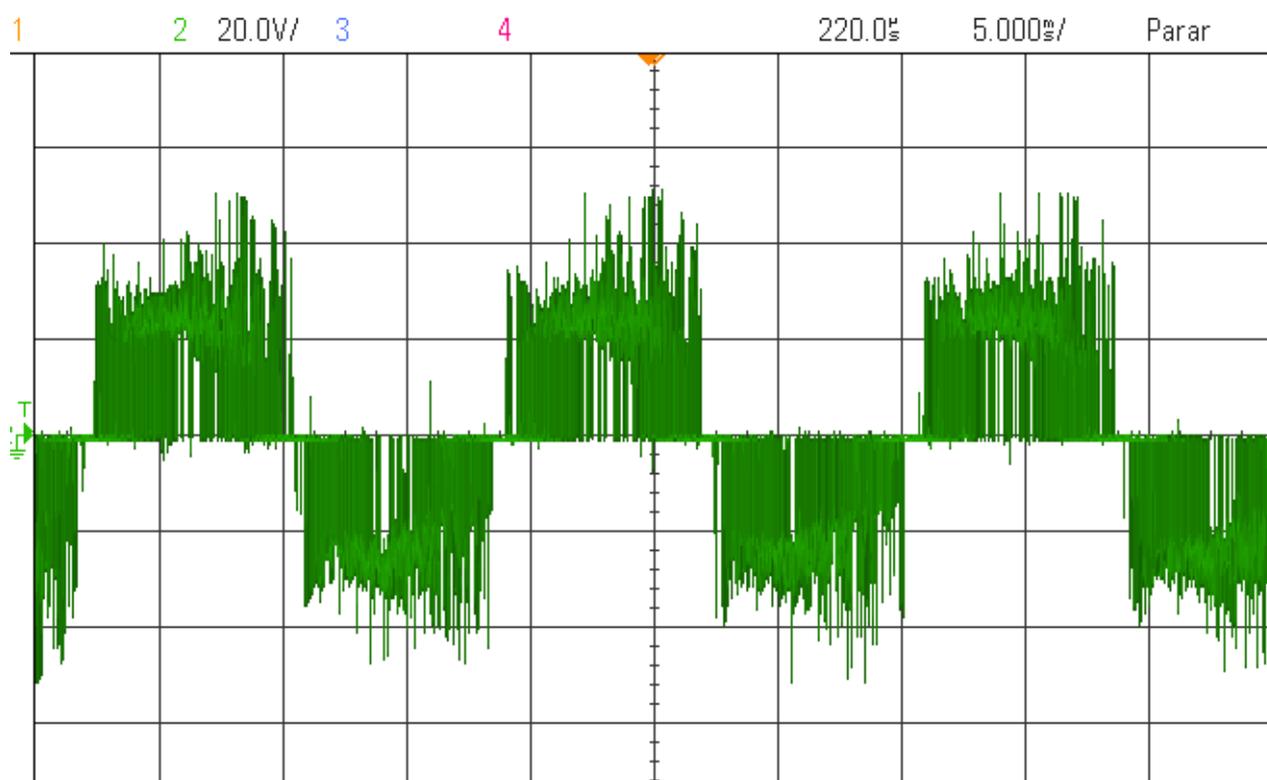
(c)

Figura 14 – Montagem

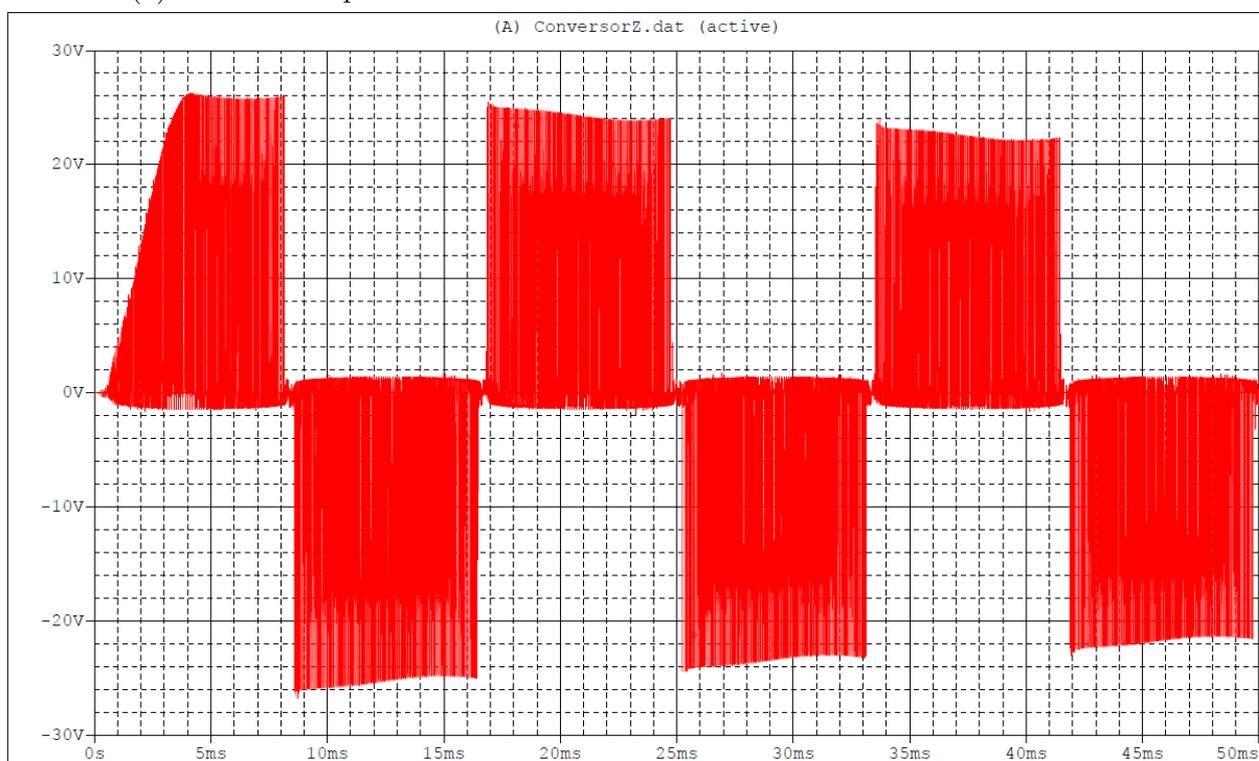
Após a montagem, iniciou-se a fase de testes da placa, inicialmente foi utilizada uma modulação CC-CC unipolar, no entanto, ao aumentar gradativamente a tensão, uma das chaves do circuito queimou, sendo necessário a sua reposição. Essa modulação não foi mais usada.

Depois disso, a modulação foi modificada, passando a ser CC-CA (modulação SBC), mas por precaução o valor da tensão de entrada foi inicialmente de 12.5V, produzindo uma tensão de barramento de 25V (tensão medida com multímetro). Para critério de comparação foi utilizada a simulação do ORCAD[®] presente no Apêndice C. As tensões de saída (tensão sobre a carga) obtidas por experimento e simulada, estão na figura 15.

Analisando a figura 15, percebe-se que a forma de onda obtida experimentalmente (figura 15a) está distorcida e com oscilações consideráveis. Muito provavelmente, isso se deve às indutâncias parasitas provenientes da montagem que não podem ser mensuradas. Os valores das sobretensões também possuem valor relevante, pois o valor de pico da tensão de saída do experimento atinge um valor por volta 50V (o osciloscópio está na escala de (20V/div)). Para a simulação (figura 15b) esse valor de pico não ultrapassa 25V. A figura 16 apresenta uma perspectiva diferente (com zoom) das formas de onda da figura 15.

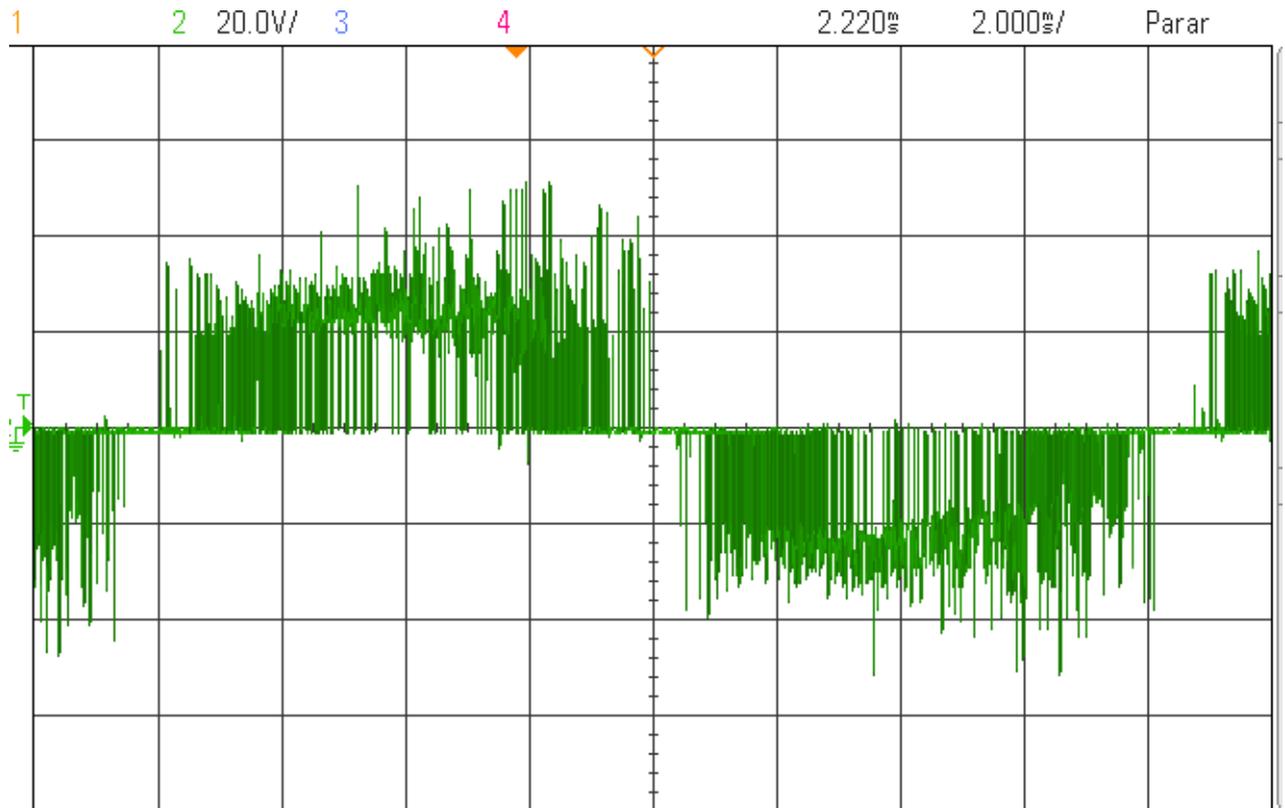


(a) Resultado experimental

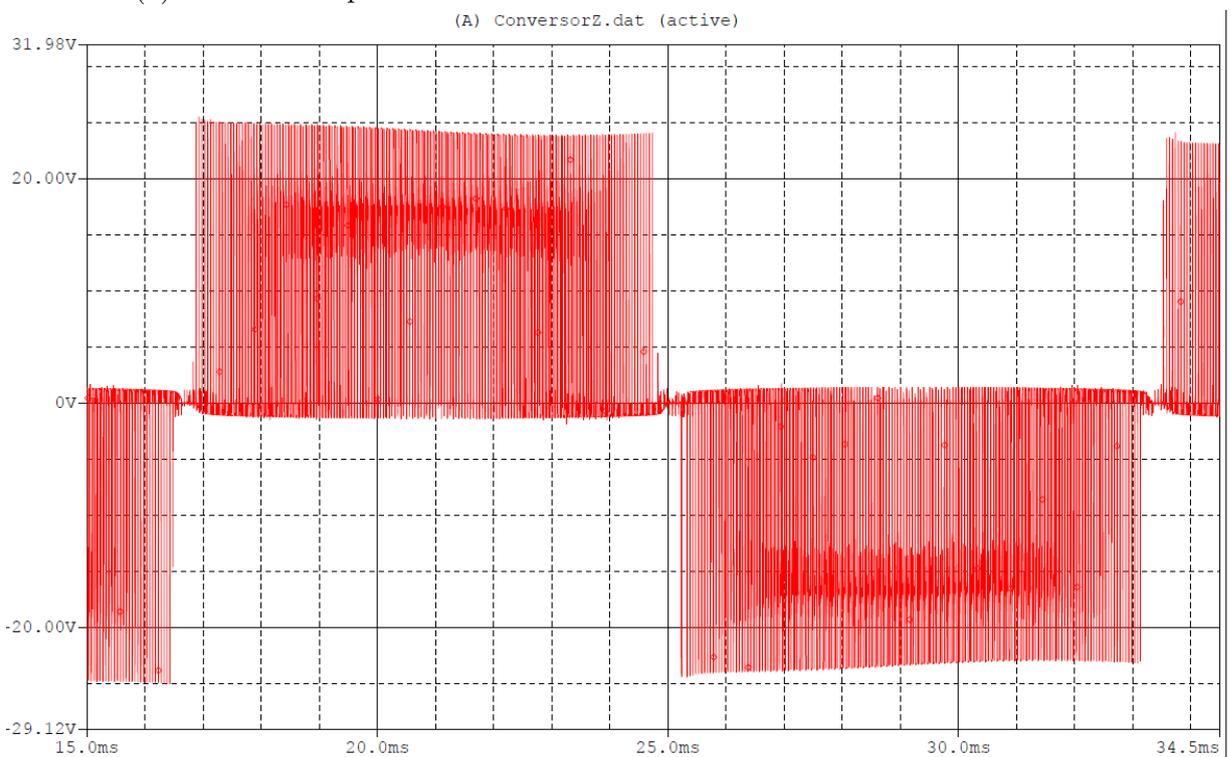


(b) Resultado simulado

Figura 15 – Tensão de saída na carga com 12.5V de entrada



(a) Resultado experimental



(b) Resultado simulado

Figura 16 – Tensão de saída na carga com 12.5V de entrada (com zoom)

A figura 17 apresenta as tensões sobre as chaves, as sobretensões vistas na tensão

de saída ficam mais evidentes sobre as mesmas.

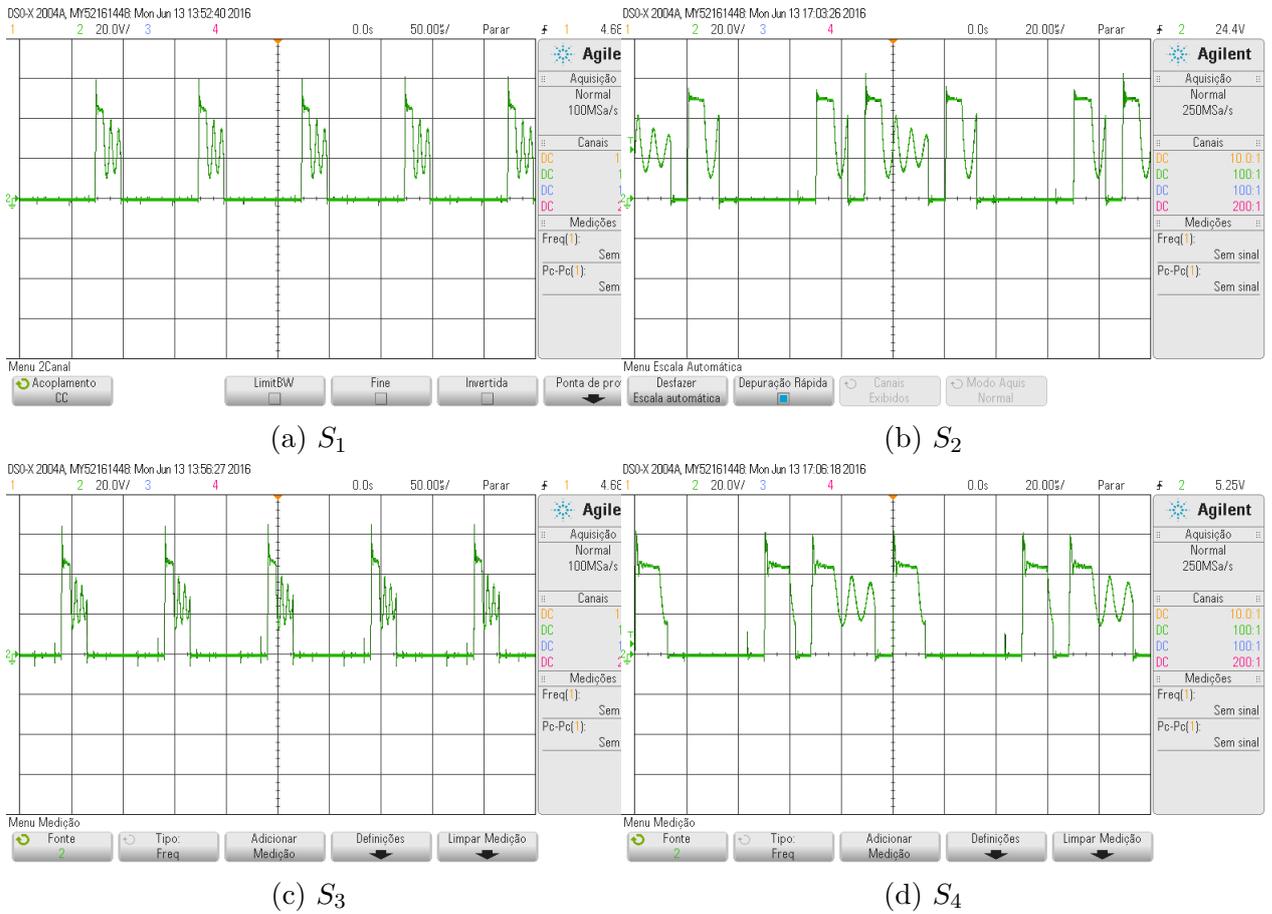


Figura 17 – Tensão sobre as chaves com 12.5V de entrada (resultado experimental)

A tensão no barramento simulada no ORCAD[®] está na na figura 18. Ao comparar a figura ao valor lido no multímetro de 25V percebe-se uma coerência nas informações.

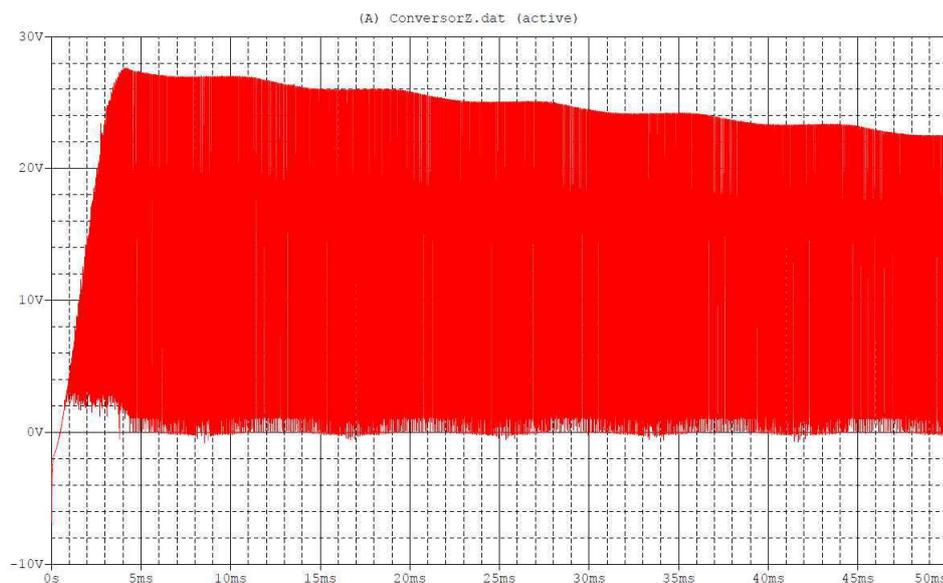


Figura 18 – Tensão no barramento com 12.5V de entrada.

Após isso, a tensão de entrada foi aumentada para 25V, produzindo uma tensão de barramento de aproximadamente 70V (tensão medida com multímetro). A forma de onda no barramento, encontrasse na figura 19 e os resultados experimental e simulado da tensão na carga encontram-se na figura 20.

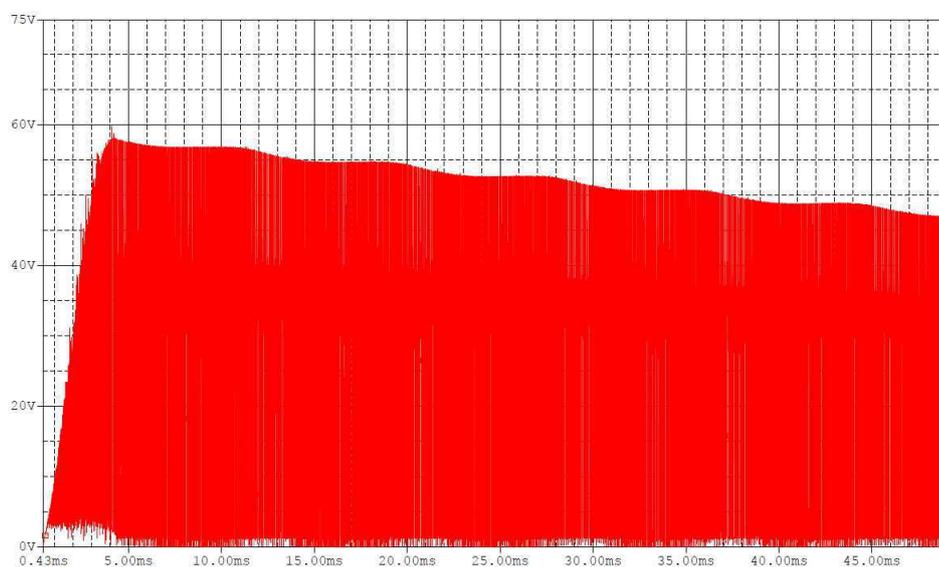
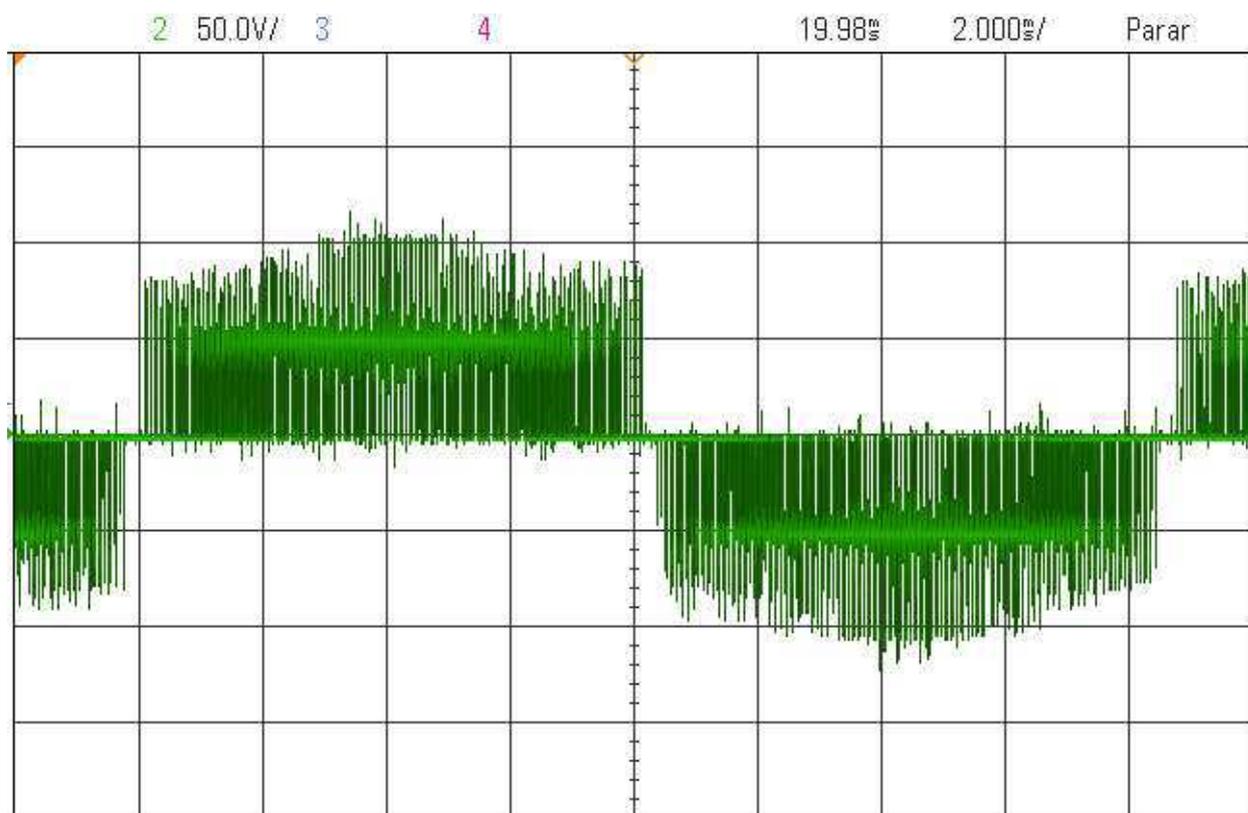
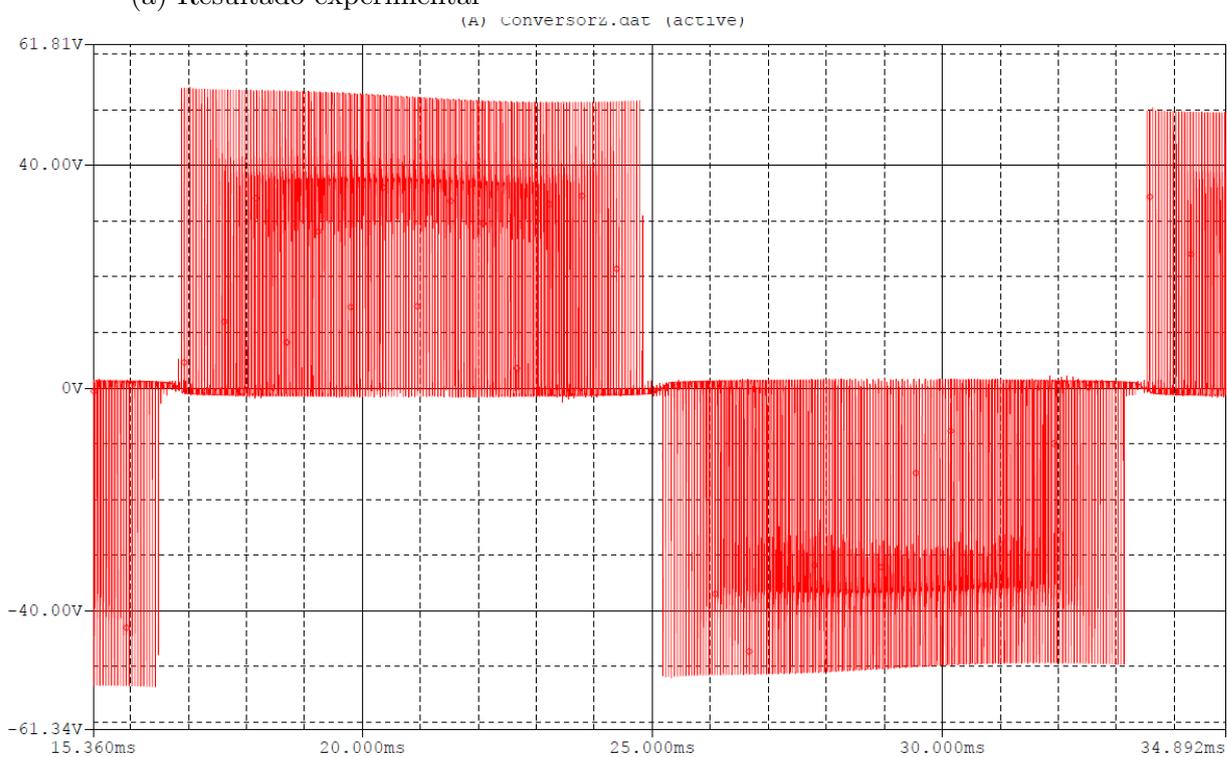


Figura 19 – Tensão no barramento com 25V de entrada.



(a) Resultado experimental

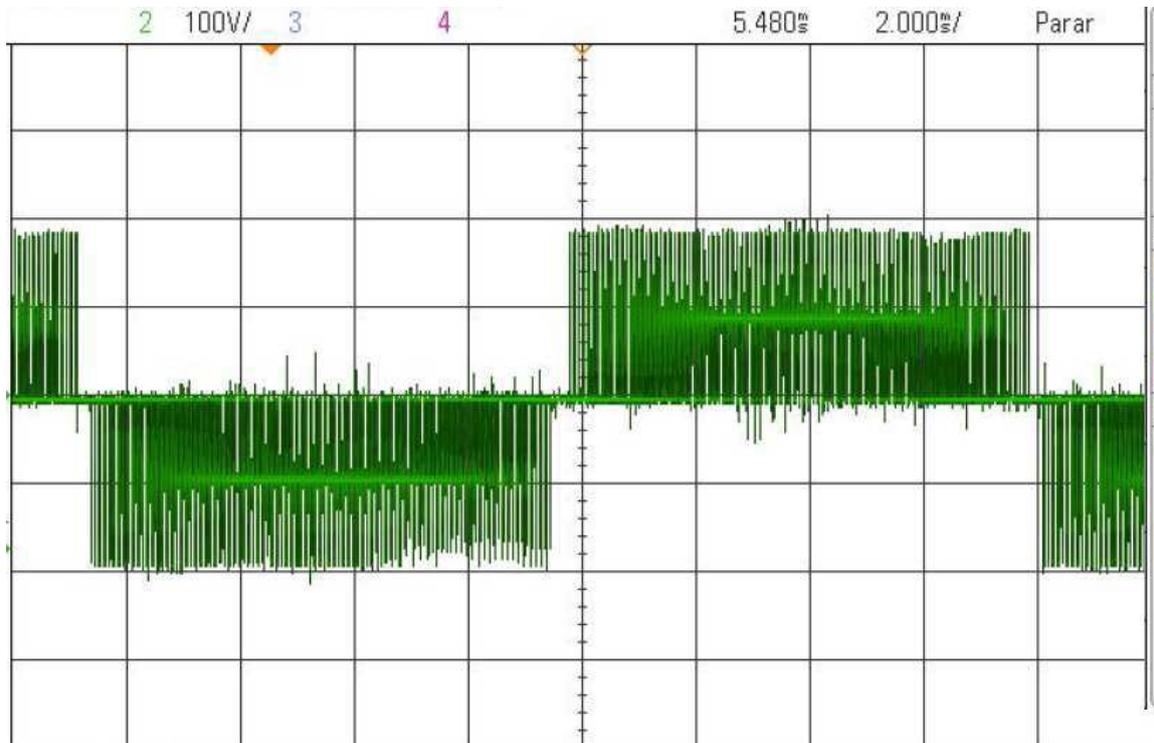


(b) Resultado simulado

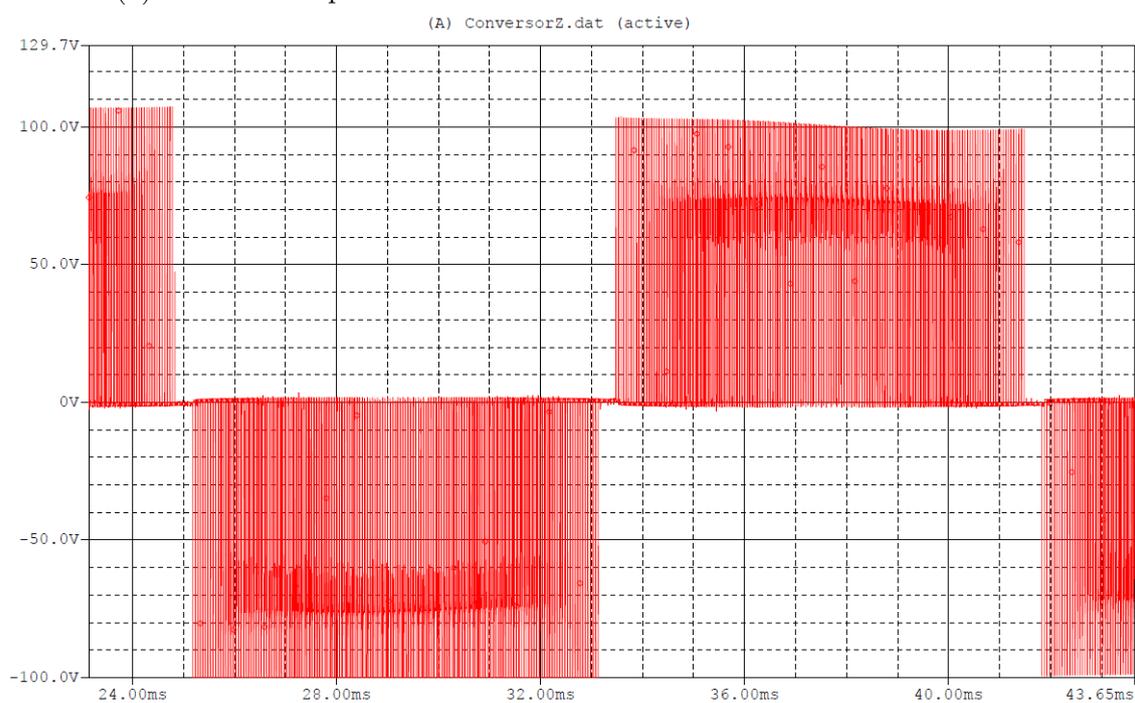
Figura 20 – Tensão de saída na carga com 25V de entrada

Diferentemente da modulação CC-CC inicial, a modulação senoidal apesar de

possuir sobretensões não apresentou problemas com queima de chave. Portanto, existia uma margem de segurança para aumentar a tensão de entrada para 50V que era o objetivo inicial. Com uma tensão de 50V na entrada foi medida uma tensão 175V no barramento. As formas de onda resultantes sobre a carga (experimental e simulada) como também a forma de onda de tensão no barramento estão presentes nas figuras 21 e 22.



(a) Resultado experimental



(b) Resultado simulado

Figura 21 – Tensão de saída na carga com 50V de entrada

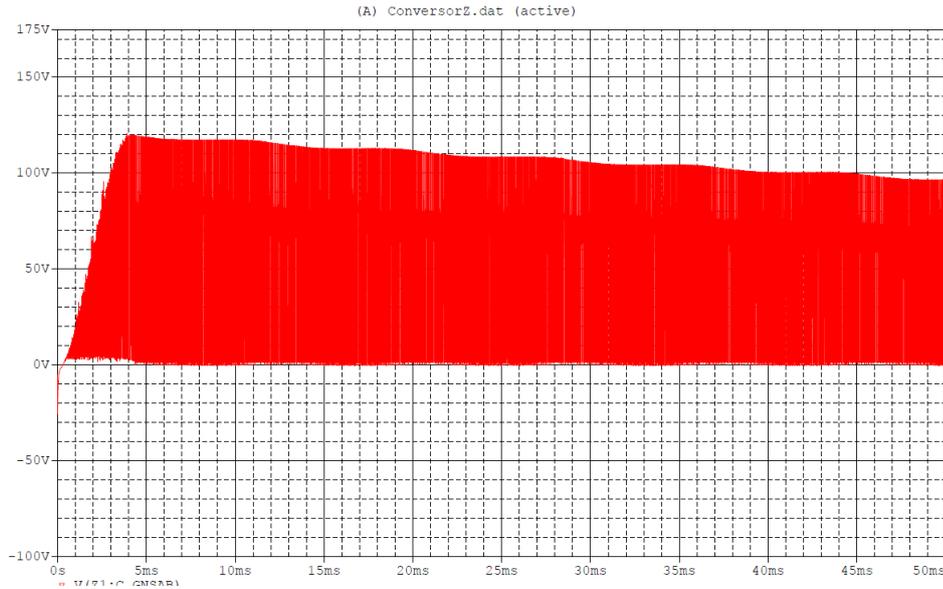


Figura 22 – Tensão no barramento com 50V de entrada.

Comparando os resultados experimentais e simulados, percebe-se uma certa coerência nos valores obtidos. Os valores experimentais apresentaram sobretensões e distorções maiores que o simulado. Muito disso se deve a questões de montagem.

Para critério de avaliação do circuito do driver, também foram visualizados os gatilhos das chaves no osciloscópio. As formas de onda dos gatilhos das 4 chaves estão na figura 23, nessa ordem: S_3 , S_4 , S_1 e S_2 , nessa ordem. Os momentos de ocorrência do *shoot-through*, quando todas as chaves estão conduzindo, também podem ser vistos. Portanto, percebe-se que o gatilho do IR2110 está funcionando e conseqüentemente está acionando as chaves no momento adequado.

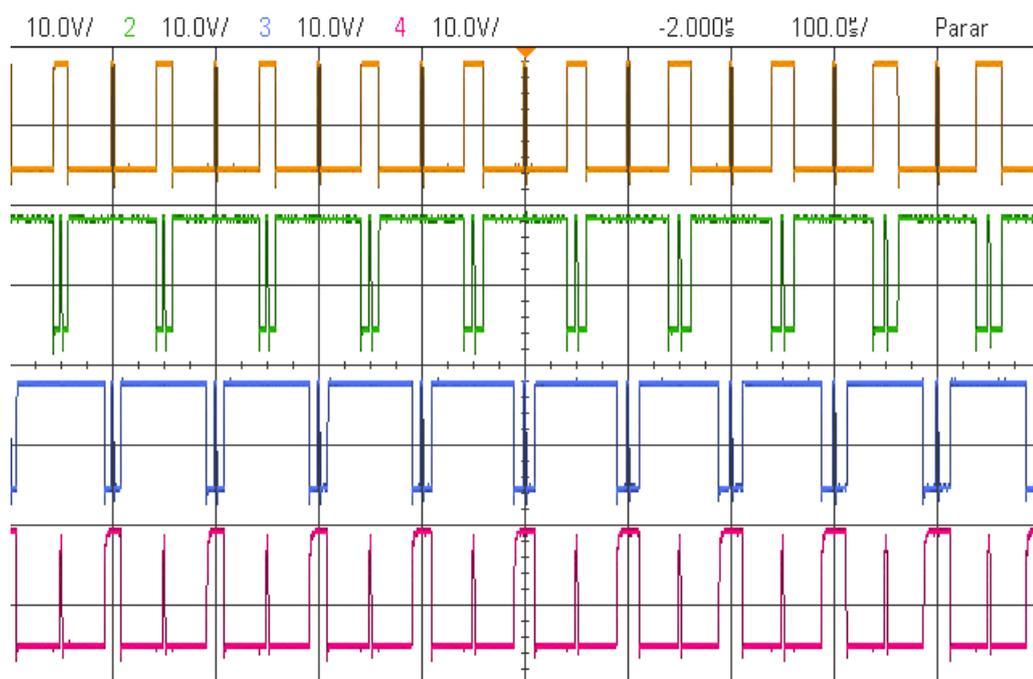


Figura 23 – Gatilhos das Chaves.

Sendo assim, todos os componentes da placa, exceto os sensores, estão com o funcionamento adequado. E portanto, o objetivo inicial do TCC de desenvolver uma placa de testes para o conversor Z foi alcançado.

5 Conclusão

Como dito anteriormente, o estudo de novas topologias de conversores no contexto da necessidade de diversificação da matriz energética é de grande importância, pois a maioria das fontes alternativas geram energia com tensão, frequência e formato que não permitem uma conexão direta da saída do gerador às redes elétricas.

Características presentes na topologia Z, como: um único estágio de conversão CC-CA com elevação da tensão, grande *boost* na saída com pequenos valores de tensão de entrada, possibilidade de conversão de energia em diferentes formatos: CC-CC, CC-CA, CA-CC e CA-CA com um mesmo circuito, fazem dela uma topologia com grande potencial.

Problemas já evidenciados dessa topologia como as sobretensões sobre as chaves, necessitam de mais estudos. No caso do presente trabalho, as sobretensões foram mais rigorosas quando foi usado a modulação CC-CC, causando queima de chaves do circuito.

Apesar das sobretensões, as formas de onda de tensão na saída da ponte H estão coerentes com o que foi simulado. O objetivo principal que era de desenvolver uma plataforma de teste para o estudo da topologia Z foi concretizado, apesar dos sensores do circuito não terem funcionado.

Como possíveis trabalhos futuros, têm-se: melhoria da placa, revisar os circuitos dos sensores, estudar os problemas de sobretensão evidentes durante o funcionamento do conversor e aplicações dessa topologia e similares.

Referências

- BRADASCHIA, F. *Conversores Fonte Z para Sistemas Fotovoltaicos e Monofásicos-Trifásicos*. Dissertação (Tese) — Universidade Federal do Pernambuco, Fevereiro 2012. Citado 3 vezes nas páginas 15, 16 e 17.
- CADENCE. *Cadence PSpice A/D and Advanced Analysis*. <<http://www.cadence.com/products/pcb/spice/pages/default.aspx>>. Acesso 12 Junho de 2016. Citado na página 23.
- CHANDRASHEKHAR M, V. T. *Control of Single-Phase Z-source Inverter for a Grid Connected System*. In: *Third International Conference on Power Systems*. [S.l.: s.n.], 2009. p. 27–29. Citado na página 15.
- DAQUINO, F. *Como as placas de circuito impresso são produzidas*. 2012. <<http://www.tecmundo.com.br>>. Acesso 15 Maio de 2016. Citado na página 25.
- ELLABAN, O.; MIERLO, J. V.; LATAIRE, P. *Experimental Study of Shoot-Through Boost Control Methods for the Z-Source Inverter*. *EPE Journal*, v. 21, n. 2, p. 18–28, Junho 2011. Citado na página 21.
- GIRGIN, O.; ERGINER, V.; SARUL., M. H. Analysis and comparison of control methods of z-source inverters used in photovolt. In: *Electrical Engineering and Computer Systems and Science (EECSS) Electrical Engineering and Computer Systems and Science (EECSS)* (Ed.). *World Congress on Electrical Engineering and Computer Systems and Science (EECSS)*. [S.l.: s.n.], 2015. Citado na página 21.
- LEM. *Voltage Transducer LA25-P*. 2014. <<http://uk.farnell.com/lem/la-25-np/current-transducer-25a-pcb/dp/1617404>>. Acesso 12 Junho de 2016. Citado na página 25.
- LEM. *Voltage Transducer LV25-P*. 2014. <<http://datasheet.octopart.com/LV-25-P-LEM-datasheet-5394136.pdf>>. Acesso 12 Junho de 2016. Citado na página 24.
- LIU, Y.; HAITHAM, A.-R.; BAOMING, G. Z-source inverterz-source/quasi-z-source inverters: Derived networks, modulations, controls, and emerging applications to photovoltaic conversion. In: _____. [S.l.]: IEEE Industrial Electronics Magazine, 2014. (doi: 10.1109/MIE.2014.2307898, 4), p. 32–44. Citado 2 vezes nas páginas 14 e 21.
- MME, M. de Minas e E. *Plano decenal de expansão de energia de 2014*. 2015. <<http://epe.gov.br/PDEE/Relat%C3%B3rio%20Final%20do%20PDE%202024.pdf/>>. Acesso 15 Maio de 2016. Citado na página 13.
- PENG., F. Z. Z-source inverter. In: IEEE. *Industry Applications Conference. 37th IAS Annual Meeting*. [S.l.]: IEEE, 2002. p. 775–781. Citado 2 vezes nas páginas 13 e 14.
- TECHNOLOGIES, I. *Voltage Transducer LV25-P*. 2002. <http://www.datasheetcatalog.com/datasheets_pdf/S/P/A/2/SPA20N60C2.shtml>. Acesso 12 Junho de 2016. Citado na página 23.

VASCA, F.; IANNELLI, L. (Ed.). *Dynamics and Control of Switched Electronic Systems: Advanced Perspectives for Modeling, Simulation and Control of Power Converters*. [S.l.]: Springer, 2012. Citado na página 21.

ZOPE, P. H. *Modeling and Simulation of Z-Source Inverter Design and Control Estratégias*. Dissertação — *Faculty of Engineering and Technology*, Junho 2012. Citado 3 vezes nas páginas 14, 16 e 20.

Apêndices

APÊNDICE B – PCB do conversor Z

